

UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Kedua
Sidang 1988/1989

Mac/April 1989

CSS201 - Rekabentuk Logik Berdigit

[3 Jam]

Sila pastikan bahawa kertas peperiksaan ini mengandungi 3 muka surat yang bercetak sebelum anda memulakan peperiksaan ini.

Jawab sebarang **EMPAT** soalan. Semua soalan mempunyai markah yang sama.

Semua soalan mesti dijawab di dalam Bahasa Malaysia.

1. (a) Huraikan ciri-ciri kod pengesanan dan pembetulan ralat (error detection and correction code) bersama dengan contoh.

(30/100)

- (b) Anda dikehendaki merekabentukkan suatu litar penunjuk (indicator circuit) yang mempunyai dua pintu yang bergerak (boleh masuk ke dalam atau ke luar), D_1 dan D_2 . Dua suis, S_{i1} dan S_{i2} dihubungkan dengan setiap pintu D_i . Suis S_{i1} (S_{i2}) ditutup hanya apabila pintu yang berpadanan D_i dibuka ke dalam (buka keluar). Suatu lampu penunjuk akan dinyalakan apabila laluan melalui bilik tersebut adalah kosong (satu pintu dibuka ke dalam dan yang satu lagi dibuka keluar).

Permudah dan lukiskan gambarajah logik dengan menggunakan

- (i) get-get TAK-DAN yang mempunyai hanya 2 input.
(ii) get-get TAK-ATAU yang mempunyai hanya 2 input.

Bandingkan jumlah harga dan jumlah rambatan (propagation delay) dengan menganggapkan get-get TAK-ATAU dan TAK-DAN berharga 30¢ tiap satu.

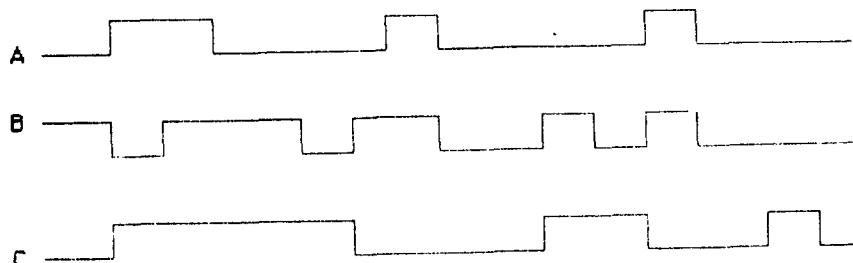
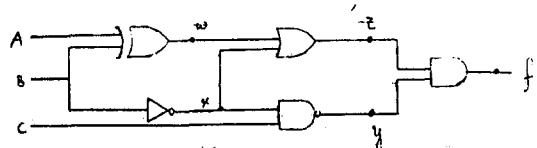
(70/100)

...2/-

2. (a) Huraikan tatacara-tatacara yang digunakan untuk mereka-bentuk sebarang litar bergabungan (combinational circuit) yang menggunakan get-get MSI. Bincangkan juga bagaimana pengkod (encoder) digunakan untuk mengkodkan kunci-kunci 0-9 yang terdapat pada mesin kira.

(35/100)

- (b) Permudahkan litar berikut dan tentukan bentuk gelombang - bentuk gelombang (waveforms) pada setiap output iaitu w, x, y, z dan f.



Laksanakan ungkapan yang telah dipermudahkan dengan menggunakan hanya get-get NOR.

(65/100)

3. (a) Rekabentukkan suatu litar penjana pariti (parity generator circuit) untuk nombor-nombor perpuluhan 0-9 yang diwakili oleh kod pelengkap-sendirii 4221 di dalam Kod Haming dengan menggunakan pariti ganjil. Tunjukkan rekabentuk anda dengan menggunakan.

- (i) multipleksor talian 4-1 dan get-get asas.
(ii) penyahkod talian 3-8 dan get-get asas.
(Nota: Nyahkadkan agar kombinasi yang dipilih berparas satu).

(50/100)

... 3/-

- (b) Rekabentukkan suatu litar arithmatik dengan menggunakan perambah selari (parallel adder) dan get-get asas untuk yang berikut:

(35/100)

S_1	S_0	F
0	0	$B - 1$
0	1	$\bar{A} + \bar{B} + 1$
1	0	$B - A$
1	1	\bar{A}

- (c) Apakah demultiplexor ? Terangkan penggunaannya di dalam sistem berdigit.

(15/100)

4. (a) Nyatakan semula rambatan bawa dan janaan bawa sebagaimana berikut:

(Redefine the carry propagate and carry generate as follows:)

$$P_i = A_i + B_i$$

$$G_i = A_i B_i$$

Tunjukkan bahawa output bawa (output carry) dan output hasil tambah (output sum) untuk penambah penuh (full adder) menjadi

$$\begin{aligned} C_{i+1} &= G_i + P_i C_i \\ S_i &= (P_i G_i) \oplus C_i \end{aligned}$$

Lukiskan gambarajah blok untuk penambah 3 bit dengan menggunakan tatatanda (notation) di atas.

(55/100)

- (b) Huraikan yang berikut dengan terperinci.

(i) flip-flop J-K

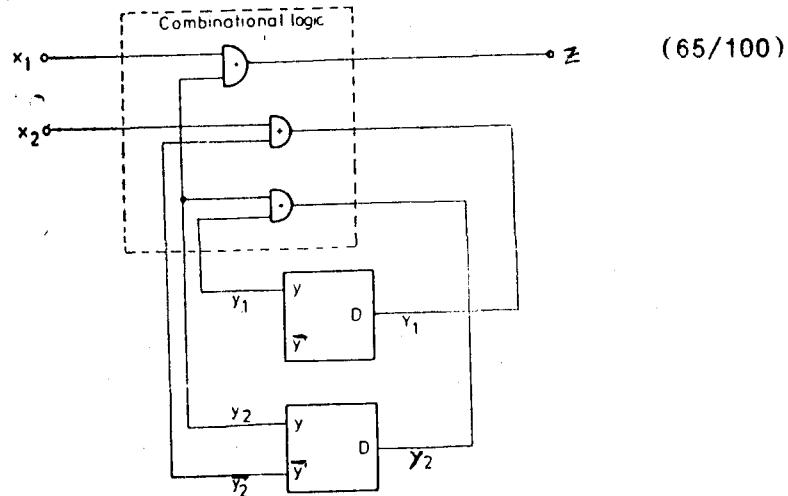
(ii) penambah selari berbanding dengan penambah bersiri.

(iii) fan masuk dan fan keluar.

(45/100)

...4/-

5. (a) Huraikan jadual peralihan, jadual keadaan dan gambarjah keadaan untuk litar berjujukan (sequential circuit) berikut:



- (b) Rekabentuk suatu pembilang tak segerak (asynchronous counter) di dalam mod 11 yang menggunakan flip-flop J-K. Lukiskan bentuk gelombang output.

35/100)

-00000-