

**UNIVERSITI SAINS MALAYSIA**

Peperiksaan Semester Pertama  
Sidang Akademik 1991/92

Oktober/November 1991

IOK 207/3 - Sistem Digit

Masa: (3 jam)

---

Sila pastikan bahawa kertas peperiksaan ini mengandungi DUABELAS mukasurat yang bercetak (termasuk Lampiran) sebelum anda memulakan peperiksaan ini.

Jawab LIMA (5) soalan. Semua soalan mesti dijawab di dalam Bahasa Malaysia.

1. (a) Lukiskan rajah litar bagi fungsi di bawah dengan menggunakan,

(i) get-get NAND

(ii) get-get NOR

$$F = \bar{x} \bar{y} \bar{z} + x y \bar{z}$$

[60 markah]

- (b) Suatu kod BCD dihantar kepada suatu penerima jauh. Penerima ini perlu mengandungi suatu litar untuk memastikan bahawa kod yang diterima adalah kod BCD (i.e.  $\leq 1001$ ). Rekabentuk litar tersebut untuk mengeluarkan HIGH apabila ia menerima kod BCD yang tidak sah.

[40 markah]

2. (a) Bentuk gelombang di Rajah (1) adalah input-input kepada flip-flop di bawah

(i) FF J-K dipicu tepi positif

(ii) FF J-K dipicu tepi negatif

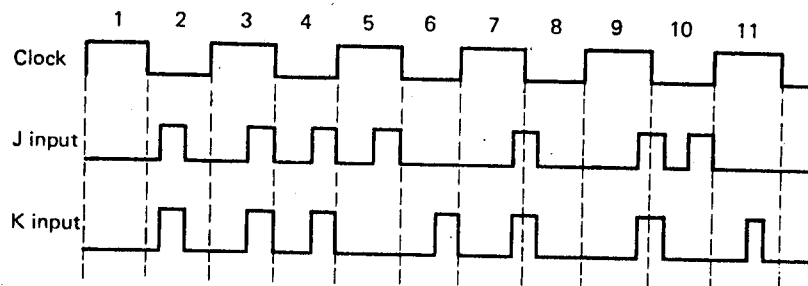
(iii) FF J-K tuan-hamba

(iv) FF tuan-hamba dengan kunci-keluar data

(master-slave flip-flop with data lock out)

Sila gunakan Lampiran 1 untuk melukis jawapan anda dan kepilkannya dengan buku jawapan anda.

[50 markah]



Rajah 1

2. (b) (i) Dengan menggunakan 74121, rekabentuk suatu litar yang mengeluarkan denyut negatif berlebar 5 ms, apabila isyarat-isyarat logik E atau F membuat peralihan negatif. Biasanya, E dan F berada didalam keadaan HIGH.

- (ii) Ubahsuaikan litar di atas supaya satu isyarat kawalan G, merencat (inhibit) denyut output tanpa mengambilkira perubahan-perubahan didalam E atau F. (NOTE: Sila gunakan data sheet 74121 di Lampiran 2).

[50 markah]

3. (a) Sebuah komputer mengandungi nombor binary yang berikut didalam ingatannya

nombor perduaan — 10100100

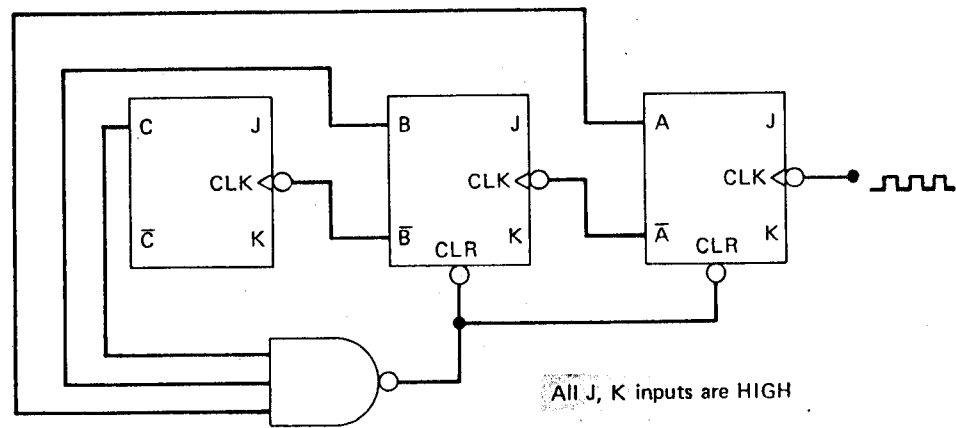
Apakah nilainya jika nombor itu adalah

- (i) suatu nombor decimal tanpa tanda (unsigned decimal number)
- (ii) suatu nombor decimal yang menggunakan "2's complement"
- (iii) suatu BCD
- (iv) suatu nombor decimal bertanda yang menggunakan sistem "true-magnitude"

[40 markah]

- (b) Apakah jujukan membilang bagi pembilang di rajah (2).  
 Anggap bahawa pembilang diset semula pada awal.

[60 markah]



Rajah 2

4. (a) Apakah perbezaan di antara pembilang segerak dan pembilang tak segerak. Bincangkan kebaikan atau keburukan setiap satu dengan menggunakan contoh.

[30 markah]

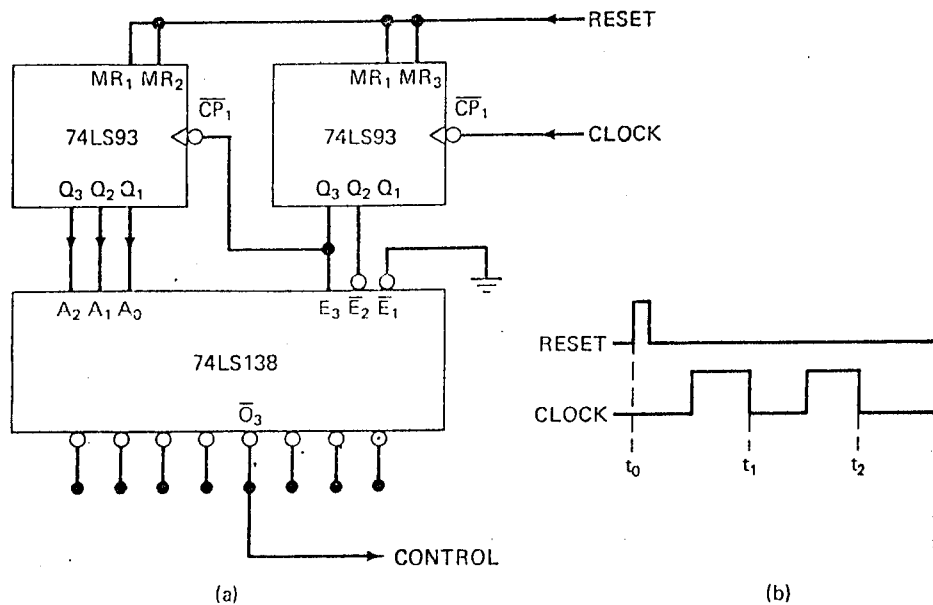
- (b) Rekabentuk suatu litar untuk membahagikan frekuensi input oleh 20 (MOD-20) dengan menggunakan satu atau lebih 74293 dan jelaskan operasinya dengan ringkas.

NOTA: Sila gunakan kertas data (data sheet) di Lampiran 3.

[70 markah]

5. (a) Rajah (3) menunjukkan penggunaan penyahkod sebagai penjana isyarat kawalan. Anggap bahawa denyut set semula (RESET) diberi pada masa  $t_0$ . Lukiskan isyarat kawalan bagi 32 denyut jam. Sila tulis jadual kebenaran sebelum melukis rajah pemasangan.

NOTA: Sila gunakan data sheet di Lampiran 3 dan 4.



Rajah 3

(70 markah)

(b) Apakah perbezaan di antara pengekod keutamaan dan pengekod biasa?

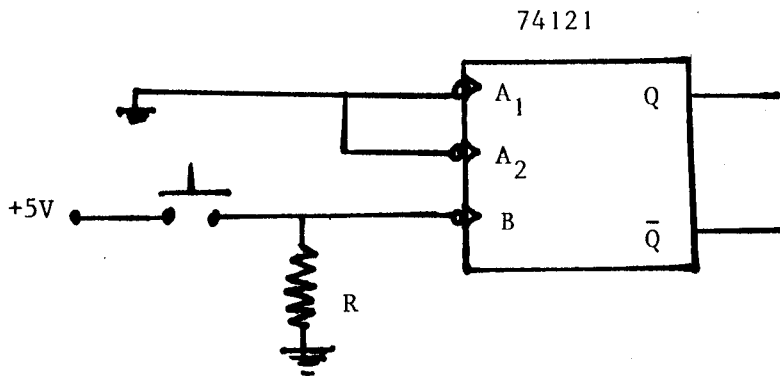
[30 markah]

6. (a) Kenapakah peranti logik keluaran gahang tiang elu (totem-pole output) tidak boleh didawai meng-AND (wire ANDed).

[50 markah]

(b) Litar monostabil di dalam Rajah (4) dipicu apabila suis ditutup. Apakah nilai  $R_{max}$  yang boleh digunakan supaya input B adalah Low apabila suis terbuka.

[50 markah]



Rajah 4

7. (a) Jelaskan apakah yang berlaku kepada ciri-ciri CMOS yang berikut apabila  $V_{DD}$  ditambah

- (i) sut bising
- (ii) lesapan kuasa
- (iii) kelajuan pensuisan

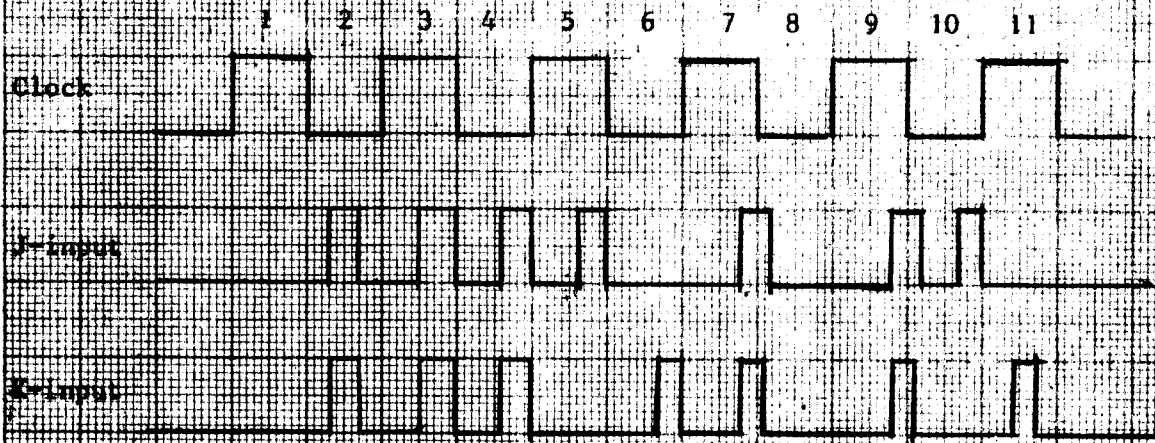
[45 markah]

(b) Jelaskan salah satu cara perantara-mukaan TTL dengan CMOS voltan tinggi.

[55 markah]

ooooooooo000ooooooooo





74121

## 54/74121

### MONOSTABLE MULTIVIBRATOR

**DESCRIPTION** — The '121 features positive and negative dc level triggering inputs and complementary outputs. Input pin 5 directly activates a Schmitt circuit which provides temperature compensated level detection, increases immunity to positive-going noise and assures jitter-free response to slowly rising triggers.

When triggering occurs, internal feedback latches the circuit, prevents re-triggering while the output pulse is in progress and increases immunity to negative-going noise. Noise immunity is typically 1.2 V at the inputs and 1.5 V on Vcc.

Output pulse width stability is primarily a function of the external R<sub>x</sub> and C<sub>x</sub> chosen for the application. A 2 kΩ internal resistor is provided for optional use where output pulse width stability requirements are less stringent. Maximum duty cycle capability ranges from 67% with a 2 kΩ resistor to 90% with a 40 kΩ resistor. Duty cycles beyond this range tend to reduce the output pulse width. Otherwise, output pulse width follows the relationship:

$$t_w = 0.69 R_x C_x$$

**ORDERING CODE:** See Section 9

PKGS	PIN OUT	COMMERCIAL GRADE	MILITARY GRADE	PKG TYPE
		V <sub>CC</sub> = +5.0 V ±5%, T <sub>A</sub> = 0°C to +70°C	V <sub>CC</sub> = +5.0 V ±10%, T <sub>A</sub> = -55°C to +125°C	
Plastic DIP (P)	A	74121PC		9A
Ceramic DIP (D)	A	74121DC	54121DM	6A
Flatpak (F)	A	74121FC	54121FM	3I

**INPUT LOADING/FAN-OUT:** See Section 3 for U.L. definitions

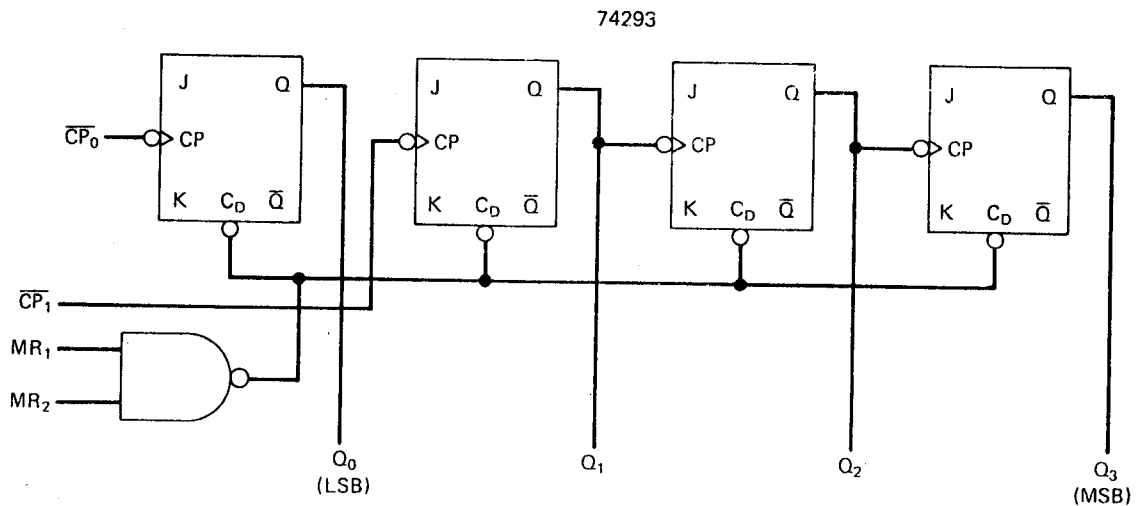
PIN NAMES	DESCRIPTION	54/74 (U.L.) HIGH/LOW
$\bar{A}_1, \bar{A}_2$	Trigger Inputs (Active Falling Edge)	1.0/1.0
B	Schmitt Trigger Input (Active Rising Edge)	2.0/2.0
Q, $\bar{Q}$	Outputs	20/10

**CONNECTION DIAGRAM PINOUT A**

**LOGIC SYMBOL**

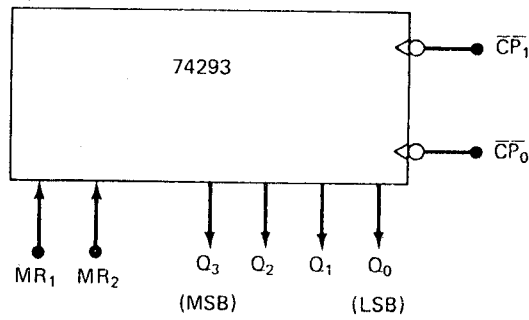
V<sub>CC</sub> = Pin 14  
GND = Pin 7  
NC = Pins 2,8,12,13

7493, 74293



\*All J, K inputs are internally connected HIGH.

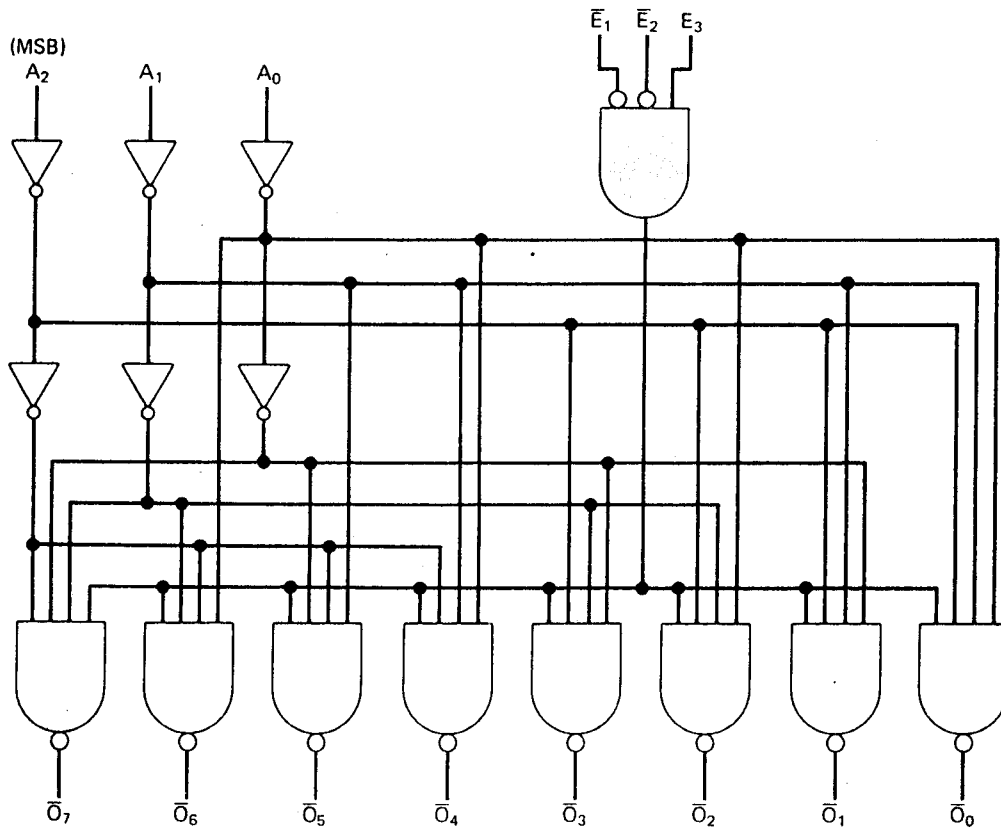
(a)



(b)

- (a) litar logik
- (b) simbol

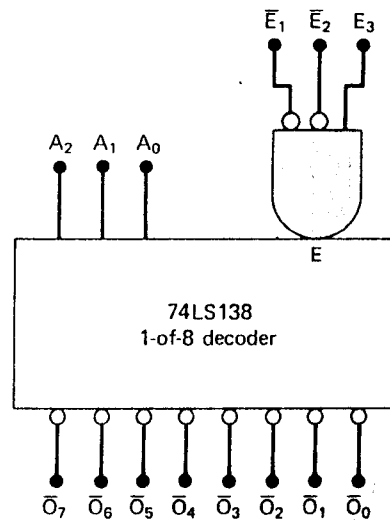
74138



(a)

$\bar{E}_1$	$\bar{E}_2$	$E_3$	Outputs
0	0	1	Respond to input code $A_2A_1A_0$
1	X	X	Disabled — all HIGH
X	1	X	Disabled — all HIGH
X	X	0	Disabled — all HIGH

(b)



(c)

- (a) litar logik
- (b) Jadual kebenaran
- (c) simbol