

**SISTEM PENGECAMAN BENTUK BERDASARKAN FPGA**

**Oleh**

**Nur Bayani binti Zainal Ariffin**

**Disertasi ini dikemukakan kepada  
UNIVERSITI SAINS MALAYSIA**

**Sebagai memenuhi sebahagian daripada syarat keperluan  
untuk ijazah dengan kepujian**

**SARJANA MUDA KEJURUTERAAN (KEJURUTERAAN ELEKTRONIK)**

**Pusat Pengajian Kejuruteraan  
Elektrik dan Elektronik  
Universiti Sains Malaysia**

**Mac 2005**

## **ABSTRAK**

Pengecaman bentuk merupakan sebahagian yang penting dalam kehidupan seharian kerana setiap aspek dan setiap apa jua bidang yang diceburi, bentuk ataupun objek akan sentiasa dikenalpasti dan dicamkan. Pengecaman bentuk bermaksud pentafsiran, pengenalpastian dan pengklasifikasi ciri-ciri kepada sesuatu bentuk yang ingin dikenalpasti. Pengecaman bentuk sentiasa diaplikasikan kepada apa jua bidang dan telah digunakan secara meluas sekarang ini. Justeru itu satu sistem pengecaman bentuk bagi aplikasi pengesanan kimia akan dilaksanakan berdasarkan FPGA khusus untuk mengimplementasikan sistem tersebut secara perkakasan. Selain itu, satu algoritma yang sesuai juga perlu digunakan sebagai kaedah untuk membina sistem ini. Sistem Inferens Fuzzi telah dipilih sebagai kaedah untuk merekabentuk sistem ini kerana sistem ini sangat popular untuk proses pengecaman bentuk. Terdapat 3 proses utama dalam sistem ini iaitu fuzzifikasi, enjin inferens fuzzi dan penyahfuzzifikasi, maka perlaksanaan sistem pengecaman bentuk ini diimplementasikan melalui proses-proses tersebut. Perisian Xilinx Foundation 2.1 Series akan digunakan untuk pelaksanaan projek ini.

## **ABSTRACT**

Pattern recognition is an important part to human being daily life, because we always recognize the patterns in all aspects our works. Pattern recognition means that the definition, identification and the classification by deciding the characteristics of that pattern which is need to be known. It is always can be an application to whatever course and now have been used widely among the people. Hence, a pattern recognition system by an array of chemical sensor application will be developing based on FPGA. It is purposely to develop hardware for that application. Beside that, an algorithm also will be used to implement this system. Fuzzy Inferences System has been chosen as the method for designing the system. This method will be implementing to the system since it is a popular way to represent pattern recognition system. There are 3 main processes that have to be done by this method, they are fuzzification, rules inferences engine and defuzzification. The Xilinx Foundation 2.1 Series based on FPGA is the methodology for development this system.

## **PENGHARGAAN**

Bismillahirrahmanirahim.....dengan nama Allah Yang Maha Besar, setinggi-tinggi bersyukur ke hadrat Ilahi kerana dengan izin kurniaNya projek ini telah berjaya dilaksanakan. Kesempatan yang ada di ruangan ini akan digunakan sebaik mungkin untuk menyampaikan ucapan penghargaan kepada pihak-pihak yang terlibat dalam menjayakan projek ini.

Pertama sekali ucapan penghargaan dan jutaan terima kasih yang tak terhingga ditujukan khas kepada penyelia projek ini iaitu Puan Zaini Abd Halim. Beliau telah banyak membimbing dan memberi tunjuk ajar yang sentiasa berterusan sepanjang pelaksanaan projek ini dilakukan. Segala bantuan, tunjuk ajar dan panduan membina yang diberikan oleh beliau sepanjang melaksanakan projek ini amat berguna dan sesekali tidak akan dilupakan.

Ucapan terima kasih juga ditujukan kepada rakan-rakan seperjuangan yang telah banyak memberi pertolongan dan kerjasama ketika sama-sama melaksanakan projek. Selain itu, terima kasih juga kepada juruteknik-juruteknik makmal juga turut membantu dalam membangunkan projek ini. Projek ini mungkin tidak akan berjaya dilaksanakan tanpa sokongan dan dorongan anda semua.

Akhir sekali, terima kasih buat semua yang terlibat samada secara langsung atau tidak langsung dalam projek ini. Sekian, wassalam.

## KANDUNGAN

	<b>Muka Surat</b>
<b>ABSTRAK</b>	i
<b>PENGHARGAAN</b>	ii
<b>JADUAL ISI KANDUNGAN</b>	iii
<b>SENARAI GAMBARAJAH DAN JADUAL</b>	vii-vii
<b>BAB 1            PENGENALAN</b>	
1.1    Sistem Pengecaman Bentuk.....	1
1.2    Objektif projek.....	1
1.3    Kaedah Pelaksanaan Projek.....	2
1.4    Pembangunan Projek.....	2
1.4.1    Rekabentuk Perisian.....	2
1.4.2    Pelaksanaan Perkakasan.....	3
1.5    Ringkasan Bab-bab Tesis.....	4
<b>BAB 2            KAJIAN ILMIAH</b>	
2.1    Sistem Inferens Fuzzi.....	6
2.1.1    Pengenalan.....	6
2.1.2    Konsep Logik Fuzzi.....	6
2.1.3    Perbezaan Antara Logik Fuzzi Dan Logik Boolean.....	7
2.1.4    Kelebihan Sistem Logik Fuzzi.....	9
2.1.5 <i>Fuzzy Reasoning</i> .....	9
2.1.6    Sistem Inferens Fuzzi.....	10
2.1.6.1    Fuzzifikasi.....	10
2.1.6.2    Enjin Inferens Fuzzi.....	11
2.1.6.3    Penyahfuzifikasi.....	13
2.2    Metodologi Perkakasan	
2.2.1    Papan Xilinx XC4010XL PC84.....	14
2.2.2    Suis Dip.....	15
2.2.3    Paparan LCD matriks 16x2.....	16

<b>BAB 3</b>	<b>METODOLOGI: SISTEM PENGECEMAN BENTUK MENGUNAKAN SISTEM INFERENS FUZZI</b>	
3.1	Pengenalan.....	20
3.2	Parameter Masukan Dan Keluaran.....	21
	3.2.1 Parameter Masukan.....	21
	3.2.2 Parameter Keluaran.....	21
3.3	Fuzzifikasi.....	21
3.4	Peraturan-Peraturan Inferens Fuzzi.....	22
3.5	Penyahfuzzifikasi.....	23
3.6	Contoh Pengiraan Menggunakan Set Fuzzi.....	23
3.7	Set-Set Data.....	25
<b>BAB 4</b>	<b>METODOLOGI: FPGA</b>	
4.1	Pengenalan.....	30
4.2	Arkitektur Umum FPGA.....	30
4.3	Ciri-ciri Xilinx XC4010XL.....	31
4.4	Kelebihan FPGA.....	32
4.5	Sistem Pembangunan Xilinx.....	32
	4.5.1 <i>Project Manager</i> .....	33
	4.5.1.1 <i>Design entry</i> .....	34
	4.5.1.2 <i>Simulation</i> .....	38
	4.5.1.3 <i>Implementation</i> .....	39
	4.5.1.4 <i>Verification</i> .....	41
	4.5.1.5 <i>Programming</i> .....	41
<b>BAB 5</b>	<b>REKABENTUK DAN ANALISIS SISTEM</b>	
5.1	Operasi Sistem Pengecaman Bentuk .....	43
5.2	Rekabentuk Litar Sistem Inferens Fuzzi.....	44
	5.2.1 Litar Fuzzifikasi.....	44
	5.2.2 Litar Enjin Inferens Fuzzi.....	46

5.2.3	Litar Penyahfuzzifikasi.....	47
5.3	Rekabentuk Litar Penyahkod.....	47
5.4	Rekabentuk Litar paparan LCD.....	48
5.5	Rekabentuk Litar Keseluruhan Sistem.....	48
5.6	Analisis dan Simulasi.....	49
5.6.1	Simulasi litar Sistem Inferens Fuzzi .....	49
5.6.1.1	Simulasi litar fuzzifikasi.....	49
5.6.1.2	Simulasi litar Enjin inferens Fuzzi.....	51
5.6.1.3	Simulasi litar Penyahfuzzifikasi.....	52
5.6.2	Simulasi litar Penyahkod.....	52
5.6.3	Simulasi litar Paparan LCD.....	53
5.6.4	Simulasi Litar keseluruhan sistem.....	54
5.7	Pembangunan perkakasan.....	56
5.8	Keputusan.....	59

## **BAB 6 PERBINCANGAN DAN KESIMPULAN**

6.1	Perbincangan.....	61
6.2	Kesimpulan.....	61

### **RUJUKAN**

#### **LAMPIRAN A: SET-SET DATA**

#### **LAMPIRAN B: LITAR SKEMATIK**

#### **LAMPIRAN C: ATURCARA UTAMA SISTEM**

#### **LAMPIRAN D: HELAIAN DATA**

## SENARAI GAMBARAJAH DAN JADUAL

### Senarai Rajah

Rajah 2.1: Sistem Inferens Fuzzi

Rajah 2.2: Bentuk-bentuk fungsi keahlian

Rajah 2.3: Papan Xilinx XC4010XL-PC84

Rajah 2.4: Suis Dip

Rajah 2.5: Skematik suis dip 16 pin

Rajah 2.6: LCD matriks 16x2

Rajah 2.7: Gambarajah pemasaan LCD

Rajah 3.1: Gambarajah blok Sistem Inferens Fuzzi bagi rekabentuk sistem

Rajah 3.2: Bentuk trapezoid untuk fungsi keahlian

Rajah 3.3: Graf saluran 1 untuk set data *validation* dan set data min-maks

Rajah 3.4: Graf saluran 2 untuk set data *validation* dan set data min-maks

Rajah 3.5: Graf saluran 3 untuk set data *validation* dan set data min-maks

Rajah 3.6: Graf saluran 4 untuk set data *validation* dan set data min-maks

Rajah 4.1: Gambarajah blok Xilinx XC4010 XL CLB

Rajah 4.2: Aliran rekabentuk FPGA-Xilinx Foundation Series

Rajah 4.3: Tetingkap Project Manager

Rajah 4.4: Aliran rekabentuk *Project Manager* bagi jenis skematik mod

Rajah 4.5: Tetingkap *schematic editor*

Rajah 4.6: Gambarajah design wizard untuk rekabentuk blok litar skematik

Rajah 4.7: Pemilihan nama projek dan pemilihan *contents*

Rajah 4.8: Port-port masukan dan keluaran ditentukan

Rajah 4.9: Tetingkap HDL editor bagi blok skematik yang direka

Rajah 4.10: Tetingkap *logic Simulator* untuk proses simulasi

Rajah 4.11: Tetingkap pada Logic Simulator untuk *add signals*

Rajah 4.12: Bentuk gelombang bagi hasil simulasi

Rajah 4.13: Tetingkap untuk implementasi rekabentuk

Rajah 4.14: Aliran enjin untuk proses implementasi rekabentuk

Rajah 4.15: Pemilihan Program untuk *downloading*

Rajah 4.16: Tetingkap PROM file Formatter bagi proses *programming* bitstream



Rajah 5.1: Gambarajah blok untuk sistem pengecaman bentuk

Rajah 5.2: Blok saluran 1 bagi data drinking

Rajah 5.3: Blok saluran 2 bagi data drinking

Rajah 5.4: Blok saluran 3 bagi data drinking

Rajah 5.5: Blok saluran 4 bagi data drinking

Rajah 5.6: Blok saluran 1 bagi data drinking

Rajah 5.7: Blok saluran 2 bagi data mineral

Rajah 5.8: Blok saluran 3 bagi data mineral

Rajah 5.9: blok saluran 4 bagi data mineral

Rajah 5.10 (a) dan (b): Blok bagi proses enjin inferens fuzzy

Rajah 5.11: Blok untuk proses penyahfuzzifikasi

Rajah 5.12 (a) dan (b): Blok untuk litar penyahkod HEX-ASCII

Rajah 5.13: Blok untuk rekabentuk litar paparan LCD

Rajah 5.14: Litar untuk rekabentuk proses fuzzifikasi

Rajah 5.14: Graf simulasi bagi proses fuzzifikasi

Rajah 5.15: Skematik litar untuk enjin inferens fuzzy

Rajah 5.16: Graf simulasi enjin inferens fuzzy

Rajah 5.18: Graf simulasi proses penyahfuzzifikasi

Rajah 5.17: Skematik litar penyahfuzzifikasi

Rajah 5.19: Skematik litar penyahkod

Rajah 5.20: Graf simulasi bagi litar penyahkod

Rajah 5.21: Skematik litar bagi paparan LCD

Rajah 5.22 (a), (b) dan (c): Graf simulasi litar bagi paparan LCD

Rajah 5.23 (a), (b) dan (c):Graf simulasi keseluruhan sistem untuk data pertama set data drinking

Rajah 5.24: Perkakasan sistem pengecaman bentuk

Rajah 5.25 (a): Paparan pada LCD

Rajah 5.25 (b): Paparan pada LCD

## **Senarai Jadual**

Jadual 2.1: Fungsi keahlian bagi suhu

Jadual 2.2: Darjah keahlian untuk suhu antara 40<sup>0</sup>C-80<sup>0</sup>C

Jadual 2.3: Deskripsi pin –pin pada LCD

Jadual 2.4: Kod perintah bagi LCD

Jadual 3.1: Darjah keahlian bagi 4 saluran

Jadual 3.2: nilai maksima dan minima data untuk setiap saluran dengan sisihan piawai

Jadual 3.4: nilai maksima dan minima data untuk setiap saluran dengan sisihan piawai

Jadual 5.1: Sambungan pin Xilinx dengan pin LCD

Jadual 5.2: penyambungan suis dip saluran 1 dengan pin Xilinx

Jadual 5.3: penyambungan suis dip saluran 2 dengan pin Xilinx

# **BAB 1**

## **PENGENALAN**

### **1.1 SISTEM PENGECEMAN BENTUK**

Sesuatu bentuk adalah hasil dari penterjemahan bahasa alam dimana pengecaman dan mengenalpastian bentuk sentiasa dilakukan melalui aspek kehidupan manusia. Pengecaman bentuk dan objek sentiasa selaras dengan pergerakan dan tindakan manusia. Sebagai contoh, untuk mengecam suara di talian telefon, membaca suratkhabar, memandu kereta ataupun untuk diagnosis penyakit. Semua ini adalah penting dan digunakan secara meluas dalam semua bidang, ianya seperti di dalam bidang perubatan, kejuruteraan, keselamatan, industri komunikasi dan sebagainya.

Pengecaman bentuk bermaksud pentafsiran dan mengenalpastian ciri-ciri kepada sesuatu bentuk yang ingin dikenalpasti. Ini adalah melalui pengkelasan ciri-ciri bentuk tersebut. Selain itu, pengecaman bentuk ini boleh dibahagikan kepada bentuk konkrit (concrete pattern) yang berhubung secara terus antara dua bentuk yang berlainan dan bentuk konseptual (conceptual pattern), iaitu hubung kait antara dua bentuk secara tidak langsung.

Pengecaman pada bentuk konkrit meliputi pengecaman bentuk dari segi pendengaran dan penglihatan (karakter, gambar, cap jari) dan yang berkenaan masa (gelombang, ucapan, ECG) yang mana memerlukan alat pengesan deria seperti mata, telinga, hidung. Pengecaman pada benda abstrak seperti konsep dan idea boleh dilakukan tanpa bantuan pancaindera tersebut. Inilah yang dimaksudkan dengan pengecaman pancaindera dan pengecaman konseptual. [1]

### **1.2 OBJEKTIF PROJEK**

Perlaksanaan projek ini adalah direkabentuk untuk mengaplikasikan sistem pengecaman bentuk yang berdasarkan kepada FPGA dengan menggunakan kaedah neuro-fuzzi. Model neuro-fuzzi yang digunakan ialah Sistem Inferens Fuzzi (FIS). Untuk melaksanakan projek ini, terdapat 3 objektif yang ingin dicapai. Objektif-

objektif tersebut bertindak sebagai panduan untuk keberkesanan projek ini dan juga untuk memastikan matlamat projek ini berjaya dicapai. Objektif-objektifnya ialah:

- 1) Untuk merekabentuk suatu sistem bagi pengecaman bentuk berdasarkan kepada FPGA (Field Programmable Gate Array). Pelaksanaan sistem ini dilakukan dengan menggunakan FPGA kerana ianya adalah suatu kaedah yang sangat sesuai dalam penghasilan perkakasan. Ini kerana tujuan utama projek ini dibina adalah untuk dilaksanakan secara perkakasan.
- 2) Merekabentuk sistem pengecaman bentuk daripada aplikasi pengesanan kimia. Iaitu untuk membezakan dan mengelaskan bentuk yang ingin dikenalpasti daripada perspektif bahan kimia.
- 3) Untuk menghasilkan sistem pengecaman bentuk melalui satu algoritma yang semakin luas digunakan di kalangan kita iaitu kaedah neuro-fuzzi. Satu model sistem dari kaedah ini dipilih sebagai algoritma yang akan digunakan untuk merekabentuk sistem ini.

### **1.3 KAEDAH PERLAKSANAAN PROJEK**

Untuk membangunkan projek tahun akhir ini, kaedah pelaksanaan projek yang akan digunakan ialah melalui kaedah neuro-fuzzi dan melalui FPGA (Field Programmable Gate Array). Model neuro-fuzzi yang akan digunakan ialah Sistem Inferens Fuzzi, '*Fuzzy Inference System (FIS)*' dan perisian *Xilinx Foundation 2.1 Series* berdasarkan FPGA akan digunakan iaitu melalui *Project Manager*. Dua kaedah ini dipilih adalah kerana kesesuaiannya terhadap aplikasi projek ini.

### **1.4 PEMBANGUNAN PROJEK**

#### **1.4.1 Rekabentuk Perisian**

Projek ini adalah menfokuskan kepada satu susunan aplikasi pengesanan kimia yang terdiri daripada 4 saluran yang berlainan. Setiap saluran mengandungi satu set data dan setiap saluran dipilih untuk dianalisis secara spesifik. Bentuk yang akan

dikenal pasti adalah sama ada *drinking* atau *mineral*. Dua bentuk ini akan diklasifikasikan melalui pembangunan projek ini.

Sistem pengecaman objek ini akan dilaksanakan dengan menggunakan Sistem Inferens Fuzzi (FIS) dimana model algoritma ini terdiri daripada tiga proses asas iaitu fuzzifikasi, enjin inferens fuzzi dan penyahfuzzifikasi.

Rekabentuk perisian akan dibangunkan untuk ketiga-tiga lapisan model tersebut. Semasa proses fuzzifikasi, Sistem Inferens Fuzzi akan menerima input data dan dianalisis berdasarkan kepada nilai fungsi keahlian. Fungsi keahlian ini adalah dari bentuk *trapezoid*. Di sini, litar skematik dan bahasa VHDL akan digunakan bagi merekabentuk litar-litar tersebut. Kemudian, proses enjin inferens fuzzi akan dilakukan yang mana kaedah *average* akan digunakan untuk proses ini. Nilai-nilai fungsi keahlian adalah keluaran dari proses fuzzifikasi dan digunakan sebagai masukan untuk proses inferens fuzzi. Terdapat 4 nilai fungsi keahlian berdasarkan 4 saluran yang akan dikira nilai puratanya yang bertindak sebagai masukan kepada proses seterusnya, iaitu proses penyahfuzzifikasi. Ini adalah untuk kedua-dua bentuk yang akan diklasifikasikan iaitu *drinking* atau *mineral* yang seterusnya akan memberikan keluaran berdasarkan spesifikasi dan ciri-ciri untuk kedua-duanya. Proses penyahfuzzifikasi adalah menggunakan *kaedah maksima*.

Untuk Sistem Inferens Fuzzi ini, proses *validation dan verification* perlu dilakukan untuk mengesahkan pembangunan sistem ini adalah berjaya iaitu data-data yang berlainan akan dianalisis kepada sistem ini. Ini adalah untuk memastikan data-data yang berbeza menepati ciri-ciri klasifikasi bentuk yang ingin dikenal pasti ini. Maka, terdapat 3 set data yang berbeza akan digunakan untuk sistem ini. Untuk memaparkan keluaran sistem ini, paparan LCD akan digunakan, dan data-data masukan adalah dikodkan dalam kod ASCII untuk memastikan paparan dapat dilakukan. Maka penyahkod HEXADECIMAL kepada kod ASCII akan dibina dengan menggunakan kod VHDL dan litar skematik untuk memastikan penukaran kod ini dapat dilakukan.

#### **1.4.2 Perlaksanaan Perkakasan**

Tujuan utama pembangunan projek ini adalah untuk melaksanakan perkakasan bagi sistem pengecaman bentuk. Peranti FPGA atau *family device of FPGA* yang

digunakan ialah Xilinx XC4010XL PC84 dan untuk konfigurasi, EPROM 27512C pula digunakan. Peranti-peranti ini adalah sangat sesuai untuk projek ini. Data masukan kepada sistem ini pula adalah dari suis dip (dip switch) dan terdapat 4 suis dip yang akan digunakan yang setiap satunya mempunyai 8 bit.

Apabila data masukan dibekalkan kepada sistem, ianya akan dianalisis mengikut spesifikasi ciri-ciri sistem. Kemudian, keluaran atau bentuk yang telah diklasifikasikan akan dipaparkan menggunakan paparan LCD. Paparan LCD yang digunakan ialah jenis matriks 2x16. Paparan yang akan dikeluarkan ialah samada *drinking* atau *mineral*.

## **1.5 RINGKASAN BAB-BAB TESIS**

Dalam bahagian ini, ringkasan dan panduan kepada bab-bab tesis ini akan diterangkan secara ringkas berdasarkan setiap bab. Tesis ini mengandungi 6 bab secara keseluruhan.

### **i. Bab 1**

Bab ini merupakan bahagian pengenalan kepada projek ini yang meliputi pengenalan kepada sistem pengecaman bentuk, objektif projek, gambaran ringkas projek dalam konteks pelaksanaan perisian dan perkakasan.

### **ii. Bab 2**

Bab kedua dalam tesis ini pula, menerangkan mengenai kajian ilmiah kepada Sistem Inferens Fuzzi (FIS) yang terkandung pengenalan mengenai sistem ini dan arkitektur asas sistem FIS ini.

Selain itu, pengenalan kepada perkakasan yang akan menjadi metodologi bagi pembangunan perkakasan sistem ini juga ditunjukkan.

### **iii. Bab 3**

Bahagian tesis ini pula menerangkan aplikasi Sistem Inferens Fuzzi yang dilaksanakan ke atas sistem pengecaman bentuk. Bab ini menerangkan bagaimana ketiga- tiga lapisan sistem FIS ini dilakukan untuk menghasilkan sistem pengecaman bentuk ini.

**iv. Bab 4**

Bab ini menjelaskan mengenai kaedah pelaksanaan projek yang utama bagi projek ini iaitu FPGA (Field Programmable Gate Array). Di sini, sistem bagi projek ini direkabentuk dengan menggunakan perisian *Xilinx Foundation 2.1 Series*. Langkah-langkah dalam *Projek Manager* yang akan digunakan semasa rekabentuk sistem ditunjukkan disini.

**v. Bab 5**

Bab ini pula adalah bahagian rekabentuk dan analisis system. Ianya meliputi litar skematik bagi proses fuzzifikasi, inferens fuzzy dan penyahfuzzifikasi. Bab ini menceritakan kaedah-kaedah dalam merekabentuk sistem ini secara keseluruhan.

Selain itu, dalam bab ini juga proses analisis diterangkan dengan graf-graf simulasi litar untuk sistem projek ini dan juga keputusan bagi projek ni.

**vi. Bab 6**

Bab terakhir tesis ini menjelaskan tentang kesimpulan projek yang meliputi tahap kejayaan projek ini, masalah-masalah yang dihadapi semasa pelaksanaan projek, cadangan-cadangan kepada projek untuk dilaksanakan lagi pada masa yang akan datang.

## BAB 2 KAJIAN ILMIAH

### 2.1 SISTEM INFERENS FUZZI

#### 2.1.1 PENGENALAN

Set fuzzy telah diperkenalkan oleh Zadeh pada tahun 1965 sebagai satu kaedah baru untuk menjelaskan mengenai data yang samar-samar, tidak tepat dan rawak. Teori ini menyediakan satu persamaan iaitu kaedah yang lebih efektif untuk menghuraikan tentang ciri-ciri sesuatu sistem yang sangat kompleks dan sukar dihuraikan dalam formula dan analisis matematik. [1] Sistem Inferens Fuzzi (FIS) adalah satu kaedah pengkomputeran yang sangat popular yang berasaskan kepada konsep set fuzzy, peraturan **JIKA-MAKA** (*fuzzy if- then rules*) and *fuzzy reasoning*.

Struktur asas Sistem Inferens Fuzzi (FIS) ini mengandungi 3 komponen asas. Iaitu:

- i. Peraturan (*rule base*) - mengandungi peraturan- peraturan fuzzy
- ii. Data (*database*)-menghuraikan tentang fungsi keahlian yang digunakan semasa proses inferens fuzzy
- iii. Mekanisma peraturan (*Reasoning mechanism*)– prosedur-prosedur inferens fuzzy  
(usually the fuzzy reasoning)

#### 2.1.2 KONSEP LOGIK FUZZI

Logik fuzzy adalah satu logik yang bertindak sebagai asas kepada persamaan peraturan dengan menggunakan bahagian yang tidak tepat berdasarkan teori set fuzzy.[5] Logik fuzzy juga merupakan satu metodologi penyelesaian masalah yang berkesan dengan jumlah aplikasi yang besar dalam pemrosesan maklumat. Logik fuzzy ini adalah satu algoritma yang digunakan untuk menyerupai dan mengajuk pemikiran manusia membuat keputusan dengan kebolehan untuk membuat kerja daripada data penghampiran dan memperolehi penyelesaian yang tepat. [7]



Algoritma ini digunakan untuk aplikasi di mana proses data tidak dapat diwakilkan dalam bentuk binari. Sebagai contoh, pernyataan seperti 'udara sejuk' dan 'lelaki itu muda' adalah bukan pernyataan yang diskret. Ia merupakan data yang konkrit. Data yang konkrit ialah data yang tidak dinyatakan secara spesifik iaitu mengenai suhu udara tersebut dan umur lelaki tersebut (cth: suhu udara ialah 65<sup>0</sup>F atau lelaki itu berumur 25 tahun). Logik fuzzy menterjemahkan pernyataan yang samar-samar seperti diatas ke dalam bentuk yang boleh diterima secara logik. Dalam kes suhu udara tersebut, di dalam logik binari, panas boleh mengambil nilai diskret (logik 1) dan sejuk pula bernilai sebaliknya (logik 0) tetapi tidak ada nilai untuk mewakili udara yang suam. [2]

### **2.1.3 PERBEZAAN ANTARA LOGIK FUZZI DAN LOGIK BOOLEAN**

Logik fuzzy boleh dianggapkan sebagai *gray logic*, dimana ia menyediakan cara untuk menterjemahkan data yang berada diperantaraan. Logik fuzzy memberikan grad atau darjah dengan satu julat data, iaitu memberi nilai 1 pada nilai maksima dan 0 untuk nilai minima. Di dalam pendekatan logik fuzzy, logik Boolean adalah digunakan untuk mengawal konsep separa benar iaitu membayangkan yang benar mengambil nilai di antara nilai yang sama sekali benar dan nilai yang sama sekali palsu. Sebagai contoh, separa benar boleh mengambil nilai dalam pembolehubah linguistik seperti 'tidak benar', 'kurang benar' atau 'benar'. Sebagai penyelesaian kepada idea ini, konsep set fuzzy harus diperkenalkan, di mana kumpulan objek yang berada dalam set kepada satu darjah akan mengambil sebarang nilai antara 0 (bukan kepunyaan penuh) dan 1 (kepunyaan penuh) atau mengambil nilai *crisp* (crisp value) iaitu 0 atau 1.

Manakala mengikut logik Boolean, apabila ingin menterjemahkan 3 set suhu udara kepada 'sejuk', 'suam' dan 'panas' dengan mengambil nilai julat di antara 0°C sehingga 100°C, nilai untuk setiap suhu bagi setiap keadaan mestilah ditakrifkan terlebih dahulu.

Sebagai contoh, kerana terdapat hanya 2 keadaan benar iaitu 1 jika masukan adalah di dalam set tersebut dan 0 sekiranya masukan tidak termasuk dalam set itu. Jadi untuk satu keadaan sebarang nilai suhu di antara antara 0°C sehingga 100°C, ia boleh dikategorikan dalam satu set samada 'sejuk', 'suam' dan 'panas'.

Ini adalah berbeza untuk logik fuzzy, dimana setiap set boleh mempunyai nilai fungsi keahlian daripada 0 sehingga 1. Sebagai contoh, untuk suhu 40°C hingga 60°C adalah sejuk, 50°C hingga 70°C adalah suam dan 60°C hingga 80°C adalah panas seperti yang ditunjukkan dalam Jadual 2.1.

**Jadual 2.1:** Fungsi keahlian bagi suhu

Suhu	Fuzzi logik
40°C - 60°C	Sejuk
50°C - 70°C	Suam
60°C - 80°C	Panas

Berdasarkan jadual di atas, diandaikan suhu panas adalah 1 bagi fungsi keahlian, manakala keadaan yang bukan didalam fungsi keahlian tersebut adalah bernilai 0. Jadi untuk nilai yang di bawah 60°C ianya bukan dalam set tersebut dan bagi suhu melebihi 70°C adalah 100% panas. Manakala untuk suhu antara 60°C - 70°C, nilai fungsi keahlian meningkat secara linear dari 0 hingga 1. Keadaan ini ditunjukkan dalam Jadual 2.2 seperti di bawah.

**Jadual 2.2:** Darjah keahlian untuk suhu antara 40°C-80°C

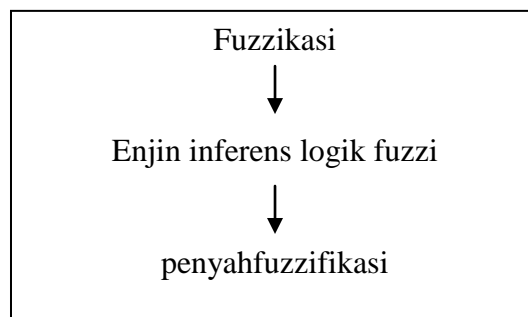
Suhu	Darjah keahlian
40	0
45	0
50	0
55	0
60	0
65	0.5
70	1
75	1
80	1



Secara praktikal, set peraturan **JIKA-MAKA** ini mempunyai beberapa yang digabungkan menggunakan operator fuzzy seperti DAN, ATAU dan TAK. Bagi operator DAN, kekuatan pemberat ditentukan kepada darjah keahlian yang minima, manakala operator ATAU pula menggunakan nilai maksima.

### 2.1.6 SISTEM INFERENS FUZZI

Sistem Inferens Fuzzi (FIS) terdiri daripada 3 lapisan yang mesti dipenuhi secara berturutan untuk menentukan output yang sepatutnya. Ia adalah seperti Rajah 2.1 dibawah:



**Rajah 2.1:** Sistem Inferens Fuzzi

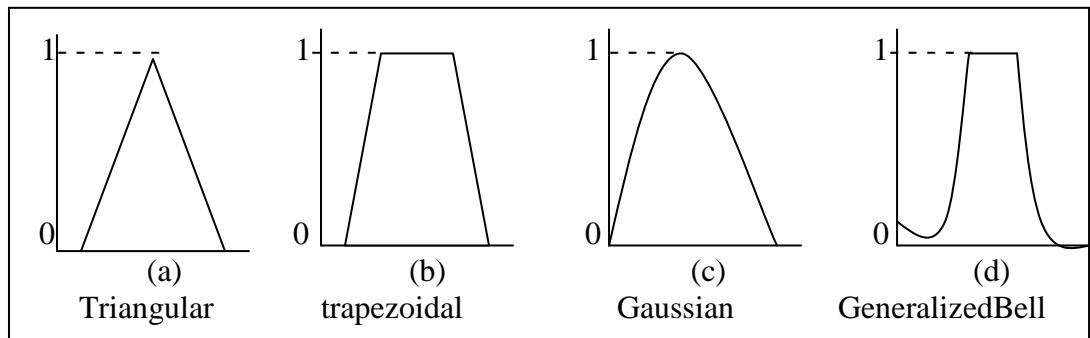
#### 2.1.6.1 Fuzzifikasi

Lapisan ini mengandungi pembolehubah linguistik. Nilai *crisp* akan difuzzifikasikan menggunakan fungsi keahlian dari pembolehubah linguistik tersebut.

- Fungsi keahlian

Fungsi keahlian digunakan semasa proses fuzzifikasi dimana data masukan yang juga dikenali sebagai pembolehubah fuzzy akan dianalisis berdasarkan nilai tersebut. Fungsi keahlian akan mengumpulkan masukan kepada set-set data, seperti suhu adalah sejuk, kelajuan motor yang boleh diterima dan sebagainya. Secara asasnya, ia memberikan gred bagi data dari 0 hingga 1 bergantung kepada bagaimana ia ditetapkan mengikut fungsi keahlian tersebut. Fungsi keahlian boleh mempunyai pelbagai bentuk bergantung kepada set-set data, tetapi yang biasa digunakan ialah dari bentuk segitiga,

bentuk *trapezoid*, bentuk *Gaussian* dan bentuk *Generalized Bell*. Bentuk- bentuk fungsi keahlilan ini ditunjukkan seperti Rajah 2.2 di bawah.



**Rajah 2.2:** Bentuk-bentuk fungsi keahlilan

### 2.1.6.2 Enjin Inferens Fuzzi

Lapisan kedua pula menggunakan peraturan atau proses inferens yang mengandungi perturan **JIKA-MAKA**, yang menghasilkan tindakbalas atau keluaran. Terdapat beberapa kemungkinan yang mungkin wujud bergantung kepada satu atau lebih keadaan JIKA. Sesuatu peraturan juga mungkin mempunyai beberapa masukan, dimana samada menggunakan perhubungan DAN atau ATAU untuk memacu keluaran daripada peraturan. Di dalam keadaan yang terdapat dua masukan dengan hubungan DAN akan menghasilkan dua keluaran, maka pengawal akan memilih keadaan dengan nilai yang paling kecil berdasarkan darjah keahlilan. Sementara itu, apabila menggunakan operator ATAU, keluaran yang dipilih adalah daripada nilai yang paling besar. Biasanya operator ATAU yang sering digunakan.

Sebagai contoh:

**Jika x adalah A dan y adalah B maka y adalah Z**

Jika menggunakan operator DAN, kekuatan pemberat ditentukan berdasarkan darjah keahlilan yang paling minima. Jika x mempunyai darjah keahlilan 0.4 dan y mempunyai darjah keahlilan 0.3, maka kekuatan peraturan adalah 0.3 iaitu nilai yang paling minima. Jika operator ATAU digunakan, kekuatan pemberat adalah bergantung kepada nilai maksima iaitu 0.4.

Sebelum proses penyahfuzzifikasi dilakukan, keluaran logik mestilah digabungkan bersama. Penggabungan keluaran daripada proses enjin inferens fuzzy terdiri daripada beberapa kaedah seperti di bawah: [11]

- 1) Maksima-minima
- 2) Titik maksima
- 3) Kaedah purata
- 4) Jumlah kuasa dua

### **1. Maksima-minima**

Melalui kaedah ini, juga dikenali sebagai kaedah 'pusat graviti' dimana proses dilakukan dengan menguji nilai-nilai dari semua peraturan dan akan memilih nilai yang paling tinggi.

### **2. Titik maksima**

Setiap fungsi keahlian akan diukur berpadanan dengan nilai puncaknya, kemudian koordinat mendatar pusat fuzzy akan dipilih sebagai keluaran. Ini membuatkan kesemua nilai fungsi keahlian mengecil kepada nilai yang sama dengan nilai fungsi masing-masing.

### **3. Kaedah purata**

Setiap fungsi keahlian akan ditentukan mengikut nilai purata dan pusat fuzzy pada luas rencam dikira. Kaedah ini tidak meningkatkan kepada kekuatan pemberat sekiranya pelbagai peraturan menjana keluaran yang sama.

### **4. Jumlah kuasa dua**

Kaedah ini dibina daripada gabungan dari beberapa pendekatan iaitu:

- Mengira nilai fungsi keahlian dengan kaedah jumlah kuasa dua.
- Mengira luas rencam pada pusat fuzzy.

Kaedah ini juga akan memberikan nilai yang bagus untuk kekuatan pemberat.

### 2.1.6.3 Penyahfuzzifikasi

Proses penyahfuzzifikasi akan memeriksa kesemua keluaran daripada proses enjin inferens fuzzy yang telah dijumlahkan dan kemudian akan menghasilkan satu nilai akhir iaitu nilai *crisp* bagi pengawal fuzzy. Terdapat beberapa proses penyahfuzzifikasi tetapi yang sering digunakan ialah adalah kaedah seperti yang dibawah:

- Nilai maksima
- Pusat graviti

#### Kaedah Nilai Maksima

Kaedah ini berdasarkan kepada nilai terakhir keluaran daripada proses enjin inferens fuzzy dengan darjah keahlian yang paling tinggi. Kaedah ini digunakan bagi keluaran diskret fungsi.

Sebagai contoh, jika keluaran dari keluaran enjin inferens fuzzy mempunyai 2 keadaan keluaran, iaitu suhu panas dengan darjah keahlian 0.5 dan suhu sejuk dengan darjah keahlian 0.7. Jadi keluaran akhir adalah darjah keahlian 0.7 iaitu untuk suhu sejuk.

#### Kaedah pusat Graviti

Kaedah ini boleh dikatakan kepada mengira nilai pusat atau juga dikenali sebagai CoG yang secara matematikal ia akan menghasilkan nilai pertengahan daripada keluaran darjah keahlian.

Pusat graviti untuk keluaran fuzzy adalah keluaran nilai data yang dibahagi dengan kawasan lengkungan fungsi keahlian kepada dua bahagian yang sama.

Ia boleh didefinisikan seperti di bawah:

$$u = \frac{\sum u_i \cdot \mu(u_i)}{\sum \mu(u_i)} \quad (2.1)$$

$\mu(u_i)$  adalah nilai keahlian yang didapati daripada kekuatan peraturan and  $u_i$  nilai set keluaran fuzzy bagi peraturan tersebut.

## 2.2 METODOLOGI PERKAKASAN

Beberapa perkakasan akan digunakan sebagai alatan untuk membangunkan perkakasan sistem ini.

### 2.2.1 Papan Xilinx XC4010XL PC84

Peranti Xilinx XC4010XL PC84 adalah daripada *family devices* XC4000. Peranti ini diimplementasikan dengan nalar, kebolehlenturan, arkitektur *Configurable Logic Blocks (CLBs)* boleh aturcara, saling hubungan oleh sumber pembubaran semula yang pelbagai dan dikelilingi oleh parameter dari Input/Output Blocks (IOBs) boleh aturcara.

Ia mempunyai sumber pembubaran semula untuk menempatkan saling hubungan antara bentuk yang paling kompleks. Peranti ini terlanggan dari muatan data konfigurasi kepada memori sel-sel dalaman. FPGA boleh membaca data konfigurasi daripada siri luaran atau PROM bit selari (*master modes*), atau data konfigurasi boleh ditulis ke dalam FPGA daripada peranti luaran (*slave and peripheral modes*).

Series FPGAs XC4000 juga disokong dengan perisian yang sofistikated dan canggih yang meliputi setiap aspek rekabentuk dari skematik atau *behavioral entry*, pelan lantai (*floor-planning*), simulasi, penempatan blok automatik dan pembubaran semula sambungan (*routing*) kepada ciptaan, muat turun dan bacabalik daripada konfigurasi data stream atau bitstream.

Kelebihan utama peranti XC4000XL ini ialah ianya sungguh bererti untuk meningkatkan kelajuan sistem, keupayaan yang lebih dan arkitektur ciri-ciri tambahan baru, yang biasanya memori *Select-RAM*. Peranti ini juga menawarkan penimbal jam berkelajuan tinggi (*high-speed clock buffers*) yang boleh digunakan untuk menerima data masukan dengan lengah yang minima.

Series XC4000 ini mampu mencapai kelajuan tinggi melalui teknologi semikonduktor yang canggih. Ianya juga menyokong julat sistem jam sehingga ke 80 MHz dan prestasi dalaman yang mencapai kepada 150 MHz. Peranti ini juga mempunyai sel-sel logik sebanyak 950 dengan maksima logik gate sebanyak 10 000,