

**PEMBANGUNAN KAWALAN SUAI DALAM-TALIAN UNTUK SISTEM
KAWALAN KELAJUAN MOTOR DALAM MATLAB MELALUI BASIC STAMP**

Oleh

Rozi Bin Rifin

**Disertasi ini dikemukakan kepada
UNIVERSITI SAINS MALAYSIA**

**Sebagai memenuhi sebahagian daripada syarat keperluan
untuk ijazah dengan kepujian**

SARJANA MUDA KEJURUTERAAN (KEJURUTERAAN ELEKTRONIK)

**Pusat Pengajian Kejuruteraan
Elektrik dan Elektronik
Universiti Sains Malaysia**

Mac 2005

ABSTRAK

Projek ini mengaplikasikan kaedah pengawalan rangkaian neural perulangan setempat suap depan sejagat (*Local Output Local Recurrent Globally Feedforward Neural Network*) bagi kawalan aplikasi masa nyata iaitu kawalan kelajuan motor arus terus, AT. Struktur kawalan suai tanpa model dibangunkan dan rangkaian neural bertindak sebagai pengawal dalam sistem gelung tertutup untuk pengawalan sistem tidak linear melalui pendekatan skim kawalan suai tidak terus (*indirect adaptive control*). Pengawal rangkaian neural ini akan dilatih secara dalam talian dengan menggunakan algoritma pembelajaran ralat anggaran jadisemula (RPE) supaya keluaran loji dapat mengikuti kelakuan titik-titik set yang telah disetkan. Proses tangki reaktor pengacauan secara berterusan (*Continuously Stirred Tank Reactor, CSTR*) digunakan untuk membangunkan, memodelkan dan merekabentuk pengawal rangkaian neural secara simulasi bagi menentukan keluaran proses terbaik berdasarkan kepada saiz rangkaian, parameter-parameter pembelajaran dan sambungan rangkaian. Manakala sistem kawalan kelajuan motor AT akan diadaptasikan ke dalam model bagi menggantikan proses CSTR bagi melihat kelakuannya untuk aplikasi masa nyata sama ada boleh dilatih menggunakan rangkaian neural atau sebaliknya. Perisian MATLAB digunakan untuk pembangunan dan pemodelan proses bagi tujuan analisis dan rekabentuk serta sebagai media pengawalan untuk sistem kawalan kelajuan motor AT ini.

ABSTRACT

This project presents a Local Output Local Recurrent Globally Feedforward Neural Network (LOLRGF) for real time control implementation which is DC motor speed control. The on-line indirect adaptive control scheme is developed and neural network is used as compensator in the closed loop system to control nonlinear processes. The LOLRGF neural network was trained using Recursive Prediction Error (RPE) algorithm in order to output process follow the behavior of set point tracking beside to minimize an offset as small as possible. A continuously stirred tank reactor (CSTR) is used to develop, modeling and designing neural network compensator in simulation to determine the best output process according to network size, learning parameters and network connection. The DC motor speed control system will be adapted in the model to substitute CSTR process and observation regarding to output system behavior are implemented for real time application. In this investigation, MATLAB/SIMULINK software was used in control schemes development, modeling, analysis and design. This software also acts as controlling medium for DC motor speed control system which use *Basic Stamp 2* as microcontroller.

PENGHARGAAN

Bersyukur saya ke hadrat Ilahi kerana dengan limpah dan kurniaNya, dapatlah saya menyiapkan penyelidikan dan laporan projek tahun akhir sesi 2004/2005 ini sebagai memenuhi keperluan pengijazahan peringkat sarjana muda kejuruteraan elektronik Universiti Sains Malaysia.

Setinggi-tinggi penghargaan serta terima kasih saya hulurkan kepada Dr. Abdul Hamid bin Adom dan Encik Ahmad Nazri bin Ali selaku penyelia utama saya. Segala nasihat, bimbingan, dorongan serta kepercayaan yang telah diberikan merupakan aset yang berharga bagi saya dalam menyiapkan penyelidikan ini. Jutaan terima kasih juga saya ucapkan kepada bekas pelajar ijazah lanjutan dan juga bekas pegawai penyelidik, En. Khusairi Bin Osman dan Mohd Azlan bin Ahmad kerana banyak membantu saya dalam pelbagai perkara berkaitan dengan penyelidikan ini tanpa mengira waktu.

Tidak dilupakan kepada ibu dan keluarga saya yang sentiasa memberi sokongan, dorongan serta nasihat dalam keadaan apa sekalipun, tidak kira dikala susah mahupun senang. Sesungguhnya doa, dorongan serta nasihat yang diberikan sentiasa menjadi pemangkin kepada saya untuk berusaha dengan lebih gigih dalam mencapai impian saya.

Ucapan terima kasih yang terhingga saya tujukan kepada rakan-rakan seperjuangan yang telah memberi bantuan serta semangat kepada saya sepanjang penyelidikan ini dijalankan. Sesungguhnya segala dorongan, idea dan bantuan yang kalian berikan amat dihargai dan akan dikenang sampai bila-bila.

Akhir sekali, saya juga berbesar hati mengucapkan terima kasih kepada mereka yang terlibat sama ada secara langsung atau tidak langsung dalam proses pembangunan projek ini. Budi baik kalian hanya tuhan yang mampu membalasnya. Sekian, wassalam.

KANDUNGAN

Muka

Surat

ABSTRAK	ii	
PENGHARGAAN	iii	
ISI KANDUNGAN	iv	
BAB 1	PENDAHULUAN	
1.1	Pengenalan	1
1.2	Objektif	2
1.3	Panduan Laporan	3
BAB 2	KAJIAN ILMIAH	
2.1	Pengenalan	4
2.2	Rangkaian Neural	4
2.2.1	Latar Belakang Rangkaian Neural	4
2.3	Kawalan Suai	
2.5	Kajian Terdahulu	
BAB 3	METODOLOGI	
3.1	Pengenalan	
3.2	Sistem Kawalan Suai Dengan Model Rujukan	
3.3	Pemilihan Model Rujukan	
BAB 4	KEPUTUSAN SIMULASI, DAN PERBINCANGAN	
BAB 5	PENUTUP	
6.1	Kesimpulan	

6.2 Cadangan

RUJUKAN

PENGHARGAAN

Bersyukur saya ke hadrat Ilahi kerana dengan limpah dan kurniaNya, dapatlah saya menyiapkan penyelidikan dan laporan projek tahun akhir sesi 2004/2005 ini sebagai memenuhi keperluan pengijazahan peringkat sarjana muda kejuruteraan elektronik Universiti Sains Malaysia.

Setinggi-tinggi penghargaan serta terima kasih saya hulurkan kepada Dr. Abdul Hamid bin Adom dan Encik Ahmad Nazri bin Ali selaku penyelia utama saya. Segala nasihat, bimbingan, dorongan serta kepercayaan yang telah diberikan merupakan aset yang berharga bagi saya dalam menyiapkan penyelidikan ini. Jutaan terima kasih juga saya ucapkan kepada bekas pelajar ijazah lanjutan dan juga bekas pegawai penyelidik, En. Khusairi Bin Osman dan Mohd Azlan bin Ahmad kerana banyak membantu saya dalam pelbagai perkara berkaitan dengan penyelidikan ini tanpa mengira waktu.

Tidak dilupakan kepada ibu dan keluarga saya yang sentiasa memberi sokongan, dorongan serta nasihat dalam keadaan apa sekalipun, tidak kira dikala susah mahupun senang. Sesungguhnya doa, dorongan serta nasihat yang diberikan sentiasa menjadi pemangkin kepada saya untuk berusaha dengan lebih gigih dalam mencapai impian saya.

Ucapan terima kasih yang terhingga saya tujukan kepada rakan-rakan seperjuangan yang telah memberi bantuan serta semangat kepada saya sepanjang penyelidikan ini dijalankan. Sesungguhnya segala dorongan, idea dan bantuan yang kalian berikan amat dihargai dan akan dikenang sampai bila-bila.

Akhir sekali, saya juga berbesar hati mengucapkan terima kasih kepada mereka yang terlibat sama ada secara langsung atau tidak langsung dalam proses pembangunan projek ini. Budi baik kalian hanya tuhan yang mampu membalasnya. Sekian, wassalam.

KANDUNGAN**Muka Surat**

ABSTRAK	ii
ABSTRACT	iii
PENGHARGAAN	iv
ISI KANDUNGAN	v
BAB 1	PENGENALAN
1.1	Pengenalan 1
1.2	Objektif Kajian 3
1.3	Panduan Laporan 4
BAB 2	KAJIAN ILMIAH
2.1	Pendahuluan 6
2.2	Latar Belakang Rangkaian Neural 6
2.3	Rangkaian Neural Biologi 7
2.4	Rangkaian Neural Buatan 9
2.5	Senibina Rangkaian Neural
2.5.1	Rangkaian Suap Depan Satu Lapisan 11
2.5.2	Rangkaian Suap Depan Berbilang Lapisan 12
2.5.3	Rangkaian Neural Perulangan 13
2.6	Algoritma Pembelajaran 14
2.7	Sistem Kawalan Suai 15
2.8	Teori-teori Perkakasan 17
2.8.1	Modul Mikro-Pengawal Basic Stamp 17
2.8.1.1	Cip Penterjemah PBASIC 20
2.8.1.2	Ruang Ingatan Aturcara 21
2.8.1.3	Sambungan Aturcara 22

2.8.1.4	Bekalan Kuasa	23
2.8.1.5	Litar Set Semula	23
2.8.2	Litar Tetimbang-H	24
2.8.3	Pemacu tetimbang Penuh Berkembar, L298	25
2.8.4	12-bit Penukar Analog ke Digital	27
2.9	Prinsip Asas Motor Arus Terus	30
2.9.1	Teori Kawalan Kelajuan Motor AT	31
2.9.2	Permodulatan Lebar Denyut	32

BAB 3 METODOLOGI

3.1	Pendahuluan	34
3.2	Spesifikasi Rekabentuk	34
3.3	Proses Rekabentuk Pengawal Rangkaian Neural	35
3.3.1	Rangkaian Neural Perulangan Setempat Suap Depan Sejagat	36
3.3.2	Skim Kawalan	39
3.3.3	Algoritma Ralat Anggaran Jadisemula	40
3.3.4	Tangki Tindakbalas Pengacauan Berterusan, CSTR	42
3.4	Proses Rekabentuk Sistem Kawalan Laju Motor AT	44
3.5	Pembangunan Perkakasan	45
3.5.1	Komputer	45
3.5.2	Modul Mikro-Pengawal Basic Stamp	45
3.5.3	Pemacu Motor	47
3.5.4	Motor AT	48
3.5.5	Penukar Analog ke Digital	50
3.5.6	Litar Keseluruhan	52

BAB 4 KEPUTUSAN SIMULASI, DAN PERBINCANGAN

4.1	Pendahuluan	53
4.2	Penjanaan Nilai Awalan Pemberat	54

4.3	Penjanaan Nilai Masukan	54
4.4	Keputusan Simulasi	55
4.4.1	Saiz Rangkaian	56
4.4.2	Parameter-parameter Pembelajaran	57
4.5	Keputusan Masa Nyata	62
4.5.1	Keluaran Sistem Tanpa Skim Kawalan	62
4.5.2	Keluaran Sistem Dengan Skim Kawalan	65

BAB 5 PENUTUP

5.1	Pendahuluan	67
5.2	Kesimpulan	67
5.3	Masalah dan Cadangan	69

RUJUKAN

LAMPIRAN A : CARTA ALIR DAN SKRIP MATLAB BAGI PENGAWAL RANGKAIAN NEURAL TERHADAP MOTOR AT

LAMPIRAN B : ATURCARA PBASIC UNTUK ADC DAN PWM

LAMPIRAN C : LITAR SKEMATIK BASIC STAMP 2

LAMPIRAN D : KONFIGURASI MOTOR AT FAULHABER SIRI 3557k012C

LAMPIRAN E : HELAIAN DATA PEMACU MOTOR L298

LAMPIRAN F : HELAIAN DATA PENUKAR ANALOG KE DIGITAL

BAB 1

PENGENALAN

1.1 Pengenalan

Di dalam kepesatan arus pembangunan terutamanya di dalam bidang komputer dan teknologi digital, pelbagai teknik baru berkaitan dengan sistem kawalan telah ditemui dan sedang dikaji. Penyelidikan-penyelidikan ini akan sentiasa berterusan sehingga kestabilan dan kemantapan sesuatu sistem dapat dicapai dengan sempurna disamping meningkatkan prestasi kawalan yang optimum bagi sistem dinamik. Kajian-kajian terdahulu telah membuktikan bahawa penghasilan keluaran yg optimum bagi sistem kawalan dapat dicapai dengan menggunakan rangkaian neural buatan dan kawalan suai berbanding dengan kaedah-kaedah pengawalan yg klasik apabila melibatkan proses-proses yang dinamik di mana parameter-parameter proses akan berubah dengan masa.

Kaedah-kaedah pengawalan yang klasik seperti PI, PD, PID, pengawal duluan fasa, pengawal susulan fasa dan pengawal susulan-duluan fasa adalah mudah untuk direkabentuk dan dilaksanakan tetapi kesemua pengawal ini memberikan prestasi yang lemah apabila diaplikasikan ke dalam sistem yang tidak linear dan tidak pasti. Kelemahan kaedah-kaedah pengawalan ini disebabkan oleh dua faktor utama iaitu;

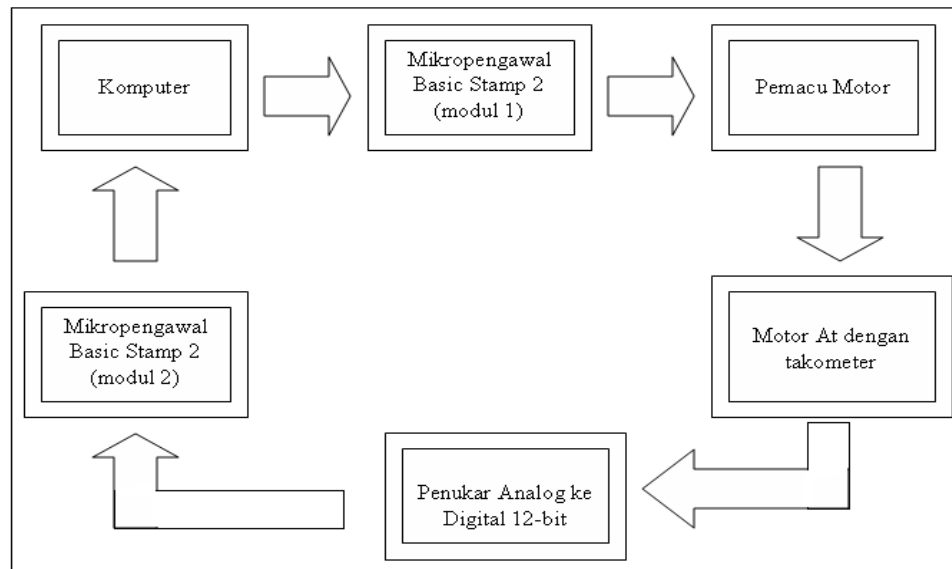
- i. Tindakan kawalan dihadkan kepada beberapa proses tidak linear satu dimensi.
- ii. Memerlukan penalaan secara manual.

Untuk mengatasi keadaan-keadaan ini, penggunaan kawalan suai adalah lebih sesuai dan praktikal untuk dilaksanakan. Kawalan suai adalah satu kaedah yang digunakan untuk menanangi masalah ketidakpastian sistem. Idea asasnya merujuk kepada kawalan yang mengandungi komponen pengawal yang berupaya mengubahsuai kelakuannya mengikut perubahan ciri dinamik pada proses serta gangguan hingar. Ini akan memberikan kawalan yang optimum terhadap suatu sistem yang tidak linear, mengalami perubahan dinamik dan terdedah kepada hingar. Secara umumnya, sistem kawalan suai boleh diklasifikasikan kepada empat kategori yang utama iaitu penjadualan

untung, kawalan suai model rujukan (MRAC), pengatur penalaan sendiri (STR) dan kawalan duaan (*dual control*). Di dalam sistem MRAC, tugas asasnya adalah untuk melaksanakan sistem kawalan yang akan memastikan ralat diantara model rujukan dan keluaran sistem dikurangkan. Suatu sistem akan mempunyai ciri-ciri dinamik dan statik yang teruk sekiranya parameter-parameter pengawal tidak diubah secukupnya atau sekiranya isyarat penyesuaian tidak mempunyai nilai-nilai yang mencukupi.

Dalam projek ini, pelaksanaan rangkaian neural buatan berdasarkan kepada kawalan suai dalam talian tidak terus untuk kawalan laju bagi motor arus terus (DC) dijalankan. Pengadaptasian kaedah rangkaian neural buatan adalah digunakan sebagai enjin pengoptimuman untuk strategi penganggaran parameter yang komprehensif. Ciri-ciri pembelajaran sendiri membuatkan pelaksanaan rangkaian neural buatan sebagai pengawal untuk merekabentuk sistem tidak linear semakin mudah pada keadaan-keadaan operasi yang berbeza.

Pembangunan sistem kawalan kelajuan motor AT adalah menggunakan mikropengawal *Basic Stamp 2* sebagai enjin pemprosesan dan mampu berkomunikasi dalam dua arah sama ada di antara komputer atau terhadap perkakasan-perkakasan lain. Rajah 2.1 berikut menunjukkan gambarajah blok bagi pembinaan asas model kawalan kelajuan motor AT ini.



Rajah 2.1 : Model kawalan kelajuan motor AT

1.2 Objektif Kajian

Tujuan projek ini dijalankan adalah berdasarkan lima bahagian di bawah :

- i. Membangunkan litar perkakasan bagi kawalan laju motor AT menggunakan mikropengawal *Basic Stamp 2*.
- ii. Melaksanakan kawalan suai dalam talian tidak terus menggunakan pendekatan rangkaian neural terhadap kawalan laju motor.
- iii. Membolehkan kawalan ke atas sistem yang tidak linear bagi melakukan penjejakan titik set.
- iv. Membangunkan kawalan suai dalam talian tidak terus dan rangkaian neural buatan menggunakan MATLAB/Simulink.
- v. Melaksanakan sistem integrasi di antara perisian dan perkakasan.

Objektif utama penyelidikan ini adalah untuk membangunkan sistem kawalan kelajuan motor AT berasaskan kawalan suai dan rangkaian neural. Suatu sistem pengawal suai yang telah dijalankan oleh kajian-kajian lepas di mana mengaplikasikan rangkaian perulangan setempat suap depan secepat akan diaplikasikan secara masa nyata menggunakan sistem kawalan laju motor. Skim penyesuaian yang digunakan adalah kawalan model dalaman, IMC iaitu pengawal suai jenis tidak terus. Penggunaan rangkaian neural sebagai pengawal adalah untuk mengatasi masalah perubahan parameter-parameter pada suatu sistem terhadap masa. Kajian ini akan melaksanakan kawalan kelajuan motor AT terhadap simulasi loji CSTR dengan masa sebenar. Model loji yang dikaji ini adalah jenis tidak lurus.

Di samping itu, terdapat beberapa objektif lain yang perlu difokuskan bagi memastikan objektif utama penyelidikan mencapai matlamatnya. Antara objektif-objektif tersebut ialah membolehkan kawalan ke atas sistem yang tidak linear bagi melakukan penjejakan titik set. Ini bermaksud keluaran pada sistem akan mengikuti titik-titik set yang telah ditetapkan terhadap pengawal dan proses. Penggunaan sistem pengoptimum dicadangkan agar kadar ralat dapat dikurangkan disamping penjejakan titik set dapat dilakukan dengan sempurna oleh sistem.

Pada peringkat terakhir, kedua-dua modul iaitu modul perisian dan modul perkakasan perlu diintegrasikan bersama untuk penganalisaan dan perbandingan keluaran sistem menggunakan MATLAB dan Simulink yang dioperasikan secara serentak. Penganalisaan dibuat untuk mengetahui sama ada rangkaian neural yang dilatih ini mampu atau tidak mengubah kelakuan sistem kawalan kelajuan motor AT ini mengikut penjejakan titik set.

1.3 Panduan Laporan

Laporan projek tahun akhir ini terbahagi kepada 5 bab. Bab 1 merujuk kepada pengenalan projek yang dilakukan. Kandungannya meliputi pengenalan sedikit sebanyak tentang kajian yang akan dijalankan serta tujuan projek ini dijalankan. Dalam bab 2, secara umumnya menerangkan teori dan kajian ilmiah berkenaan dengan rangkaian neural, kawalan suai dan perkakasan yang digunakan untuk membangunkan sistem masa sebenar dan proses latihan rangkaian. Bab ini akan menjelaskan secara tentang rangkaian neural termasuk sejarah penemuannya, struktur binaannya, neuron biologi dan jenis-jenis rangkaian neural. Bab ini juga menjelaskan satu persatu tentang komponen-komponen perkakasan yang digunakan di dalam membangunkan sistem perkakasan kawalan kelajuan motor AT. Ianya termasuklah mikropengawal Basic Stamp, pemacu motor, penukar analog ke digital. Teori-teori tentang kelajuan motor AT dan isyarat permodulatan lebar denyut turut dinyatakan di dalam bab ini.

Bab 3 pula membincangkan metodologi yang diimplementasikan dalam kajian ini untuk merekabentuk pengawal yang menggunakan pendekatan rangkaian neural. Bab ini akan menjelaskan secara terperinci tentang rangkaian neural perulangan setempat suap depan sejagat (*Local Recurrent Global Feedforward Neural Network, LOLRGF*) yang digunakan bagi merekabentuk pengawal dan algoritma ralat anggaran jadisemula (*Recursive Prediction Error, RPE*) yang merupakan algoritma pembelajaran bagi pengawal suai yang direkabentuk. Selain itu, ia juga meliputi penerangan tentang tangki tindakbalas pengacauan berterusan (*Continuous Stirred Tank Reactor, CSTR*) dan skim kawalan suai yang digunakan. Kaedah-kaedah pembangunan sistem kawalan kelajuan

motor AT juga diterangkan dengan lebih terperinci di dalam bab ini termasuk litar-litar skematik yang digunakan.

Dalam bab 4, keputusan simulasi akan dilampirkan bersama perbincangan bagi setiap analisis rangkaian. Bab ini terbahagi kepada dua bahagian utama iaitu keputusan untuk simulasi dan keputusan untuk masa nyata. Perbandingan dilakukan untuk menentukan parameter rangkaian neural yang paling sesuai untuk mengawal sistem loji dan seterusnya diintegrasikan kepada sistem kawalan laju motor.

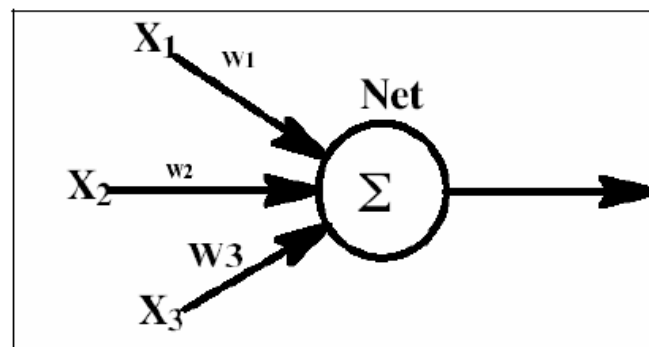
Laporan ini akan diakhiri dengan penutup di mana setiap kesimpulan mengenai pengawal rangkaian melalui pendekatan skim kawalan suai tidak terus terhadap sistem kawalan laju motor akan dilaksanakan. Disamping itu, masalah-masalah yang dihadapi semasa perjalanan projek serta cadangan bagi penambahbaikan sistem turut disertakan di dalam bab ini.

BAB 2**KAJIAN ILMIAH****2.1 Pendahuluan**

Rangkaian neural buatan telah menjanjikan satu generasi baru bagi sistem pemrosesan maklumat yang menunjukkan kebolehan untuk mengajar, mengingat kembali dan membuat kesimpulan daripada corak atau data yang dilatih. Ianya banyak digunakan untuk proses pengenalpastian, pengelasan, pengoptimuman, ramalan dan kawalan sistem dinamik. Asas pembinaannya adalah diinspirasi daripada saraf biologi iaitu otak manusia di mana rangkaian neural ini berupaya dilatih untuk menjadi ‘cerdik’ dalam sesuatu perkara seperti mana seseorang itu belajar contohnya di dalam pengesanan corak, pemrosesan isyarat dan operasi matematik.

2.2 Latar Belakang Rangkaian Neural

Sejarah rangkaian neural adalah bermula dengan penemuan model terawal neuro biologi oleh McCulloch dan Pitts (1943) pada tahun 1943. Model asas ini menghuraikan satu neuron sebagai suatu unit pengiraan ambang linear dengan masukan berganda dan keluaran tunggal samaada 0, jika sel saraf tidak aktif atau 1 sekiranya sel aktif. Suatu neuron itu akan aktif sekiranya masukan-masukan melebihi nilai ambang yang ditentukan. Rajah 2.1 menunjukkan model neuron asas McCulloch dan Pitts yang dihasilkan.



Rajah 2.1: Model neuron asas McCulloch dan Pitts

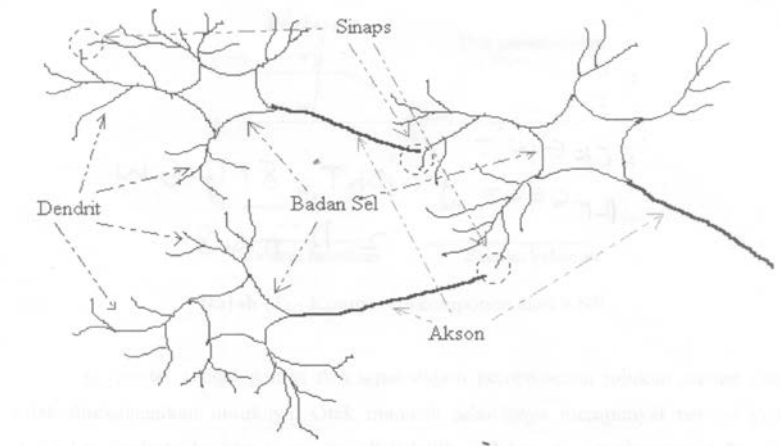
Model yang diperkenalkan oleh McCulloch dan Pitts ini kemudiannya digunakan dalam pembangunan rangkaian neural buatan, RNB pertama oleh Rosenblatt pada tahun 1958. Rangkaian ini berdasarkan kepada unit yang dikenali sebagai perseptron, dimana menghasilkan keluaran yang diskalakan sebagai 1 atau -1 bergantung kepada pemberat dan kombinasi linear masukan-masukan. Perseptron ini mempunyai tiga lapisan dengan lapisan tengah dikenali sebagai lapisan tersembunyi. Variasi-variasi dalam perseptron berasaskan rangkaian neural buatan kemudiannya diselidiki selanjutnya dalam tahun 1960 an oleh Rosenblatt, Widrow dan Hoff.

Pada tahun 1960, Windrow dan Hoff telah memperkenalkan algoritma kuasa dua min terkecil, (*least mean square*, LMS) di mana ianya digunakan untuk membangunkan sistem ADALINE (ADaptive Linear Element). Pembinaan asas bagi pembelajaran dalam neuron buatan berdasarkan konsep heterostasis dalam bidang biologi telah diperkenalkan oleh Henry Klopff pada tahun 1972 dan dua tahun selepas itu, Werbos (1974) telah memperkenalkan algoritma perambatan belakang. Penyelidikan terhadap rangkaian neural terus berkembang pesat pada era 80-an dengan terhasilnya teori resonan adaptif, (*Adaptive Resonan Theory*, ART) oleh Grossberg (1980), algoritma pembelajaran Hopfield (Hopfield, 1982), *neocognitron* iaitu hirarki pertama rangkaian neural oleh Fukushima (1983), penemuan RNB *kohonen* oleh T. Kohonen (1984) dan pengenalan semula dan pengembangan algoritma perambatan belakang untuk melatih rangkaian MLP oleh Remulhert dan McClelland (1986).

2.3 Rangkaian Neural Biologi

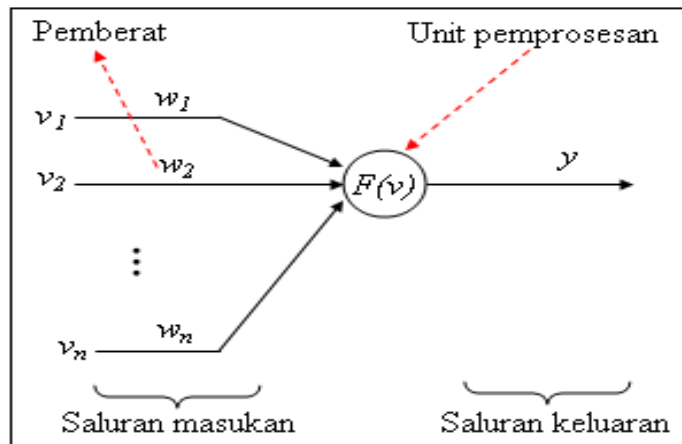
Terdapat tiga komponen utama di dalam otak manusia iaitu neuron, sinaps dan sel sokongan, di mana ianya mengandungi kira-kira 10 billion neuron di dalam kortek manusia dan 60 trillion sinaps (Sherpherd dan Koch, 1990). Neuron merupakan unsur asas otak yang bertanggungjawab terhadap kecerdikan otak dan struktur rangkaian sambungannya adalah selari serta kompleks. Sambungan antara neuron-neuron ini dipanggil sinaps dan ianya boleh terbentuk atau terhapus semasa proses pembelajaran dilaksanakan. Setiap neuron berkebolehan menerima, memproses dan menghantar isyarat

atau maklumat. Asas pembentukan neuron adalah terbahagi kepada tiga komponen iaitu badan sel, akson dan dendrit seperti pada Rajah 2.2. Peranan utama neuron adalah sebagai agen penerimaan maklumat melalui dendrit dan menghantarnya melalui akson sebelum diproses oleh badan sel yang bertindak sebagai unit pemprosesan maklumat (Mashor, 1997).



Rajah 2.2 : Komponen-komponen utama neuron

Secara umumnya rangkaian neural mempunyai komponen-komponen asas yang terdiri daripada saluran masukan, pemberat sinaps, unit pemprosesan dan saluran keluaran seperti yang ditunjukkan pada Rajah 2.3. Ketiga-tiga komponen ini iaitu saluran masukan, unit pemprosesan serta saluran keluaran ini hampir setara dengan dendrit, badan sel dan akson pada otak manusia. Pemberat sinaps pula akan menentukan betapa kuat sesuatu masukan akan mempengaruhi kegiatan unit pemprosesan. Unit pemprosesan biasanya dipanggil neuron atau nod tersembunyi. Ia merupakan unit pemprosesan yang mudah, kebiasaannya mengandungi satu penggabung lurus dan fungsi pengaktifan.



Rajah 2.3 : Komponen-komponen utama rangkaian neural

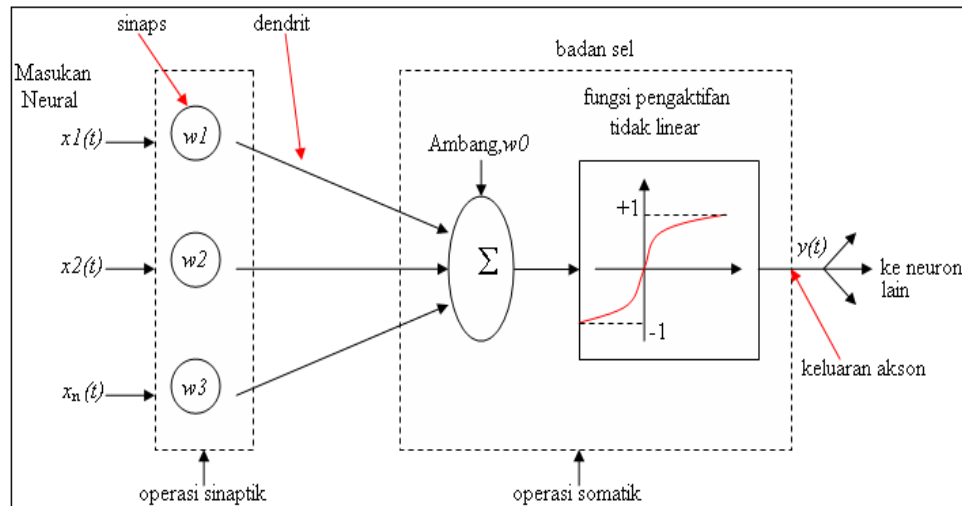
Neuron-neuron akan disambungkan mengikut corak tertentu antara satu sama lain bagi membentuk rangkaian neural yang selari. Pada kebiasaannya rangkaian neural mempunyai satu lapisan masukan, satu atau lebih lapisan tersembunyi dan satu lapisan keluaran. Setiap lapisan tersebut pula mempunyai satu atau lebih neuron.

Kecerdikan otak manusia terletak antara penyambung sinaps badan sel dan bukannya di dalam sel itu sendiri. Sehubungan dengan itu, rangkaian neural direkabentuk supaya mempunyai ciri dinamik di mana sifat-sifat data latihan disimpan di antara pemberat sambungan. Semasa proses pembelajaran atau latihan, pemberat akan dilaraskan mengikut suatu set hukum pembelajaran yang tertentu, sementara unit pemprosesan melakukan tugas pemprosesan yang sama di sepanjang latihan. Unit pemprosesan secara amnya mengolah data masukan menggunakan fungsi pengaktifan tertentu seperti fungsi sigmoid atau fungsi asas radial. Oleh itu prestasi suatu rangkaian neural bergantung kepada rekabentuk senibina, mekanisme pelaras pemberat dan fungsi pengaktifan.

2.4 Rangkaian Neural Buatan

Rangkaian neural dikelaskan berdasarkan sambungan diantara masukan dan keluaran. Ia juga dicirikan berdasarkan sifat dinamiknyanya dari peraturan pembelajaran iaitu parameter-parameter rangkaian. Parameter tersebut ialah pemberat, nilai ambang

dan jumlah susunan yang mana nilai-nilai tersebut sentiasa berubah bergantung kepada nilai masukan. Hasil penyambungan neuron buatan secara bersama dalam konfigurasi-konfigurasi tertentu akan membentuk rangkaian neural buatan berdasarkan struktur biologi suatu neuron. Analogi antara neuron buatan dan neuron sebenar ditunjukkan seperti Rajah 2.4 berikut.



Rajah 2.4 : Analogi antara neuron buatan dan neuron sebenar

Berdasarkan Rajah 2.3 di atas, secara matematikanya, fungsi neuron boleh dimodelkan sebagai,

$$y(t) = \Psi \left[\sum_{i=1}^n w_i x_i - w_0 \right] \tag{2.1}$$

Di mana $[x_1, \dots, x_n]$ mewakili masukan-masukan neuron, $[w_1, \dots, w_n]$ adalah pemberat-pemberat sinaps, $y(t)$ adalah keluaran neural dan $\Psi[.]$ adalah fungsi pengaktifan tidak linear dengan nilai ambang w_0 . Pelbagai jenis fungsi pengaktifan wujud di dalam rangkaian neural buatan dan pemilihan sesuatu sesuatu fungsi berdasarkan kepada jenis masalah yang perlu diselesaikan oleh rangkaian neural yang direkabentuk.

Sifat-sifat rangkaian neural seperti belajar daripada contoh-contoh dan pengalaman, membuat kesimpulan umum dan toleransi kesilapan menyebabkan rangkaian neural bertindak sebagai satu kaedah yang paling sesuai untuk pemodelan sistem biologi. Potensi-potensi rangkaian neural ini dapat disimpulkan seperti berikut:

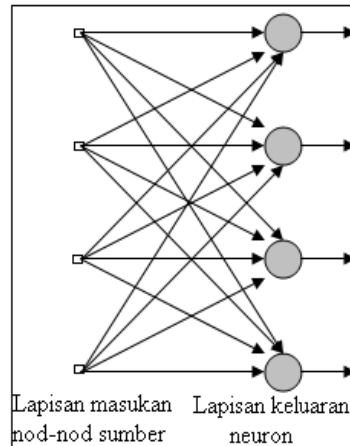
1. Model-model rangkaian neural mempunyai banyak neuron dalam unit pengiraan dihubungkan melalui pemberat sinaptik dan disusun dalam struktur selari yang besar atau struktur raksasa. Kerana struktur keselarian yang tinggi ini, kegagalan sedikit neuron tidak memberikan kesan yang mendalam terhadap prestasi keseluruhan.
2. Kebolehan untuk menganggarkan sebarang fungsi bersandar tidak linear terhadap darjah kejituan yang dikehendaki.
3. Rangkaian neural mempunyai banyak masukan dan keluaran, maka ianya mudah untuk digunakan terhadap sistem yang mempunyai berbilang pembolehubah.
4. Dengan kemajuan teknologi perkakasan, banyak pengedar telah memperkenalkan implementasi perkakasan VLSI menggunakan rangkaian neural. Ianya memberikan kelajuan tambahan terhadap pengiraan neural.

2.5 Seni bina Rangkaian Neural

Neuron-neuron rangkaian neural distrukturkan dan dihubungkan bersama dengan algoritma pembelajaran yang bertindak untuk melatih dan merekabentuk rangkaian. Secara umumnya, terdapat tiga asas pembinaan rangkaian neural.

2.5.1 Rangkaian Suap Depan Satu Lapisan

Di dalam lapisan rangkaian neural, neuron-neuron diatur dalam bentuk lapisan-lapisan. Dalam bentuk rangkaian berlapis termudah, ia mempunyai lapisan masukan bagi nod-nod sumber yang menonjol terhadap lapisan keluaran neuron (nod pengiraan), tetapi bukan sebaliknya. Dengan kata lain, rangkaian ini adalah jenis suap depan atau tidak berkitar. Ianya dapat digambarkan di dalam Rajah 2.5 untuk kes empat nod pada kedua-dua lapisan masukan dan keluaran. Rangkaian ini dikenali sebagai rangkaian satu lapisan disebabkan “satu lapisan” merujuk kepada lapisan keluaran bagi nod-nod pengiraan (neuron). Pengiraan terhadap lapisan masukan nod-nod sumber tidak diambilkira kerana tiada pengiraan terlibat bagi lapisan tersebut.

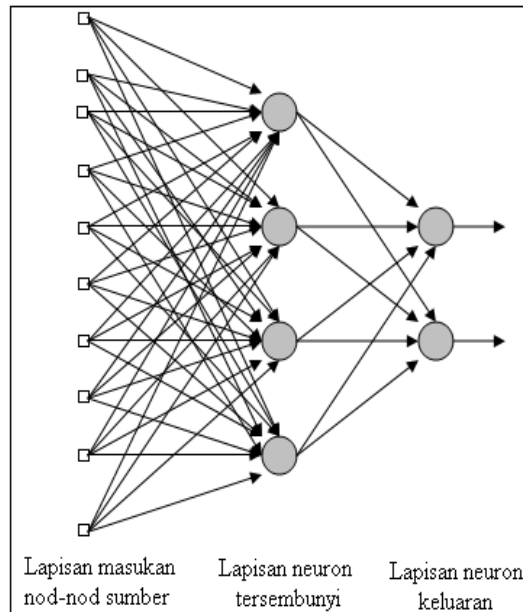


Rajah 2.5 : Rangkaian suap depan dengan satu lapisan neuron

2.5.2 Rangkaian Suap Depan Berbilang Lapisan

Perbezaan kelas kedua bagi rangkaian neural suap depan adalah melalui kehadiran satu atau lebih lapisan tersembunyi di mana nod-nod pengiraan dikenali sebagai neuron-neuron tersembunyi atau unit-unit tersembunyi. Fungsi neuron-neuron tersembunyi ini adalah sebagai pengantara di antara masukan luar dan keluaran rangkaian. Melalui penambahan satu atau lebih lapisan tersembunyi, rangkaian dibenarkan untuk menyalin statistik peringkat tertinggi. Kebolehan neuron-neuron tersembunyi menyalin statistik peringkat tertinggi adalah bererti apabila mempunyai saiz yang besar pada lapisan masukan. Nod-nod sumber dalam lapisan masukan rangkaian membekalkan unsur-unsur corak pengaktifan, di mana membenarkan isyarat-isyarat masukan digunakan oleh neuron-neuron (nod pengiraan) di dalam lapisan kedua. Isyarat-isyarat keluaran lapisan kedua pula digunakan sebagai masukan untuk lapisan ketiga dan seterusnya untuk rangkaian yang lain. Kebiasaannya, setiap masukan neuron adalah keluaran neuron pada lapisan-lapisan sebelumnya. Set isyarat keluaran neuron-neuron dalam lapisan keluaran terakhir rangkaian mengandungi sambutan keseluruhan rangkaian terhadap corak pengaktifan yang dibekalkan oleh nod-nod sumber pada lapisan pertama masukan. Rajah 2.6 menggambarkan sebuah rangkaian neural suap depan berbilang lapisan bagi kes satu lapisan tersembunyi. Rangkaian neural dalam Rajah 2.6 ini merupakan rangkaian

bersambung penuh kerana setiap neuron pada rangkaian saling bersambung antara satu sama lain. Sekiranya terdapat sedikit kehilangan pada talian perhubungan (sambungan sinaptik), maka rangkaian ini dikenali sebagai rangkaian bersambung separa.

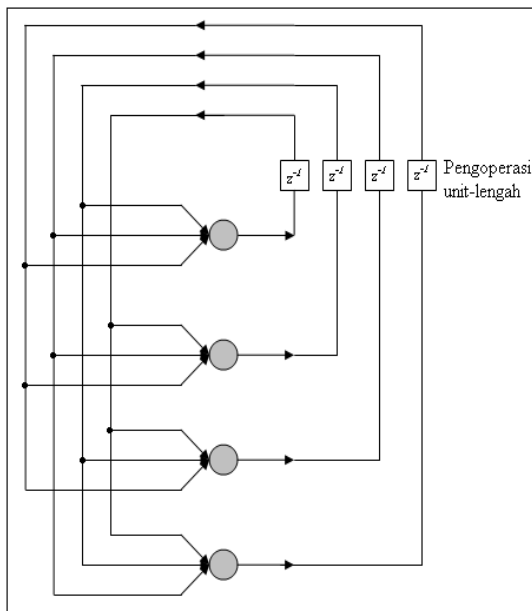


Rajah 2.6 : Rangkaian neural suap depan bersambung penuh dengan satu nod tersembunyi dan satu lapisan keluaran

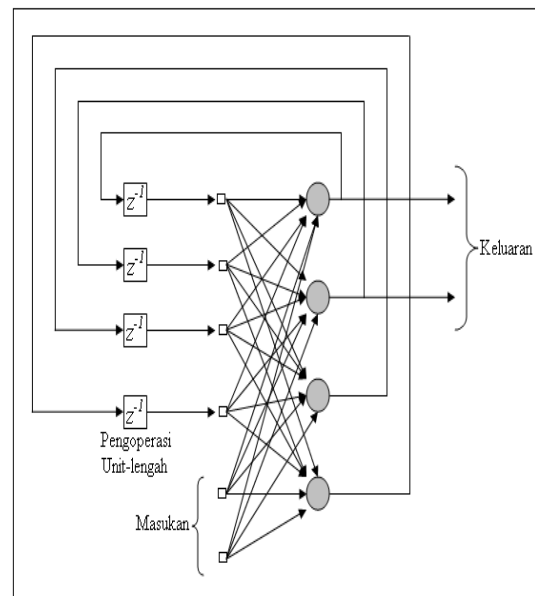
2.5.3 Rangkaian Neural Perulangan

Perbezaan di antara rangkaian neural perulangan dengan rangkaian neural suap depan adalah kerana ianya mempunyai sekurang-kuarngnya satu gelung suap balik pada rangkaian tersebut. Contohnya, rangkaian neural perulangan boleh mengandungi satu lapisan neuron dengan setiap keluaran neuron disuap balik ke setiap neuron yang lain sebagai isyarat masukan, seperti yang ditunjukkan di dalam Rajah 2.7 . Struktur rangkaian di dalam Rajah 2.7 tidak mempunyai gelung suap balik diri pada setiap neuron. Gelung suap balik diri ini merujuk kepada situasi di mana keluaran neuron disuapbalikkan terhadap masukannya sendiri. Rangkaian neural perulangan di dalam Rajah 2.7 tidak mempunyai neuron-neuron tersembunyi. Dalam Rajah 2.8 pula menunjukkan kelas lain bagi rangkaian perulangan dengan kewujudan neuron

tersembunyi. Dengan kehadiran gelung suap balik, sama ada dalam struktur perulangan Rajah 2.7 atau Rajah 2.8 akan memberikan kesan yang mendalam terhadap keupayaan pembelajarannya dan prestasinya. Tambahan pula, gelung suap balik ini melibatkan penyambungan antara unsur-unsur unit-lengahan (ditandakan sebagai z^{-1}) di mana keputusan yang baik dihasilkan bagi sistem yang bersifat dinamik tidak linear.



Rajah 2.7 : Rangkaian neural perulangan tanpa suap balik diri dan tiada lapisan neuron tersembunyi



Rajah 2.8 : Rangkaian perulangan dengan neuron tersembunyi

2.6 Algoritma Pembelajaran

Algoritma pembelajaran merupakan suatu prosedur atau langkah untuk mempersembahkan proses pembelajaran bagi rangkaian neural yang hendak dilatih. Proses pembelajaran ini merujuk kepada keupayaan sesuatu rangkaian neural untuk mengemaskini atau mengubahsuai pemberat sinaptiknya supaya dapat melaksanakan tugas yang diberikan. Secara umumnya, terdapat 3 jenis algoritma pembelajaran yang paling utama iaitu algoritma pembelajaran terselia, algoritma pembelajaran tidak terselia dan algoritma pembelajaran bergred.

a. Pembelajaran terselia

Data masukan dan keluaran diperlukan dalam proses pembelajaran. 'Penyelia' mungkin satu set formula matematik yang membandingkan keluaran sebenar dan keluaran rangkaian serta menyediakan isyarat ralat bagi melaras pemberat di dalam rangkaian.

b. Pembelajaran tak terselia atau penyusunan tersendiri

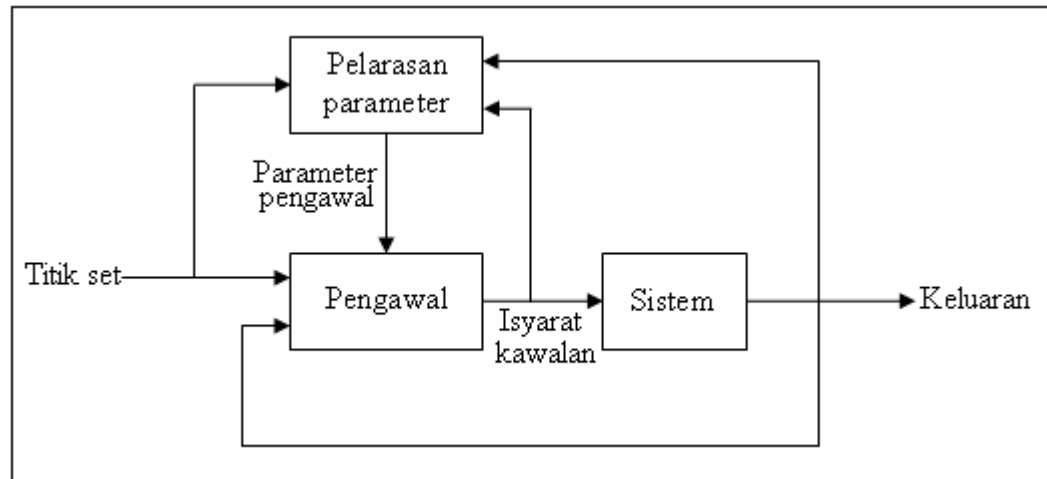
Hanya data masukan dibekalkan kepada rangkaian tanpa data keluaran dan penyelia. Rangkaian diharapkan dapat membuat penyusunan sendiri kepada suatu tatarajah yang berguna sebagai tindak balas kepada data masukan.

c. Pembelajaran bergred

Rangkaian hanya dibekalkan dengan data masukan tetapi prestasi rangkaian akan diukur sesekali dan disuapbalik bagi melaras pemberat.

2.7 Sistem Kawalan Suai

Secara umumnya, kawalan suai didefinisikan sebagai kawalan yang mengandungi komponen pengawal yang berkeupayaan mengubahsuai kelakuannya mengikut ciri dinamik pada proses dan hingar. Ianya mengandungi parameter yang boleh diubahsuai dan mempunyai suatu mekanisma untuk mengubahsuai parameter tersebut. Dengan kewujudan mekanisma pelarasan parameter ini menyebabkan pengawal ini adalah tidak linear. Sistem kawalan suai ini terdiri daripada 2 gelung iaitu gelung dalaman dan gelung luaran. Gelung dalaman ini merujuk kepada gelung suapbalik normal dan gelung luaran melibatkan gelung pelarasan parameter. Rajah 2.9 berikut menunjukkan gambarajah blok bagi sistem kawalan suai yang asas.



Rajah 2.9 : Gambarajah blok bagi binaan asas sistem kawalan suai

Di dalam industri, kawalan suai digunakan untuk mengawal suatu sistem yang parameter sistem tersebut tidak diketahui dengan sepenuhnya. Ini disebabkan oleh kebanyakan proses di dalam industri adalah kompleks dan sukar kerana wujudnya perubahan-perubahan dinamik proses di mana sifatnya sentiasa berubah-ubah mengikut keadaan, suhu, cuaca, masa, penghausan atau kecacatan struktur binaan sistem selepas satu jangka masa. Kawalan suai ini berkeupayaan mengubah kelakuan pengawal selanjar dengan perubahan dinamik proses dan hingar yang dialami oleh proses terbabit. Ini adalah kerana keluaran daripada proses akan digunakan untuk mengubahsuai parameter-parameter di dalam pengawal.

Terdapat empat jenis skim kawalan suai yang biasa diaplikasikan di dalam sistem kawalan iaitu meliputi:

- a. Penjadualan untung (*gain scheduling*)
- b. Kawalan suai model rujukan (MRAS)
- c. Pengatur talaan sendiri (STR)
- d. Dwikawalan (*dual control*)

2.8 Teori-teori Perkakasan

Teori-teori perkakasan ini melibatkan pengenalan terhadap peralatan-peralatan yang digunakan di dalam membangunkan sistem perkakasan kawalan kelajuan motor AT ini di mana ianya melibatkan mikro pengawal, motor AT, penukar analog ke digital dan pemacu motor (*motor driver*).

2.8.1 Modul Mikro-Pengawal Basic Stamp

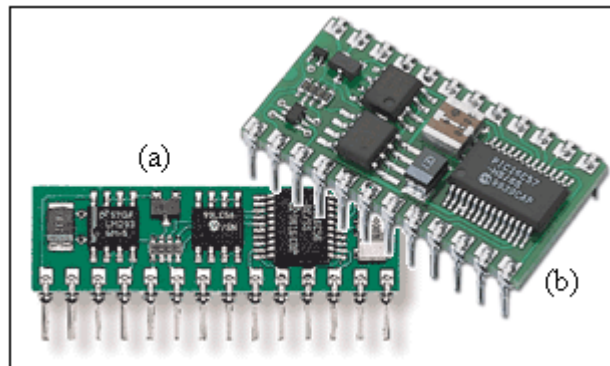
Basic Stamp merupakan salah satu mikro pengawal yang murah dan direkabentuk untuk digunakan di dalam aplikasi-aplikasi perkakasan terutamanya di dalam sistem robotik. Mikro pengawal ini menggunakan penterjemah bahasa *BASIC* yang telah dibina di dalamnya untuk mengaktifkan fungsinya. Model pertama *BASIC Stamp* telah diperkenalkan pada tahun 1993 oleh Parallax, Inc yang berpusat di California. Lewat tahun 1997, dua model *Stamp* telah diperkenalkan iaitu *BASIC Stamp I* (BS1) dan *BASIC Stamp II* (BS2).

Mikro pengawal *BASIC Stamp* diibaratkan satu komputer yang kecil dan berkemampuan untuk mengawal kebanyakan litar aplikasi termasuk robot, alat permainan kanak-kanak, telefon mudah alih atau sistem automotif dengan hanya menggunakan satu program khasnya yang dikenali sebagai Parallax Basic atau PBASIC. Mikro pengawal ini menyediakan konfigurasi pin masukan dan keluaran yang mencukupi, fleksibel dan mudah dikendalikan untuk digunakan secara langsung melalui antaramuka terhadap litar TTL dan bukan TTL seperti speaker, LED, potentiometer, daftar anjak, *solenoid*, *relay* dan sebagainya. Di dalam litar *BASIC Stamp* terdapat beberapa komponen yang dihimpunkan pada satu IC di mana terdiri daripada pengatur voltan 5V, EEPROM, cip penterjemah, penyalun (*resonator*) dan syarat isyarat sesiri. Rajah 2.10 berikut menunjukkan binaan litar bersepadu *BASIC Stamp 2*.

Rajah 2.10 (a) dan (b) menunjukkan struktur litar terkamir *BASIC Stamp I* dan *BASIC Stamp II*. Ciri-ciri bagi *BASIC Stamp I* dan *BASIC Stamp II* dapat diringkaskan seperti berikut:

- a. Bersaiz kecil

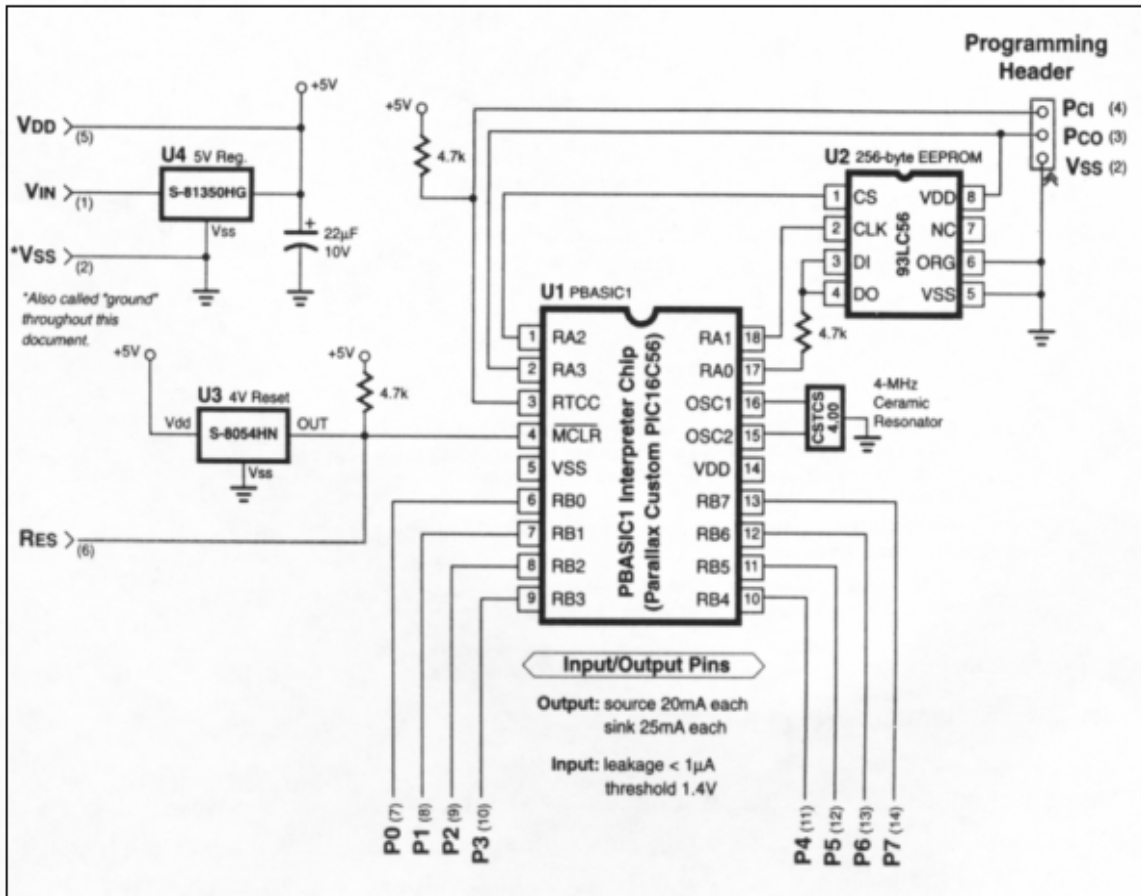
- b. Penterjemah BASIC binaan dalaman
- c. Sumber kuasanya adalah 9V daripada bateri dan berupaya digunakan untuk tempoh yang lama bergantung kepada aplikasinya.
- d. Penyimpanan aturcara BASIC adalah berkekalan di dalam ruang ingatan (*memory*) tetapi ianya boleh dipadamkan kembali. Apabila bekalan voltan diberikan, Stamp akan melaksanakan aturcara BASIC di dalam ruang ingatan dan berupaya mengaturcara semula pada sebarang masa melalui penyambungan sementara terhadap komputer. Dengan menulis satu aturcara yang baru dan kemudiannya kunci ditekan, maka aturcara baru tersebut akan dimuatkan ke dalam *Stamp*.
- e. Pin-pin masukan dan keluaran (I/O) mampu berkomunikasi dengan peranti-peranti digital yang lain, berkebolehan untuk disuisikan dan mampu mengawal bebanan yang kecil seperti LED secara terus.
- f. Berdasarkan kepada harganya yang murah dan penggunaan pemproses PIC yang berkuasa tinggi yang dikeluarkan oleh Microchip Technology Inc, membenarkan pengoperasian sistem sehingga 5 juta arahan bahasa mesin setiap saat.
- g. Boleh didapati sama ada dalam bentuk modul terhimpun atau komponen individu “*chipset*”.



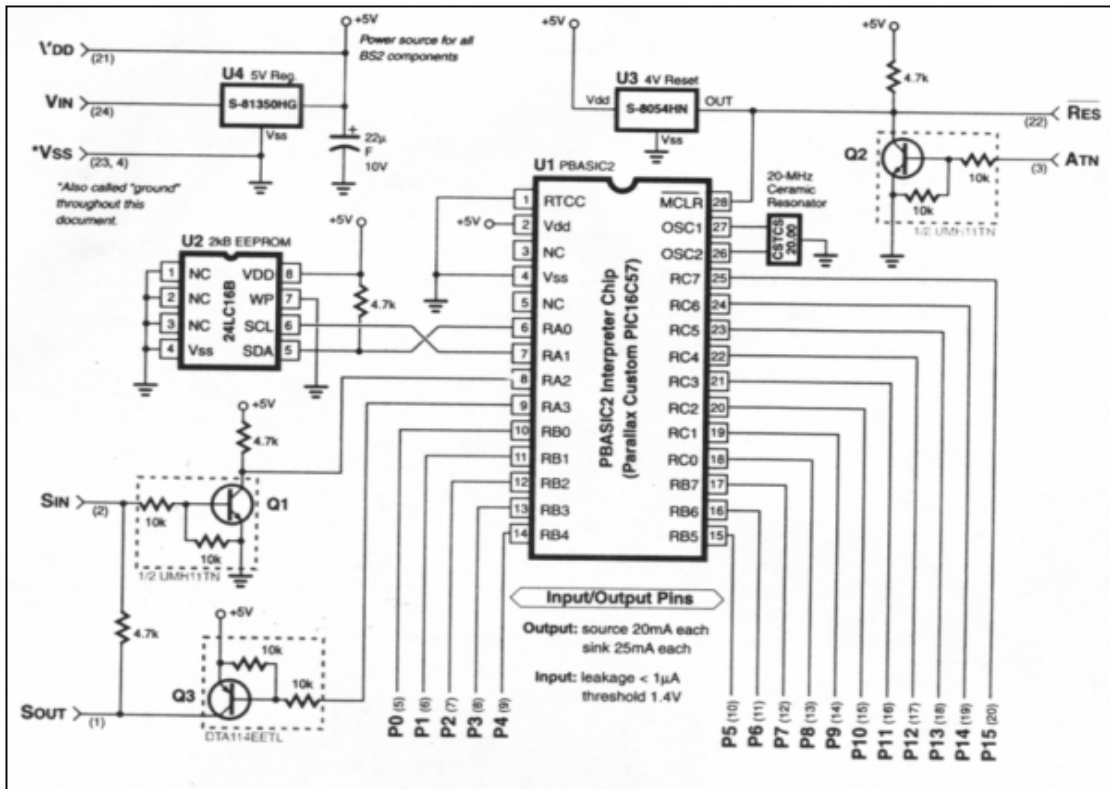
Rajah 2.10 : Litar terkamir Basic Stamp yang dikeluarkan oleh Parallax.inc (a) IC Basic Stamp I ;(b) IC Basic Stamp II

BS2 merupakan hasil pengubahsuaian daripada BS1 dengan penambahan ruang ingatan, terminal I/O dan set arahan PBASIC. Oleh yang demikian, ciri-ciri yang terdapat

di dalam BS2 adalah sama dengan ciri-ciri pada BS1. Walaubagaimanapun BS1 lebih mudah difahami dengan set arahan arahan aturcara adalah terhad disamping dibantu oleh contoh-contoh aturcara dan aplikasi tambahan. Pada masa kini, penggunaan BS2 semakin meluas berbanding dengan BS1 berikutan ruang ingatan, terminal I/O dan set arahan PBASICnya yang lebih banyak disamping kadar pengoperasian BS2 lebih laju daripada BS1. Rajah 2.11 dan Rajah 2.12 masing-masing menunjukkan litar skematik bagi BS1 dan BS2.



Rajah 2.11 : Litar skematik BS1



Rajah 2.12 : Litar skematik bagi BS2.

2.8.1.1 Cip Penterjemah PBASIC (U1)

Otak Stamp adalah berpusat pada cip mikropengawal seseri PIC yang dikeluarkan oleh Microchip Technology, Inc dan diaturcarakan oleh Parallax, Inc. Parallax, Inc telah mengaplikasikan PIC kepada cip penterjemah PBASIC dengan tambahan beberapa komponen dan bahasanya. Oleh kerana ia adalah penterjemah, maka PIC Stamp mempunyai keseluruhan bahasa PBASIC yang diaturcarakan secara tetap ke dalam ruang ingatan dalaman.

Di dalam BS1, PIC16C56 digunakan dan beroperasi pada kelajuan jam 4MHz untuk 4 juta kitaran setiap saat. PIC ini melaksanakan satu arahan bahasa mesin untuk setiap 4 kitaran, maka jumlah yang dihasilkan mencapai 1 juta arahan bahasa mesin setiap saat. BS1 berkemampuan melaksanakan kira-kira 2000 arahan bahasa BASIC untuk setiap satu saat.

Di dalam BS2 pula, PIC16C57 digunakan dan beroperasi pada 20MHz untuk 5 juta arahan bahasa mesin setiap saat. Oleh kerana arahan-arahan di dalam BS2 lebih kompleks berbanding BS1 maka penggunaan 3000 arahan BASIC setiap saat diperlukan.

BS 1 dan BS2 mempunyai masing-masing 8 dan 16 pin masukan dan keluaran, I/O. Ia menyerupai sistem saluran paip di mana maklumat mengalir di antara aturcara dan sistem aplikasi luaran. Jadual 2.1 menunjukkan perbezaan di antara BS1 dan BS2.

Jadual 2.1: Perbezaan di antara BS1 dan BS2

Ciri-ciri	BASIC Stamp I, BS1	BASIC Stamp II, BS2
Ruang ingatan	256 bytes dan 75 arahan	2048 bytes dan 500 arahan
Pin I/O	8 pin	16 pin
Arahan BASIC	32 arahan	36 arahan
Operasi Matematik dan logik	Mudah	Pertengahan
RAM	14 bytes	26 bytes
Arahan setiap saat	2000	3000+
Komunikasi sesiri	2400 baud	50,000 baud
I/O khas	Denyut, bunyi, pot masukan, keluaran PWM	Denyut, pot masukan, keluaran PWM, alat kawalan X-10, keluaran nada sentuh, bunyi gelombang sinusoidal dan sukatan frekuensi

2.8.1.2 Ruang Ingatan Aturcara (U2)

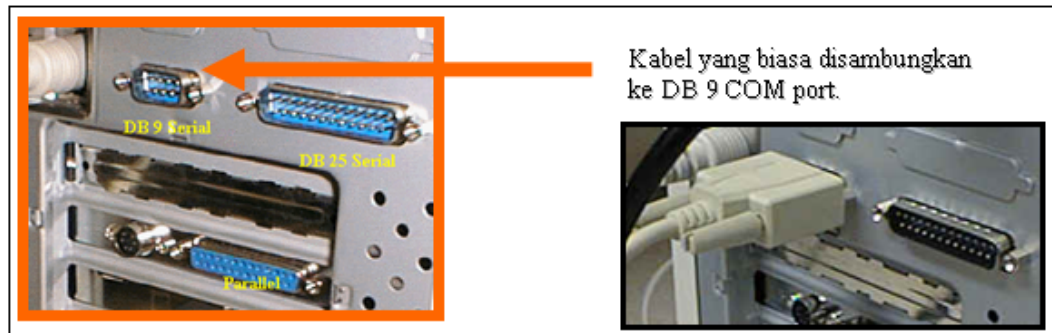
Setelah ruang ingatan dalaman PIC dipenuhi oleh perisian kekal penterjemah Parallax, maka Stamp memerlukan suatu ruang untuk menyimpan aturcara-aturcara BASIC yang ditulis. Oleh itu penggunaan IC U2 adalah bersesuaian di samping mempunyai ciri-ciri boleh padam, boleh aturcara semula dan sebagai chip ruang ingatan hanya baca (EEPROMs). EEPROM bagi BS1 menyimpan 256 bytes, di mana bekerja

untuk kira 75 arahan BASIC. Manakala EEPROM BS2 boleh menyimpan sehingga 2048 bytes dan kira-kira 500 arahan BASIC. EEPROM adalah baik untuk penyimpanan aturcara dan data bertempoh lama kerana ia tidak memerlukan kuasa untuk menyimpan kandungannya. Walaupun kuasa daripada Stamp diputuskan untuk beberapa jam atau tahun, namun aturcara dan data masih berada di dalam IC tersebut apabila kuasa disambungkan semua ke BASIC Stamp.

2.8.1.3 Sambungan Aturcara

Salah satu daripada bahagian yang menyebabkan Basic Stamp berbeza dengan mikro pengawal yang lain adalah dari segi penyambungan aturcaranya. Kebiasaannya, apabila sambungan sementara di antara BASIC Stamp dan komputer dilakukan, komputer akan melaksanakan satu aturcara hos yang ringkas supaya proses penulisan dan memuat turun bagi aturcara BASIC dapat dijalankan. Cara penghantaran dan penerimaan data di antara komputer dan BASIC Stamp juga menyebabkan perbezaannya dengan yang lain.

BS2 disambungkan kepada 6 pin daripada 9 atau 25 pin terminal sesiri komputer yang juga dikenali sebagai terminal *comm* atau modem. Skematik di dalam Rajah 2.12 menunjukkan transistor-transistor (Q1 dan Q3) yang berupaya melemahkan isyarat terminal sesiri +12-volt untuk penyesuaian terhadap PIC yang mempunyai 0 hingga 5 volt I/O terpiawai. Sambungan-sambungan yang pelbagai membenarkan komputer menghantar data ke BS2 (SIN), menerima data daripadanya (SOUT) dan mengambilnya untuk tujuan pengaturcaraan. Pengaturcaraan terminal BS2 boleh juga digunakan untuk komunikasi sesiri dengan komputer atau peranti elektronik yang lain seperti modem. Rajah 2.13 menunjukkan penyambungan kabel ke terminal comm DB 9 komputer.



Rajah 2.13 : Sambungan kabel ke terminal COM DB 9 pada komputer.

2.8.1.4 Bekalan Kuasa (U4)

Setiap peranti elektrik atau elektronik beroperasi dengan baik hanya pada sesetengah julat voltan masukan sahaja. Apabila bekalan kuasa dibiarkan menjadi terlalu tinggi, maka peranti-peranti elektronik tersebut mungkin akan rosak dan jika sebaliknya iaitu voltan terlalu rendah, peranti tersebut tidak akan berfungsi dengan betul atau mungkin tidak aktif. Pengatur voltan, U4, mengambil voltan masukan daripada 6 ke 15volt (arus terus) dan menukarkannya ke 5 volt sepertimana yang diperlukan oleh litar Stamp.

2.8.1.5 Litar Set Semula (RESET) (U3)

Apabila kuasa disambungkan pertama kali kepada Stamp atau sekiranya mengalami masalah bateri lemah, bekalan voltan kuasa boleh jatuh sehingga di bawah paras yang diperlukan iaitu 5 volt. Pengoperasian di bawah paras 5 volt mungkin menyebabkan PIC (U1) bersifat tidak menentu. Dengan penggunaan cip set semula (U3) masalah-masalah tersebut dapat diawasi dengan memaksa PIC menyetkan semula pada permulaan aturcara dan memegangnya sehingga bekalan voltan berada di dalam julat yang boleh diterima.

2.8.2 Litar Tetimbang-H

Rajah 2.14 menunjukkan skematik asas untuk litar tetimbang-H yang biasa digunakan beserta jadual kebenarannya. Untuk melaksanakan fungsi motor AT supaya berputar, bekalan voltan dikehendaki ke atas litar terbabit dan menghidupkan transistor NPN. Dengan berpandukan jadual kebenaran, diperhatikan untuk menjalankan fungsi putaran motor AT ke depan, transistor Q1 dan Q4 mesti dihidupkan. Ini dapat dilaksanakan dengan meletakkan bahagian positif bateri motor pada sebelah kiri motor melalui Q1 dan pembumian dilakukan pada bahagian motor disebelah kanan iaitu melalui Q4.

Untuk membuat putaran pada arah yang berlawanan pula, transistor-transistor Q1 dan Q4 mesti dimatikan dan transistor-transistor Q2 dan Q3 dihidupkan. Sekarang bahagian positif bateri motor berada pada sebelah kanan motor (melalui Q3) dan bumi pada sebelah kiri motor (melalui Q2). Apabila kutub bekalan kuasa motor dibalikkan, motor akan berputar pada arah yang berlawanan. Dicatatkan di sini bahawa setiap masa apabila motor dihidupkan, arus melalui 2 transistor NPN. Setiap transistor mempunyai kira-kira 0.7 Volt kejatuhan voltan melaluinya, maka diperhatikan motor akan berkurang kira-kira 1.4 Volt daripada voltan bateri motor. Ini bermaksud, sekiranya terdapat 12 Volt motor dan mahukan ianya menerima kuasa yang maksimum, maka bateri 13.4 Volt perlu digunakan bagi mengimbangi kejatuhan voltan sebanyak 1.4 Volt. Sekiranya transistor-transistor Q1 dan Q2 atau Q3 dan Q4 dihidupkan, litar pintas akan berlaku. Di atas sebab inilah, IC L298N iaitu IC yang siap terbina litar tetimbang-H di dalamnya mempunyai logik dalaman yang bertujuan melindungi daripada perkara tersebut berlaku. Rajah 2.14 berikut menunjukkan sambungan litar tetimbang-H beserta jadual kebenarannya.