



**LAPORAN
PROJEK TAHUN AKHIR**

SIMULATION ON CHIP SCALE PACKAGING

Oleh:

NANTHAKUMAR A/L DORAI RAJ

**Disertasi ini dikemukakan kepada
UNIVERSITI SAINS MALAYSIA**

**Sebagai memenuhi sebahagian daripada syarat keperluan
untuk ijazah dengan kepujian**

SARJANA MUDA KEJURUTERAAN (KEJURUTERAAN MEKANIK)

**Pusat Pengajian Kejuruteraan Mekanik
Universiti Sains Malaysia**

Jan 2000

Penghargaan

Saya ingin mengucapkan terimakasih saya kepada Prof K.N Seetharamu kerana memberi peluang untuk membuat projek di bawah penyeliaan beliau dan memperkenalkan chip scale packaging kepada saya.

Saya juga ingin mengucapkan terimakasih saya kepada Encik Habib kerana kerjasama beliau semasa membuat projek saya. Tanpa beliau adalah sukar untuk menyiapkan projek ini.

Akhir sekali saya ingin mengucapkan ribuan terimakasih saya kepada ibubapa saya kerana sokongan moral mereka telah membantu saya dalam menyiapkan projek ini.

Abstrak

Simulasi ialah satu proses dimana ia akan menyerupai keadaan yang sebenar iaitu mewujudkan keadaan yang sebenar. Simulasi terhadap pembungkusan berskala chip adalah untuk mendapatkan maklumat tanpa membuat eksperimen terhadap chip sebenar. Ia dapat menjimatkan masa dan juga mengurangkan kos. Perisian yang digunakan ialah I-DEAS dan ANSYS. Simulasi menjadi sumber terpenting dalam untuk mendapatkan maklumat yang sebenar. Simulasi terhadap SOC lead frame CSP.

Keputusan yang didapati daripada eksperimen ialah perubahan suhu dan tegasan normal pada pembungkus tersebut. Keputusan tersebut adalah sangat penting kerana cip akan beroperasi secara maksimum pada suhu tertentu. Jika suhu cip adalah melebihi suhu tersebut maka operasi cip akan berkurangan. Maka dengan simulasi kita mampu mengetahui apa yang berlaku pada cip sebenar

Bab Satu

Pendahuluan

Pembungkusan dan penyambungan antara dalam mikroelektronik menjadi sangat penting kerana pencapaian bergantung kepada faktor penghad dalam computer dan komponen elektronik lain. Pembungkusan mikroelektronik adalah sangat penting kerana melibatkan bidang yang luas. Jurutera yang baik harus mempunyai pengetahuan yang mendalam kejuruteraan elektrik, mekanikal bahan dan sains komputer. Bidang yang pelbagai ini membuatkan universiti tidak menjalankan penyelidikan terhadap pembungkusan ini.

Antara faktor yang penting dalam merekabentuk pembungkusan ialah pencapaian, kos, keboleharapan dan saiz. Anggaran yang mudah tidak dalam merekabentuk pembungkusan adalah tidak mencukupi.

1.2 Perkembangan sistem elektrik

Perkembangan yang pesat dalam pembungkusan terutama dari segi pencapaian dan kos. Perkembangan teknologi memungkinkan keadaan ini. Jumlah litar pada cip bertambah sebanyak 25% setiap tahun. Luas chip meningkat sebanyak 12% setahun kerana perkembangan teknologi peralatan. Keadaan ini sangat penting bagi jurutera pembungkusan. Jumlah pin dalam cip juga bertambah sebanyak 12% setahun.

Satu kesukaran dalam pembungkusan ialah mengawal perserakan kuasa dan merekabentuk sistem pengawalan termal. Dapat diperhatikan bahawa terdapat

perkembangan yang mendadak dalam kusa cip terutama apabila suhu pengoperasian berada dalam keaddan konstan.

Salah satu aspek yang mendorong peningkatan pencapaian cip ialah clock frequency. Sistem clock frequency meningkat dengan mendadak iaitu sebanyak 30% setahun. Peningkatan yang mendadak dalam frekuensi klock juga menambahkan kerumitan kepada jurutera pembungkusan dalam dua kawasan iaitu integrity signal dan penyerakan kuasa.

Menjelang tahun 2000 prosesor mikro dengan keupayaan operasi berfrekuensi GHz (potensinya hanya sebahagian daripada chip) dan bilangan pin atau lebih akan memberi cabaran kepada jurutera pembungkus. Peranti-peranti ini akan membebaskan haba 100W or lebih.

Peningkatan dramatik dalam pencapaian litar berketumpatan tahap cip mempunyai kesan pada saiz, kos dan pencapaian sistem elektronik yang meujudkan satu industri yang baru. Ia juga mempunyai kesan pada pembungkusan dan penghubung antara. Pembungkusan adalah diperlukan dalam merekabentuk prosesor seperti 'SSI' dan 'MSI'. Ia perlu di integerasikan dan dihubung antara satu atau lebih litar, dengan mengambilkira panjang wayar yang memisahkan perhubungan antara litar. Dengan peningkatan frekuensi operasi lengahan wayar menjadi faktor penghad untuk mencapai pencapaian yang tinggi. Ini menyebabkan banyak pembuat melabur dalam teknologi pembungkusan seperti pembungkus cip seramik.

Jumlah elemen logik yang boleh dintegrasikan secara ekonomi pada satu silikon chip telah meningkat dengan mendadak jika dibandingkan dengan jumlah elemen logik tersebut yang digunakan untuk projek yang besar seperti CISC (complex instuction set computer) or RISC (reduced instuction set computer). Sekitar tahun 1980 merekabentuk

processor tidak menjadi masalah. Mereka menggunakan metal oxide semiconductor technology dimana pencapaian adalah kurang jika dibandingkan teknologi bipolar. Teknologi yang berkembang pesat sekarang ini dipanggil pembungkusan pelbagai chip, dimana chip yang belum dibungkus akan disambung dengan penghubung antara dan kemudian dibungkus untuk melindungi cip tersebut.

Sepanjang tahun 1980 an microprocessor meningkat dengan mendadak dari segi pencapaian. Sehingga akhir dekad tersebut komputer yang kecil, murah dapat menandingi komputer yang besar yang menggunakan mikroprosesor yang berpembungkusan secara rumit.

Pembungkus pelbagai chip telah mencapai tahap kemuncaknya dan kemungkinan tidak lagi digunakan untuk pasaran massa. Maka chip tanpa pembungkusan yang murah harus dihasilkan.

Kesan VLSI telah dirasai oleh aspek pembungkusan and penghubungantara. Ini adalah kerana chip yang sedikit diperlukan. Saiz yang kecil diperlukan untuk membungkus chip. komputer yang besar yang menggunakan kad traditional telah mula berkurangan kerana diganti dengan komputer kecil. Maka tugas pembungkusan ialah untuk membungkus cip tersebut.

Sebagai tambahan kesan cip teknologi pada pembungkusan dan penghubung antara patut diketahui dan ia sangat penting bagi jurutera untuk mengetahui hubungan antara bentuk fizikal dan bentuk logik.

Jumlah pilihan pembungkusan yang boleh digunakan oleh jurutera sistem elektronik telah meningkat. Antara pilihan yang boleh dibuat ialah surface mount through hole,

array packaging dan lain-lain. Dengan itu pembungkusan menjadi sangat penting dari segi pencapaian kos dan keboleharapan.

Untuk mencapai pencapaian yang tinggi dari segi pencapaian dan kos bentuk sistem dan fizikal harus diketahui. Dalam rekabentuk sistem perkara yang perlu diambil kira rekabentuk hardware dan software termasuk struktur mikroprocessor dan sistem multi computer. Dalam teknologi fizikal seseorang itu harus mengambil kira jenis semikonduktor, memori, simpanan massa pembungkusan dan penghubung antara. Apabila struktur logik sesuatu produk diberi serta pencapaian nya juga diberi maka jurutera pembungkusan bertanggungjawab untuk memilih teknologi semikonduktor yang terbaik untuk memilih jenis pembungkusan dan penghubung antara.

Terdapat tiga masalah asas yang harus diselesaikan oleh dalam rekabentuk fizikal. Yang pertama perhubungan antara dan dalaman harus dicapai. Masalah tersebut ialah pemwayaran. Yang kedua pelbagai isyarat mesti mencapai destinasi yang ditujui dalam masa yang ditetapkan dengan gangguan yang boleh diterima. Ini adalah masalah integrasi isyarat. Yang ketiga kuasa elektik harus dihantar kesemua litar dengan kualiti yang boleh diharap dan keluar dari litar tersebut agar supaya litar dapat beroperasi pada suhu yang telah ditetapkan. Ini dipanggil masalah penbahagian kuasa. Setiap masalah ini menentukan jenis stuktur dan element fizikal teknologi yang digunakan.

Daripada apa yang tertera diatas jelas menunjukkan pembungkusan adalah sangat penting.

Bab 2

2.1 Pembungkusan.

Pembungkusan boleh diistilahkan sebagai pembungkus yang menempatkan cip silikon agar ia dapat memberikan suasana yang sesuai bagi cip agar cip dapat berkerja dengan fungsi yang sepatutnya dan juga ketahanannya. Dan ia juga berfungsi untuk menghantar isyarat.

2.1.1 Ciri-ciri pembungkus

Pembungkus terdapat tiga jenis ciri seperti yang ditunjukkan dibawah

| | |
|-------------------------|-------------------------------|
| Ciri-ciri | |
| PCB | Through hole pin, pad dan pin |
| Merekabentuk pembungkus | Lead frame base |

Pembungkus elektronik memberikan gabungan ciri ciri yang disebutkan diatas. Dalam bentuk yang paling mudah terdiri daripada lead ,pin, and pad yang disambung pada PCB melalui badan pembungkus dan melalui penghubung antara yang mengikat sisi chip tersebut. Manakal konduktor yang melalui pembungkus tersebut adalah terdiri daripada logam lead frame atau dielektrik yang diperbuat daripada logam.

2.1.2 Pemilihan pembungkus

Oleh kerana terdapat pelbagai jenis pembungkus namun hanya terdapat beberapa famili pembungkus yang utama. Seperti yang ditunjukkan dibawah.

| Package family | Characteristic | Varieties |
|--------------------|--|----------------------------|
| In-line | Leads on one or opposing side | SIP,PDIP,CERDIP |
| Small outline | Leads on two or four sides, small body | SOJ,SOC,TSOP |
| Quad surface mount | Leads on four sides, large body. | PLCC,PQFP<LDCC |
| Grid array | Pins or pads placed in an array on a body. | Pin or pad grid array, BGA |

Famili pembungkus yang dipilih yang dipilih untuk sesuatu aplikasi bergantung kepada jenis jumlah lead, kuasa chip, berat, size, kebolehan cip dan pencapaian elektrik yang diperlukan.

Jumlah lead yang diperlukan bergantung kepada fungsi dan pencapaian. Pembungkus yang berlainan boleh menampung jumlah lead yang berlainan. Ini merupakan langkah yang tipikal untuk memilih pembungkus yang sesuai. Pembungkus in-line boleh menampung 56 pin yang dimana die yang digunakan mempunyai 8-10 I/O. Dan ia memerlukan jenis through hole mounting. Jika bentuk yang kecil tetapi menggunakan jumlah lead yang sama maka smalloutline digunakan. Jenis pembungkusan digunakan ditunjukkan dibawah.

| Types | Lead | Package family |
|--------------|-------------|-----------------------------|
| Memory chips | 24-36 leads | Small outline type packages |

| | | |
|---------------------|-------------------|----------------------------|
| Bus interface chips | 64-200 leads | Medium sized quad packages |
| CPU chips | Hundreds of leads | Array type packages |

Table3

Faktor kedua yang penting untuk memilih pembungkusan ialah kuasa chip. Kuasa cip bergantung kepada jumlah lead kerana I/O bergantung kepada kuasa cip. Kuasa cip sebenarnya bergantung kepada bahan yang digunakan kerana setiap famili mampu menampung kuasa cip yang berlainan dan tinggi. Ini boleh dihasilkan dengan meambah metal spreader atau badan yang diperbuat daripada seramik. Bahagian ini akan ditambah pada die supaya ia menjadi kawasan yang berfungsi untuk mengeluarkan haba. Jika haba dibebaskan melalui heat sink maka sistem penyejukan ialah melalui sama ada udara secara semula jadi atau melalui paksaan. Ini adalah kerana semakin besar heat sink tersebut maka semakin senang untuk mengalirkan udara. Maka semakin besar pembungkus tersebut maka heat sink yang besar boleh digunakan dan sistem penyejukan menjadi sangat senang.

2.1.3 Cabaran

Oleh kerana produk menjadi semakin kecil dan mudah alih seperti bukunota, komputer dan alat penghubung mudah alih saiz pembungkus dan berat menjadi sangat penting. Pembungkusan pada masa sekarang menjadi telah diperkembangkan untuk memenuhi cabaran pasaran seperti:

- 1) pembungkusan plastik adalah digunakan untuk menggantikan pembungkusan yang diperbuat daripada seramik dan ini akan mengurangkan beratnya.
- 2) Pergerakan ke arah penghasilan pitch yang semakin kecil dan dan jumlah lead yang semakin bertambah.
- 3) Pitch kecil jenis surface mount array telah dihasilkan dan ia menggantikan pitch kecil jenis surface mount.

Pembungkusan ini juga patut memenuhi kriteria elektik. Pembungkusan tidak akan mempercepatkan prestasi elektrik sesuatu cip tetapi ia harus mampu untuk tidak menurunkan prestasi tersebut ke tahap yang tidak mampu diterima. Terdapat banyak kriteria elektrik yang terlibat dalam penghasilan rekabentuk dan pembungkusan yang sesuai. Tiga faktor elektrik yang melibatkan pembungkusan ialah cross talk, voltage, dan delay. Cross talk terjadi disebabkan apabila induksi elektromagnet sesuatu voltan berubah isyarat antara lead yang bersebelahan yang membawa isyarat yang berlainan. Ini berlaku kerana voltan yang digunakan untuk perhubungan antara cip. Voltan yang diinduksi boleh menjadi sebahagian daripada isyarat tersebut walaupun ia sebenarnya bukan isyarat tersebut. Semakin tinggi voltan semakin tinggi semakin tinggi gangguan. Oleh itu penghantaran isyarat menjadi prima isyarat. Aliran elektrik adalah diperlukan untuk pergerakan pergi balik agar dapat berkomunikasi dengan cip lain. Aliran elektrik yang

mencukupi diperlukan untuk proses perubahan yang diperlukan dan harus dibahagikan sama rata antara garisan yang berubah secara serentak. Jika pembungkusan tersebut tidak mampu menghantar aliran elektrik yang secukupnya pada kadar yang ditentukan maka voltan keseluruhan akan berkurangan kerana induksi antara sumber dan die. Ini tidak menjadi masalah namun jika serius ini akan mengganggu operasi cip tersebut.

Delay dirujuk sebagai jumlah masa yang diambil oleh isyarat untuk sampai dari sumber ke kawasan yang dituju. Tujuan yang umum ialah untuk memastikan isyarat sampai dari satu cip ke cip yang lain dalam masa yang ditetapkan. Laluan litar yang kritikal akan diuji pada PCB agar delay tidak terlalu lama sehingga merencatkan prestasi sistem.

Prestasi elektrik yang terhad bagi setiap pembungkus harus diketahui agar masalah tidak timbul setelah sesuatu pembungkus dipilih. Pembungkusan yang mampu bersatu dalam lapisan pelbagai maka ia mampu memberi suasana elektrik yang sesuai.

Maka adalah sangat penting untuk memilih pembungkusan yang baik yang mampu memenuhi kriteria yang diperlukan. Antara kriteria yang diperlukan semasa mereka bentuk adalah;

- 1) kos pembungkusan dan penyambungan
- 2) keupayaan pembekal
- 3) jenis PCB
- 4) harus bersesuaian dengan penghubung antara

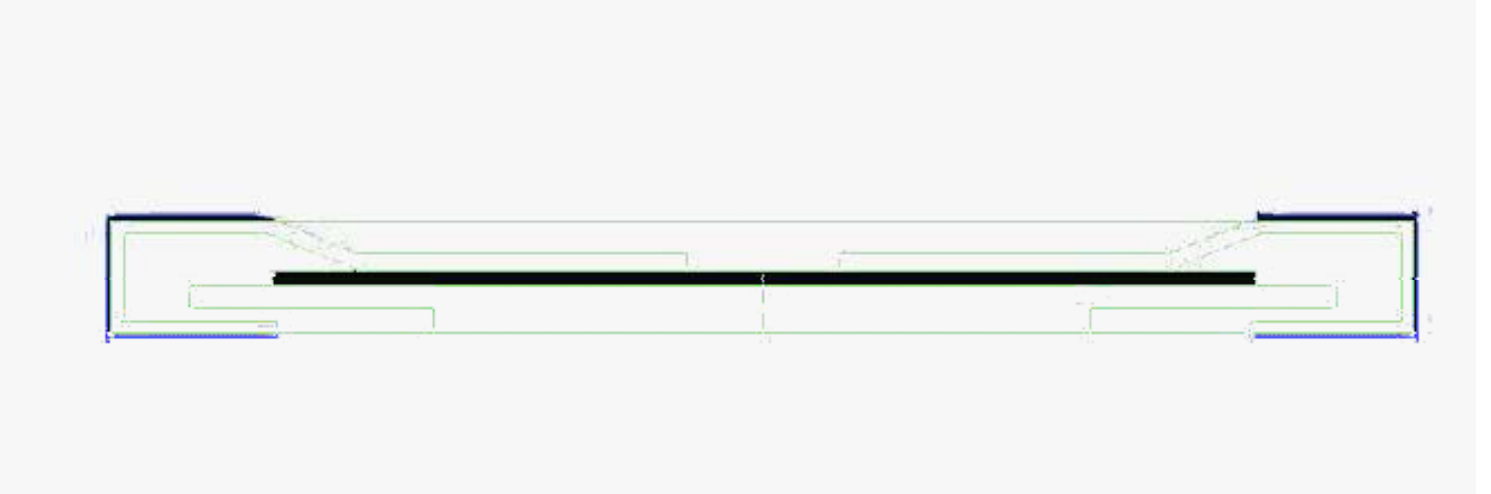
bab 4

4.1 Small outline C-lead packages

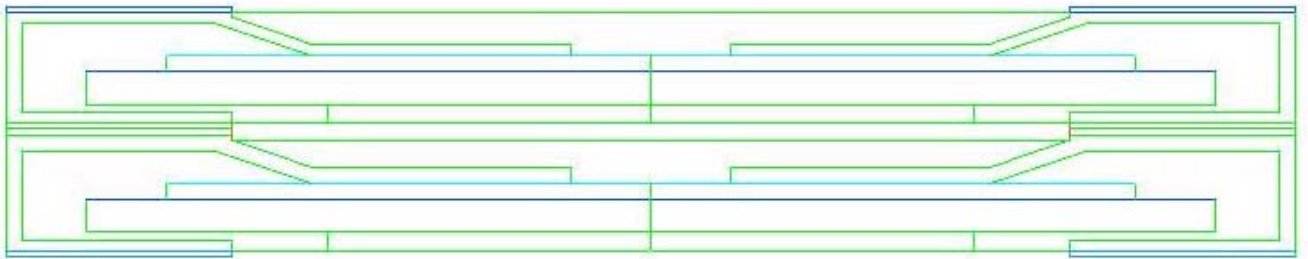
4.1.1 Pendahuluan

Small outline no lead packages telah dihasilkan pada tahun 1995 berdasarkan teknologi MF-LOC. Kemudian pembungkus tersebut menjadi small outline C-lead packages. Kelebihan pembungkus ini ia boleh ditindan di atas pembungkus lain yang sama jenis. Ini membolehkan pembungkus boleh mengambil kawasan yang kecil sahaja daripada PCB. Maka banyak pembungkus boleh ditempatkan pada PCB. Pembungkus yang bertindan dipanggil 3DPM (3 dimensional packaging module). Ini adalah sejenis CSP. Terdapat lebih kurang 40 jenis CSP yang dilaporkan pada hari ini. Ia digunakan untuk membungkus alat memori yang memerlukan pin yang sedikit < 50 . Berbanding pembungkus lain yang konvensional pembungkus ini memerlukan saiz yang kecil sahaja. Pembungkus ini jga adlah pembungkus yang baik dansambungan pateri juga boleh diharap.

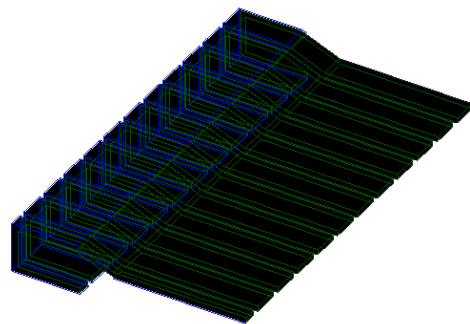
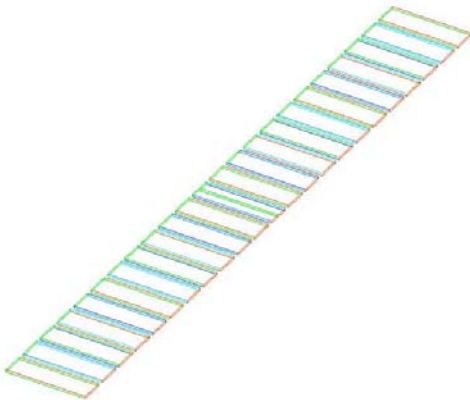
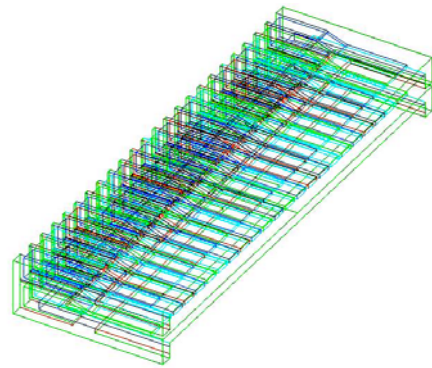
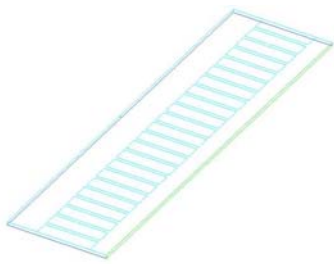
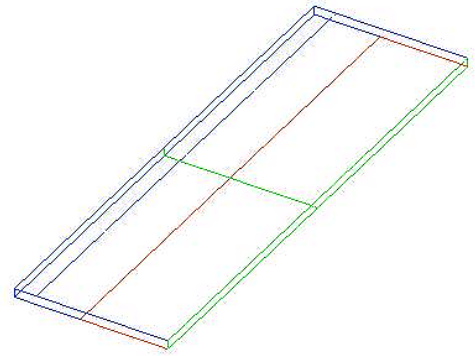
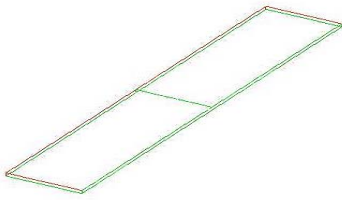
Teknologi MF-LOC telah digunakan untuk menghasilkan pembungkus yang dinamakan SON. SON mempunyai muka dibawah. Kemudian SON diperkembangkan kepada bentuk C. ini dipanggil SOC. SOC sebenarnya ialah SON yang mempunyai lead yang mengunjur keluar dari pembungkus dan berbentuk C. Ini yang menyebabkan muka SOC berada di atas. Oleh kerana terdapat terminal paad bahagian atas dan bawah maka pembungkus ini boleh di tindan. SOC yang digunakan sekarang mempunyai 46 pin dan jarak diantara yna ialah 0.5mm. Saiz badan dan tinggi pembungkus tersebut ialah 8 x 12mm dan 0.75mm. terdapat dua jenis tindanan tindan 2 pembungkus dan dan tindanan 4 pembungkus. Pembungkus SOC ditunjukkan di bawah.



Pembungkus SOC.



SOC Tindakan 2



Die pad

4.1.2 Isu bahan

SOC ialah sejenis pembungkus yang menggunakan MF-LOC. Bahan yang digunakan ialah pengikatan wayar emas, die attach , encapsulation molding compound.

4.2 Proses pembuatan

Fabrikasi SOC adalah dengan konvensional kecuali tambahan lead frame untuk memegang cip. Lead frame yang satu lagi berada pada die frame. Apabila pemwayaran emas dilakukan maka pembungkus boleh dilapis.

4.3 Simulasi ke atas pembungkus berskala cip.

4.3.1 Pendahuluan

Simulasi bermaksud menghasilkan keadaan baru untuk mendapatkan sesuatu data. Maka simulasi ke atas pembungkus berskala cip adalah merekabentuk pembungkus seperti keadaan yang sebenar dan mengkaji kesannya apabila ia beroperasi.

Pembungkus yang dipilih SOC sejenis CSP. Perisian yang digunakan ialah I-DEAS.

- 1) Ia digunakan untuk mengkaji sistem.
- 2) Untuk menentukan parameter yang sensitif

Tegasan dan suhu boleh diketahui melalui post processing dengan menghasilkan finite element code. Dengan data pergerakan suhu pada pembungkus, analisa tegasan termal. I-DEAS murah jika dibandingkan melakukan eksperimen dengan bahan sebenar. Pada masa yang sama ia menjimatkan.

4.3.2.1 Pemodelan.

Pemodelan satu proses yang merekabentuk pembungkus dengan menggunakan dimensi yang sama dengan dimensi pembungkus sebenar.

| MATERIALS | THERMAL PROPERTIES [W/mK] |
|--------------|-----------------------------|
| MOLD (EPOXY) | 150 |
| LEAD FRAMES | 386 |
| DIE PAD | 386 |
| SOLDER | 56 |
| AIR | 0.0329 (100 DEGREE CELSIUS) |

Data sebenar yang di ambil dari buku fujitsu

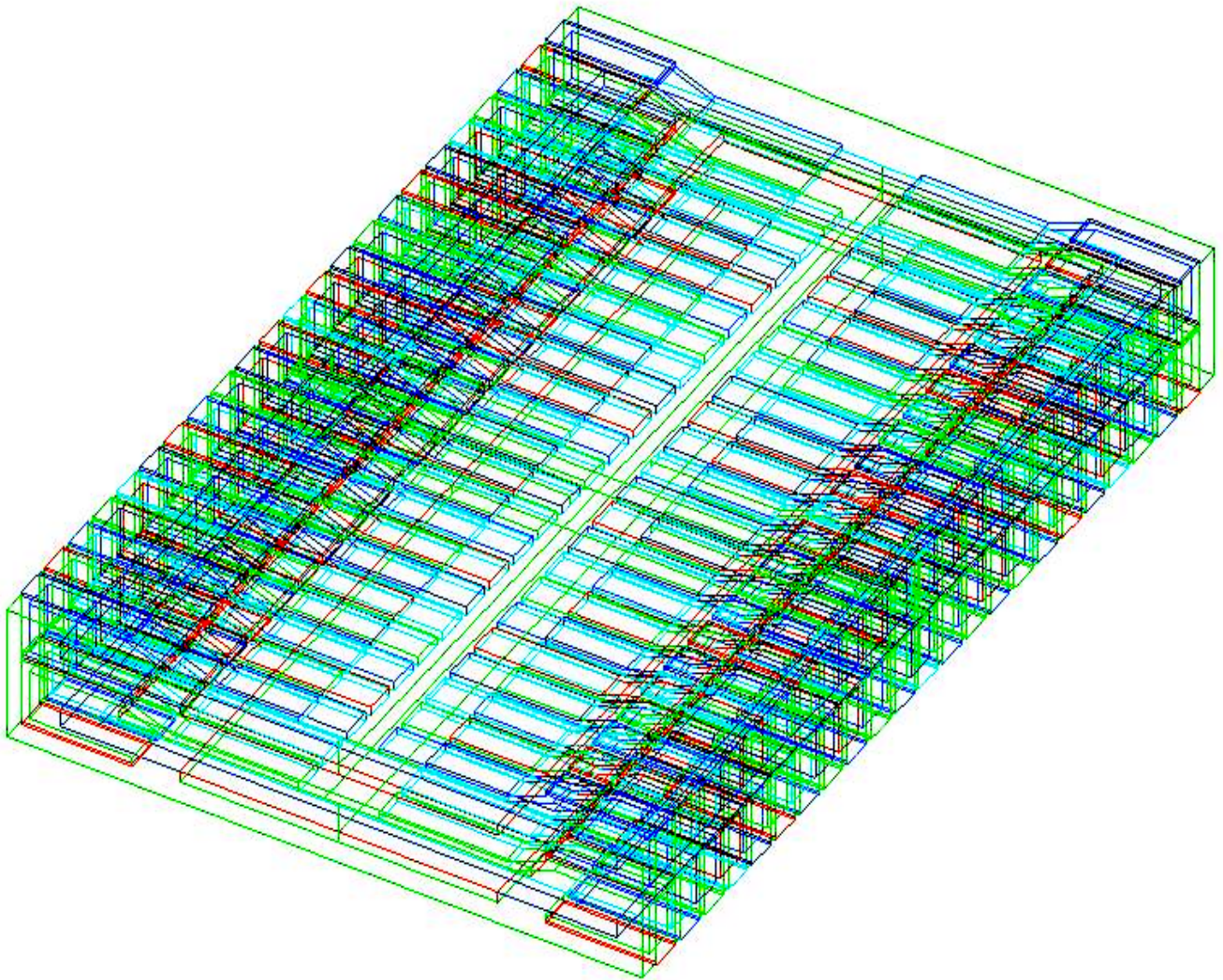
| MATERIAL | LENGTH | WIDTH | THICKNESS |
|----------|--------|-------|-----------|
| WHOLE | 12MM | 8MM | 0.75MM |

Data dibawah yang dianggap ditunjukkan dibawah

| MATERIAL | WIDTH | LENGTH | THICKNESS |
|-------------|-------|--------|-----------|
| LEAD FRAMES | 0.4MM | 5.65MM | 0.1MM |
| MOLD | 8MM | 12MM | 0.75MM |
| SOLDER | 1.4MM | 0.4MM | 0.04MM |
| DIE PAD | 4MM | 11.4MM | 0.12MM |
| DIE ATTACH | 6MM | 11.4MM | 0.1MM |

| | | | |
|-----|-------|--------|-------|
| DIE | 7MM | 11.4MM | 0.2MM |
| AIR | 5.2MM | 12MM | 0.1MM |

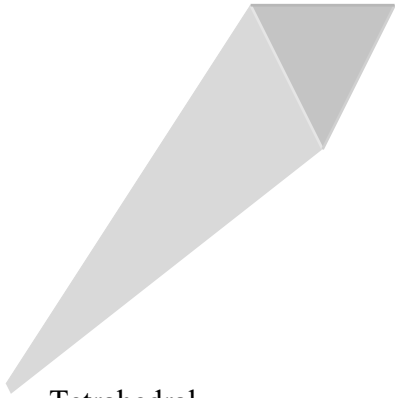
Model yang direkabentuk menerusi ideas ditunjukkan dibawah



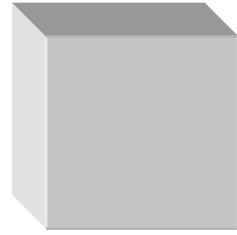
Model 3 dimensi.

4.3.2.2 Meshing

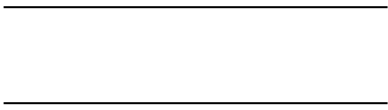
Meshing tahap kedua selepas modelling. Apabila badan di diskret menggunakan finite element method (FEM), nod tersebut dipanggil mesh. Apabila nod tidak seragam mesh tersebut dikatakan graded. Bahagian yang dimesh digunakan untuk mendapatkan perubahan suhu dan tegasan termal. Perubahan suhu dan tegasan termal pada setiap nod dapat diketahui. Terdapat tiga jenis meshing iaitu satu dimensi, dua dimensi, tiga dimensi. Satu dimensi ialah satu garisan. Dua dimensi adalah seperti elemen segitiga segiempat dan sebagainya. Tiga dimensi adalah silinder dan tetragon dan sebagainya. Apabila rekabentuk dalam tiga dimensi maka, mesh juga harus dilakukan dalam tiga dimensi. Dalam satu dimensi mesh adalah mudah dan dalam dua dimensi mesh adalah susah sedikit. Manakala dalam 3D meshing adalah sangat sukar. Percubaan yang banyak harus dilakukan untuk mendapatkan mesh yang sesuai. Perisian yang digunakan ialah I-DEAS. Masa yang lama harus diwujudkan untuk mesh bahagian tersebut. Membuat mesh adalah satu seni. Apabila kita memilih panjang elemen keupayaan komputer harus diketahui. Komputer yang berkuasa tinggi harus digunakan untuk mendapatkan mesh yang bagus. Komputer biasa boleh mesh bahagian tetapi dengan panjang elemen yang sedikit dan nod yang sedikit.



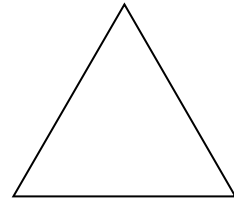
Tetrahedral



kiub



garisan



Tiga segi

Panjang element yang digunakan semasa mesh adalah ditunjukkan dibawah.

| Material | Element length | nodes | elements | Element type |
|------------|----------------|-------|----------|--------------|
| Die attach | 2 | 135 | 387 | Tetrahedral |
| Die | 3 | 45 | 114 | Tetrahedral |
| Die pad | 3 | 47 | 75 | Tetrahedral |
| Lead frame | 1 | 570 | 1100 | Tetrahedral |
| mold | 0.5 | 750 | 1540 | Tetrahedral |

Panjang elemen yang digunakan untuk mesh dua tindanan dan nod element yang ethasil ditunjukkan dibawah

| Material | Element length | Nodes | Elements | Element type |
|--------------|----------------|-------|----------|--------------|
| Die attach 1 | 2 | 143 | 405 | tetrahedral |
| Die | 3 | 30 | 96 | tetrahedral |
| Die pad | 3 | 40 | 89 | tetrahedral |
| Lead frame 1 | 1 | 692 | 1391 | tetrahedral |
| Air | 4 | 130 | 463 | tetrahedral |
| Die attach 2 | 2 | 143 | 386 | tetrahedral |
| Die 2 | 5 | 31 | 102 | tetrahedral |
| Die pad 2 | 4 | 20 | 40 | tetrahedral |

| | | | | |
|--------------|---------------|------|-------------|-------------|
| Lead frame 2 | 1 | 712 | 1582 | tetrahedral |
| mold | Couldn't mesh | 1158 | No elements | tetrahedral |
| PCB a | Couldn't mesh | – | – | tetrahedral |
| PCB b | Couldn't mesh | – | – | tetrahedral |
| solder | 2 | 38 | 302 | tetrahedral |

4.3.2.2.1 Difficulty of meshing.

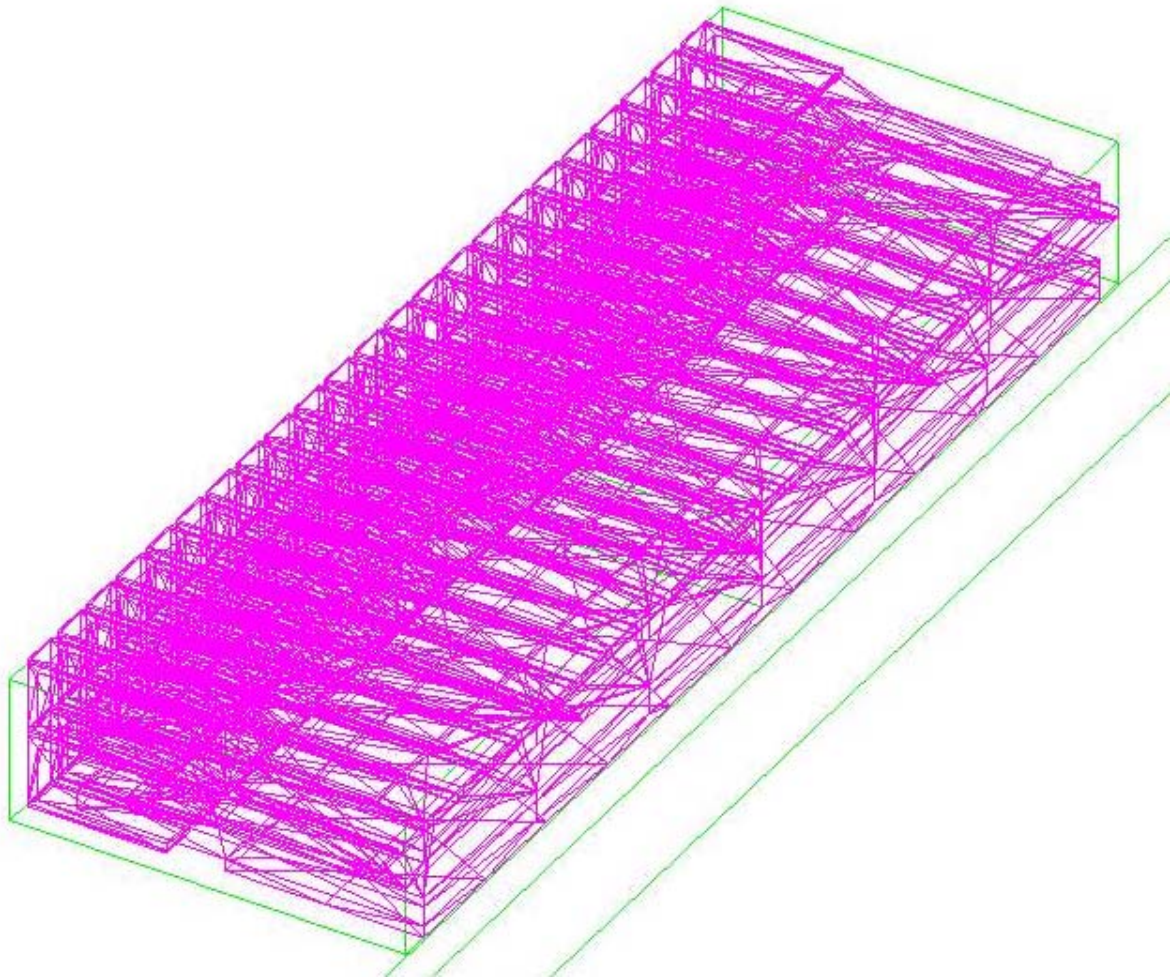
Meshing a SOC 2 yang bertindan adalah sangat sukar kerana mesh adalah menggunakan jenis elemen 3D. Selepas mesh beberapa kali terdapat beberapa bahagian yang tidak dapat mesh iaitu mold dan PCB. Terdapat beberapa sebab mengapa mesh tidak dapat dilakukan . Sebab-sebab mengapa mesh tidak dapat dibuat.

- 1) Mold terlalu besar dan ia harus kecilkan kepada beberapa bahagian namun oleh kerana terdapat bahagian yang rumit sukar untuk mendapatkan bahagian yang kecil.
- 2) Panjang elemen adalah sangat penting bagi meshing. Jika elemen adalah kecil nod akan menjadi besar tetapi mesh dengan elemen yang kecil mengakibatkan komputer yang berkuasa tinggi. Maka elemen dengan panjang yang tinggi.
- 3) Namun jika dimensi yang kecil memerlukan panjang elemen yang kecil.
- 4) Bahagian bucu juga sukar dimesh..

4.3.2.2.2 Langkah meshing

Langkah- langkah yang digunakan adalah

- 1) tambah memori
- 2) rekabentuk semula dan cuba dan tidak menggunakan bucu.
- 3) Cuba beberapa kali dengan elemen yang berbeza.



Meshing yang tidak lengkap