

UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Kedua
Sidang Akademik 1996/97

April 1997

DTM 346/3 - Elektronik Digital

Masa: [2 jam]

Sila pastikan bahawa kertas peperiksaan ini mengandungi EMPAT muka surat yang bercetak sebelum anda memulakan peperiksaan ini.

Jawab kesemua EMPAT soalan. Kesemuanya wajib dijawab dalam Bahasa Malaysia. Tunjukkan langkah-langkah penyelesaian dengan jelas.

1. (a) Berpandukan Peta Karnaugh di bawah, dapatkan ungkapan logik teringkas dan lukiskan litarnya.

	$\bar{A}\bar{B}$	$\bar{A}B$	AB	$A\bar{B}$
\bar{C}	1	0	0	0
C	1	0	0	1

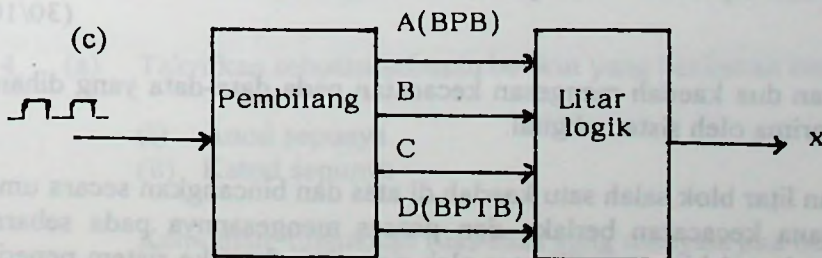
(20/100)

- (b) Gunakan algebra Boole untuk membuktikan ungkapan logik berikut.

(i) $AB + \bar{A}\bar{B} + \bar{A}B = B + \bar{A}$

(ii) $(B + \bar{C}D)(C + \bar{C}\bar{D}) = B + \bar{C} + \bar{D}$

(25/100)



ABCD ialah output pembilang berbentuk kod BCD (4-bit) dan input kepada litar logik.

...2/-

Pembilang di atas set balik ke 0000 selepas denyutan ke sepuluh jam sebelum proses membilang diulang. Ini bererti output ABCD tidak mewakili (tak peduli) nombor-nombor lebih tinggi daripada $1001 = 9_{10}$.

Reka litar logik di atas supaya outputnya (x) tinggi apabila pembilang mencatat 2, 3 dan 9. (gunakan get-get TAK ATAU 2-input sahaja).

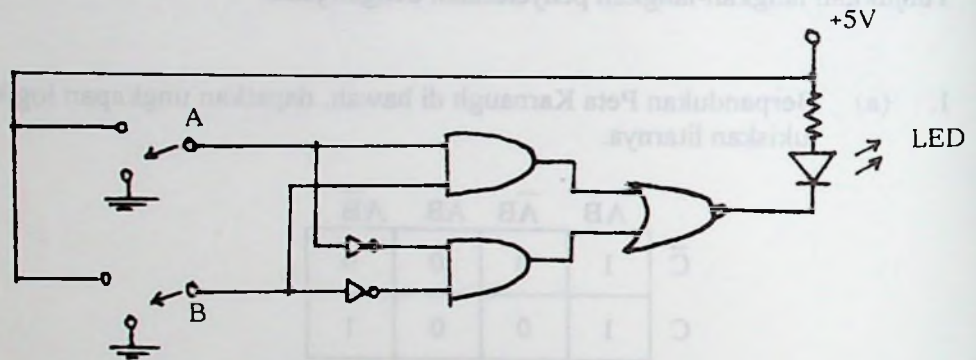
(55/100)

2. (a) Tuliskan nota ringkas bagi topik-topik berikut.

- (i) Transistor sebagai suis
- (ii) Selak get TAK DAN

(35/100)

(b)



Litar logik di atas adalah suis dua hala digunakan untuk menyala dan memadam LED daripada dua suis berasingan A dan B. LED menyala (mengkonduk) apabila output get TAK ATAU rendah.

- (i) Apakah susunan input (A&B) supaya LED menyala (ON).
- (ii) Suatu litar logik ringkas menggunakan input A dan B di atas menghasilkan output sama seperti di P. Tunjukkan litar logik tersebut.

(30/100)

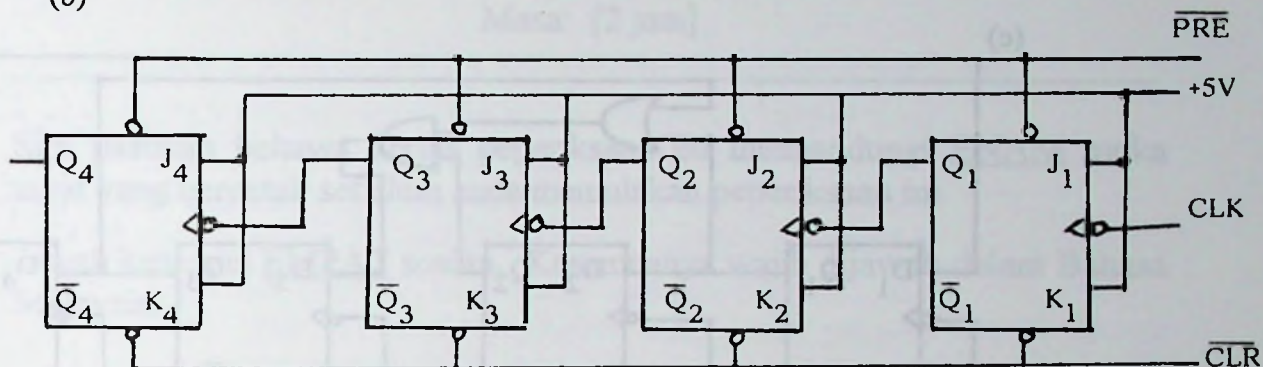
- (c) (i) Sebutkan dua kaedah mengesan kecacatan pada data-data yang dihantar dan diterima oleh sistem digital.
- (ii) Lukiskan litar blok salah satu kaedah di atas dan bincangkan secara umum bagaimana kecacatan berlaku dan proses mengesannya pada sebarang susunan data 4-bit yang dihantar oleh sistem penjana ke sistem penerima digital.

(35/100)

3. (a) Lakarkan litar serta jadual kebenaran flip-flop Tuan-Hamba JK yang membawa PR dan CLR. Terangkan secara ringkas operasinya.

(30/100)

(b)



Litar ialah pembilang atas 4-bit. $\overline{\text{PRE}}$ dan $\overline{\text{CLR}}$ diaktifkan mengikut keperluan.

- (i) Sebutkan kelemahan utama pembilang ini berbanding pembilang jenis lain.
- (ii) Terangkan operasinya supaya dapat membilang 10 denyutan berturutan jam.
- (iii) Tunjukkan pengubahsuaian terhadap litar di atas supaya menjadi pembilang bawah dan terangkan operasinya bagi 8 denyutan berturutan jam.

(45/100)

- (c) Reka suatu litar pendaftar (3-bit) anjakan ke kanan beban bersiri. Terangkan dengan ringkas bagaimana data 101 boleh disimpan pada pendaftar ini.

(25/100)

4. (a) Takrifkan sebutan-sebutan berikut yang berkaitan dengan pemapar 7-Ruas.

- (i) Anod sepunya
- (ii) Katod sepunya

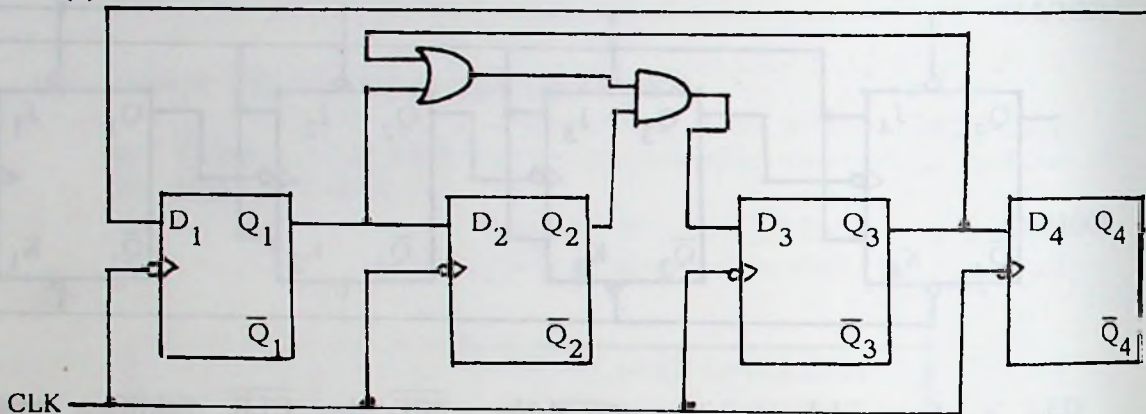
Kemudian, tunjukkan ruas-ruas yang menyala jika output penyah kod 1001.

(20/100)

- (b) Output sistem pembilang 4-bit adalah input kepada suatu alat penukar D/A. Bincangkan secara ringkas bagaimana input digital berkenaan ditukarkan kepada output analog (v) oleh alat penukar D/A tersebut.

(30/100)

(c)



- (i) Berpandukan litar pembilang di atas, penuhkan jadual di bawah.

CLK	Q ₁	Q ₂	Q ₃	Q ₄
0	0	0	0	0
1				
2				
3				
4				
5				
6				
7				
8				

- (ii) Gunakan data-data soalan (i) untuk melukis rajah masa pembilang ini.
 (ii) Sebutkan nombor MOD nya.

(50/100)