

UNIVERSITI SAINS MALAYSIA

**Peperiksaan Semester Pertama
Sidang Akademik 1995/96**

Oktober/November 1995

IQK 203 - PERANTI SEMIKONDUKTOR

Masa : [3 jam}

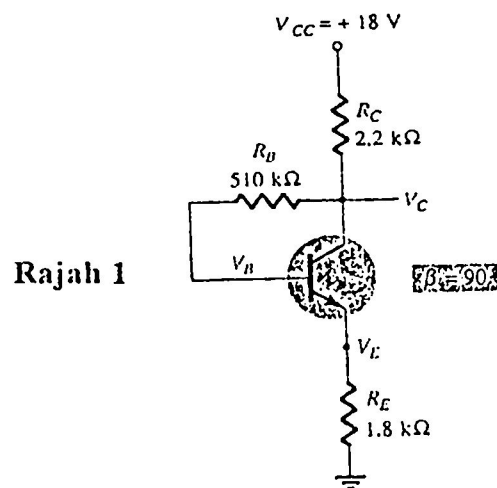
Sila pastikan bahawa kertas soalan ini mengandungi SEPULUH (10) mukasurat yang bercetak sebelum anda memulakan peperiksaan ini.

Jawab **LIMA (5)** soalan sahaja.

Tiap-tiap soalan mempunyai jumlah markah yang sama.

1. (a) Dengan menggunakan litar di dalam **Rajah 1**, jawab soalan-soalan berikut dengan ringkas :
- Nyatakan apakah yang akan berlaku kepada voltan V_C jika perintang R_E dibuka.
 - Terangkan apakah yang akan berlaku kepada V_{CE} jika nilai β bertambah disebabkan oleh suhu.
 - Bincangkan apa yang akan berlaku kepada V_E jika hubungan pengumpul transistor menjadi terbuka.
 - Terangkan apakah yang akan berlaku pada V_E jika perintang pengumpul digantikan dengan suatu perintang yang mempunyai nilai pada hujung rendah julat toleransi.

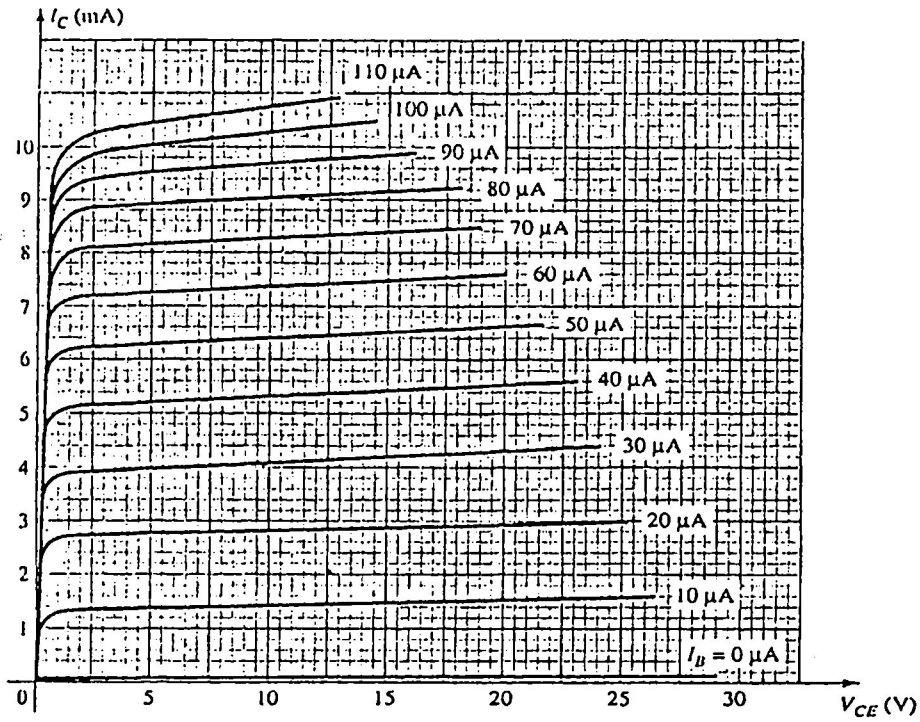
[20]



- Dengan merujuk kepada ciri-ciri di dalam **Rajah 2**, tentukan R_C dan R_E bagi rangkaian pembahagi-voltan yang mempunyai titik Q di $I_{CQ} = 5 \text{ mA}$ dan $V_{CEQ} = 8 \text{ V}$. Guna $V_{CC} = 24 \text{ V}$ dan $R_C = 3R_E$.
 - Cari V_E .
 - Tentukan V_B .
 - Cari R_2 jika $R_1 = 24 \text{ k}\Omega$ dengan mengandaikan $\beta R_E > 10R_2$.
 - Cari β pada titik Q.

[50]

Rajah 2

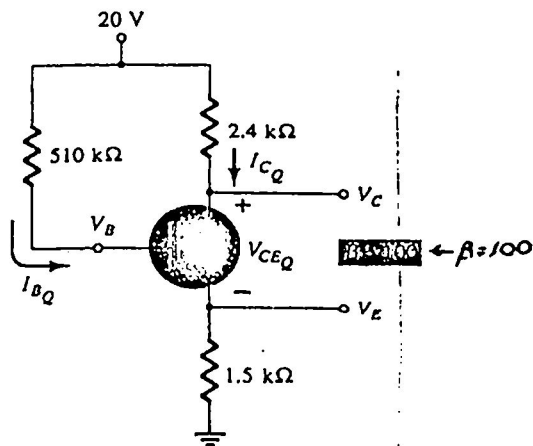


(c) Rajah 3 menunjukkan suatu rangkaian, tentukan :

- (i) $S(I_{CO})$
- (ii) $S(V_E)$
- (iii) $S(\beta)$ menggunakan T_1 sebagai suhu di mana nilai-nilai parameter di spesifikasikan dan $\beta(T_2)$ sebagai 25 % lebih daripada $\beta(T_1)$.

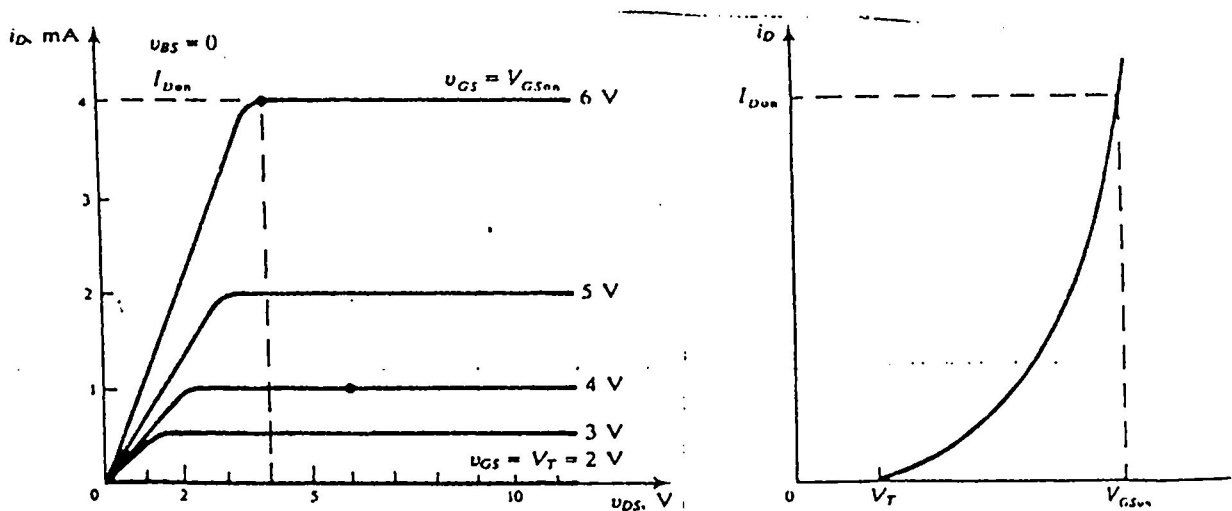
[30]

Rajah 3



2. (a) Suatu saluran-n mod peninggian MOSFET (n-channel enhancement mode) mempunyai ciri seperti di dalam **Rajah 4**. Jika $V_{DD} = 8\text{ V}$, $V_{GSQ} = 4\text{ V}$, $V_{DSQ} = 6\text{ V}$, $I_{DQ} = 1\text{ mA}$, $R_1 = 5\text{ M}\Omega$ dan $R_2 = 3\text{ M}\Omega$. Cari (i) V_{GG} , (ii) R_S dan (iii) R_D .

[20]



Rajah 4

- (b) Suatu saluran-n JFET mempunyai parameter-parameter kes pintas-get terburuk (worst case shorted-gate) yang diberikan oleh pengilang seperti berikut :

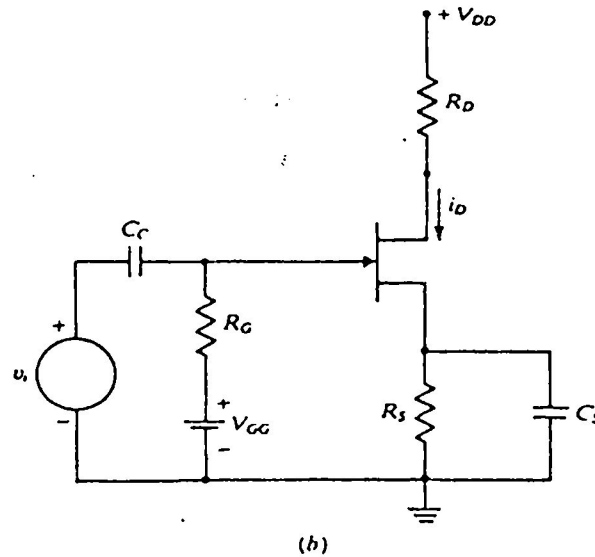
Nilai	I_{DSS} , mA	V_{p0} , V
maksimum	8	6
minimum	4	3

Jika JFET itu digunakan di dalam litar seperti di **Rajah 5**, di mana $R_S = 0\ \Omega$, $R_G = 1\text{ M}\Omega$, $R_D = 2.2\text{ k}\Omega$, $V_{GG} = -1\text{ V}$ dan $V_{DD} = 15\text{ V}$, cari :

- (i) nilai-nilai maksimum dan minimum I_{DQ} .
(ii) nilai-nilai maksimum dan minimum V_{SDQ} yang boleh didapati.

[30]

Rajah 5



(c) Rekabentuk suatu rangkaian pincang-diri menggunakan transistor JFET dengan $I_{DSS} = 8 \text{ mA}$ dan $V_p = -6 \text{ V}$ supaya titik Q di $I_{DQ} = 4 \text{ mA}$ dengan bekalan 14 V . Andaikan $R_D = 3R_S$ dan gunakan nilai-nilai piawai.

[50]

3. (a) Tentukan voltan output suatu penguat kendalian (operational amplifier) dengan voltan-voltan input $V_{i1} = 110 \mu\text{V}$ dan $V_{i2} = 150 \mu\text{V}$. Penguat ini mempunyai gandaan kebezaan (differential gain) $A_d = 5000$ dan nilai-nilai CMRR ialah :

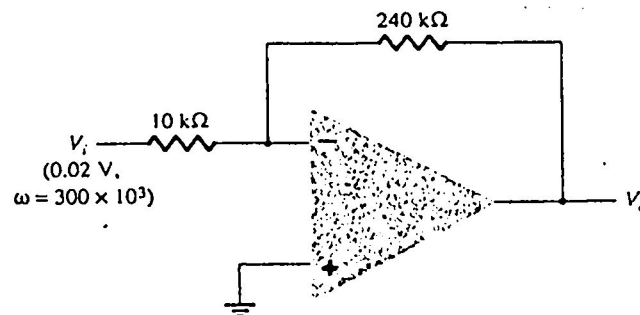
(i) 100

(ii) 10^6

[20]

(b) (i) Tentukan frekuensi maksimum yang boleh digunakan bagi isyarat dan litar di dalam Rajah 6. Kadar slew bagi penguat kendalian ini ialah $SR = 0.5 \text{ V}/\mu\text{s}$.

Rajah 6



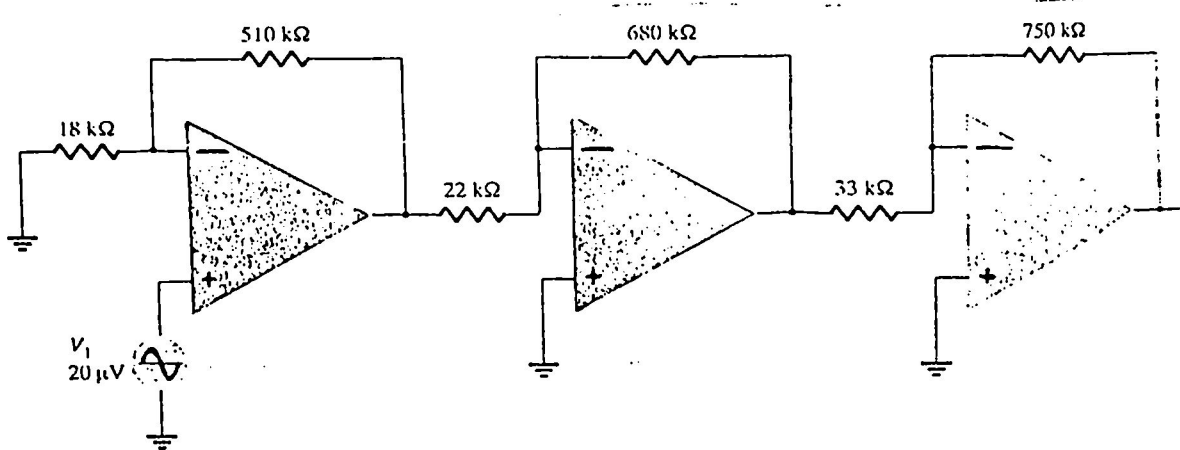
(ii) Kira arus pincang input di setiap input penguat kendalian yang mempunyai nilai-nilai yang dispesifikasikan ; $I_{I0} = 4 \text{ nA}$ dan $I_{IB} = 20 \text{ nA}$.

(iii) Bagi suatu penguat kendalian yang mempunyai kadar slew $SR = 2.4 \text{ V}/\mu\text{s}$, apakah gandaan voltan maksimum gelung tertutup yang boleh digunakan apabila isyarat input berubah dari 0.3 V dalam $10 \mu\text{s}$?

[30]

(c) Kira voltan output bagi litar di Rajah 7.

[25]



Rajah 7

(d) Bandingkan ciri-ciri penguat ideal dan penguat kendalian.

[25]

4. (a) Bagi Rajah 8, voltan input ke penguat kuasa (power amplifier) ialah 8-V .

Kira :

(i) $P_i(\text{dc})$.

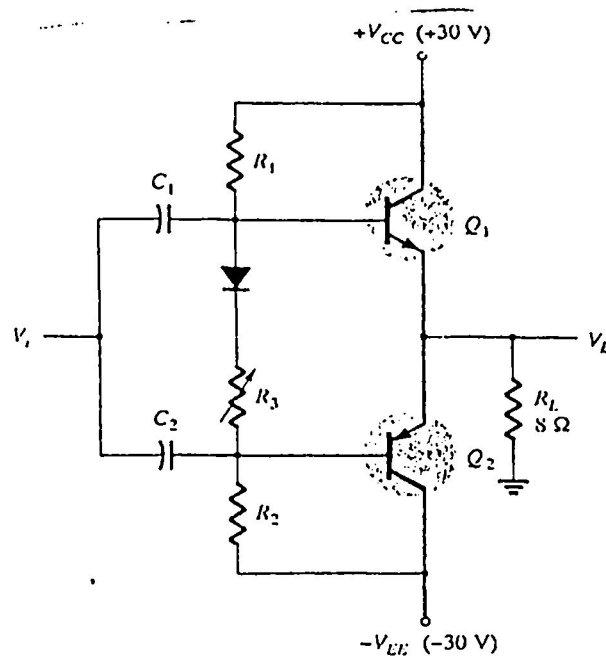
(ii) $P_o(\text{ac})$.

(iii) $\% \eta$.

(iv) kuasa lesapan (power dissipated) oleh kedua transistor output kuasa.

[40]

Rajah 8



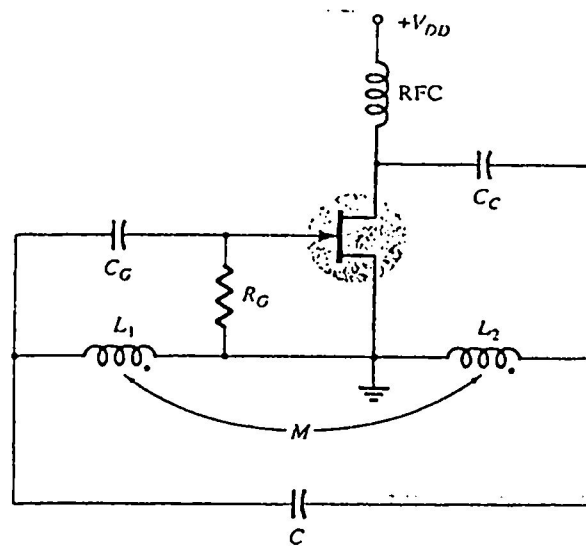
(b) Bagi penguat kelas B dengan $V_{CC} = 25 \text{ V}$ memacu beban $8\text{-}\Omega$, tentukan

- (i) kuasa input maksimum
- (ii) kuasa output maksimum
- (iii) kecekapan (efficiency) litar maksimum.

[30]

(c) (i) Kira frekuensi pengayun (oscillator) bagi suatu Pengayun FET Hartley seperti di Rajah 9 dengan nilai-nilai berikut : $C = 250 \text{ pF}$, $L_1 = 1.5 \text{ mH}$, $L_2 = 1.5 \text{ mH}$, $M = 0.5 \text{ mH}$.

Rajah 9

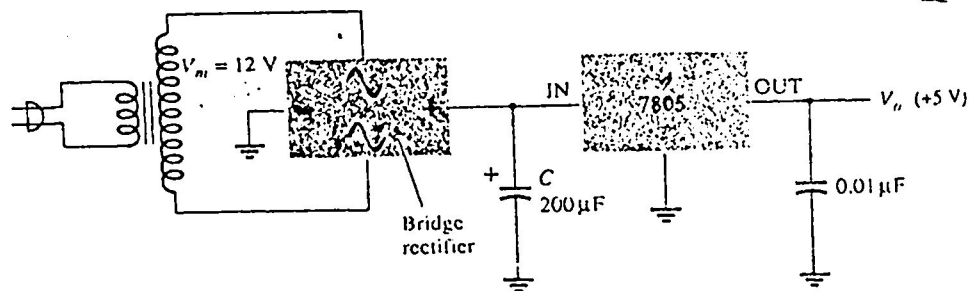


- (ii) Kira gandaan, impedans input dan impedans output suatu penguat suapbalik voltan-series (voltage-series feedback amplifier) yang mempunyai $A = -300$, $R_i = 1.5 \text{ k}\Omega$, $R_o = 50 \text{ k}\Omega$ dan $\beta = -1/15$.

[30]

5. (a) Tentukan nilai maksimum arus beban di mana pengawal atur (regulation) ditetapkan bagi litar di Rajah 10.

[20]



Rajah 10

- (b) Suatu peringkat penuras (filter stage) RC ($R = 33 \Omega$, $C = 120 \mu\text{F}$) digunakan bagi menuras isyarat 24 V dc dengan 2-V rms beroperasi daripada rektifier gelombang penuh (full-wave rectifier). Kira peratus riak (ripple) di output bahagian RC bagi beban 100 mA.

[20]

- (c) Suatu kapasitor $500 \mu\text{F}$ menghasilkan arus beban 200 mA pada 8 % riak (ripple). Kira voltan puncak yang telah direktifier yang didapati daripada bekalan 60-Hz dan voltan dc melalui kapasitor penuras.

[20]

- (d) Rekabentuk suatu bekalan kuasa (power supply) dan terangkan pilihan komponen-komponen terpilih tersebut.

[40]

6. (a) Tentukan T_1 bagi diod varactor jika $C_0 = 22 \text{ pF}$, $TC_C = 0.02 \text{ \%/}^\circ\text{C}$ dan $\Delta C = 0.11 \text{ pF}$ disebabkan oleh penaikan suhu di atas $T_0 = 25^\circ\text{C}$.

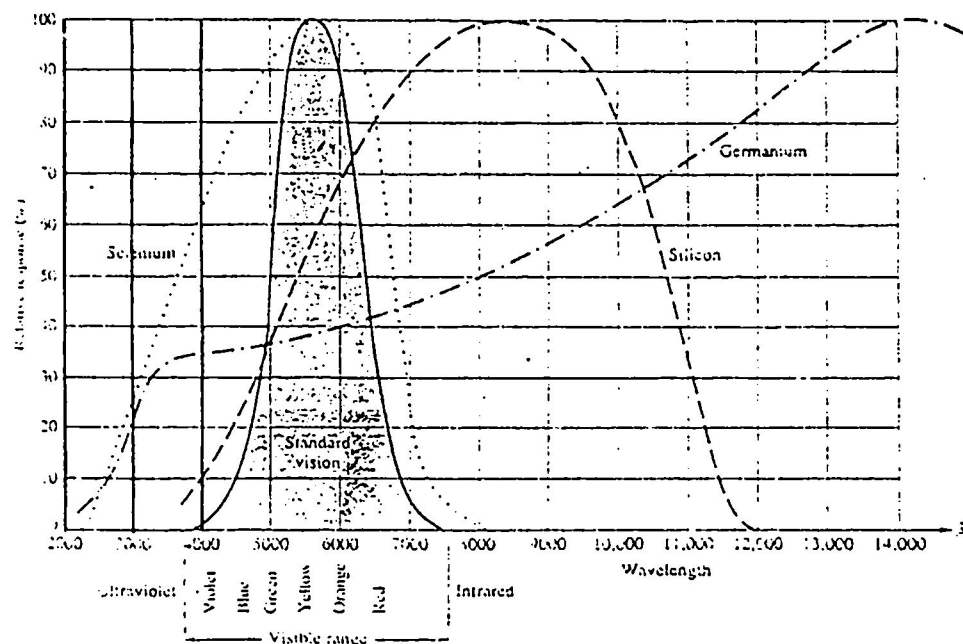
[10]

- (b) (i) Merujuk kepada **Rajah 11**, apakah frekuensi yang berkaitan dengan had atas dan bawah bagi spektrum boleh nampak (visible spectrum)?

- (ii) Apakah jarak gelombang (wavelength) di dalam mikrons yang berkaitan dengan tindakbalas relatif puncak (peak relative response) silikon?

- (iii) Apakah lebarjalur (bandwidth) silikon jika lebarjalur tindakbalas spektra (spectral response) bahan terjadi pada 70 % aras puncaknya?

[30]



Rajah 11

- (c) Rekabentuk get-OR pemencilan tinggi (high-isolation OR gate) yang menggunakan fototransistor-fototransistor dan LED-LED.

[20]

(d) (i) Ciri-ciri SCR menyerupai suatu peranti 2-terminal pada aras tinggi arus get. Terangkan.

(ii) Apakah kesan tembakan (firing) SCR bila arus get dikurangkan daripada nilai maksimum ke aras sifar pada voltan anod-katod tetap kurang daripada $V_{(BR)F}$?

[20]

(e) Bagi suatu UJT dengan $V_{BB} = 20 \text{ V}$, $\eta = 0.65$, $R_{B1} = 2 \text{ k}\Omega$ ($I_E = 0$) dan $V_D = 0.7 \text{ V}$, tentukan :

(i) R_{B2}

(ii) R_{BB}

(iii) V_{RB1}

(iv) V_p

[20]

oooooooo00000000oooooooo