

SULIT



Second Semester Examination
2018/2019 Academic Session

June 2019

EEE301 – Semiconductor Device Test and Measurement
(Test dan Pengukuran Peranti Semikonduktor)

Duration : 3 hours
(Masa : 3 jam)

Please ensure that this examination paper consists of **ELEVEN** (11) pages printed before you begin the examination.

*[Sila pastikan bahawa kertas peperiksaan ini mengandungi **SEBELAS** (11) muka surat yang bercetak sebelum anda memulakan peperiksaan ini.]*

Instruction: This question paper consists of **FIVE (5)** questions. Answer **ALL** questions. All questions carry the same marks.

Arahan: Kertas soalan ini mengandungi **LIMA (5)** soalan. Jawab **SEMUA** soalan. Semua soalan membawa jumlah Markah yang sama.]

In the event of any discrepancies, the English version shall be used.

[Sekiranya terdapat sebarang percanggahan pada soalan peperiksaan, versi Bahasa Inggeris hendaklah digunakan.]

...2/-

SULIT

-2-

1. (a) Give an overview of the Test System and describe briefly.

Beri gambaran keseluruhan Sistem Ujian dan terangkan secara ringkas.
(30 marks/markah)

- (b) Figure 1.1 shows the components of a Generic Automatic Tester. Explain briefly the components in the tester.

Rajah 1.1 menunjukkan komponen Penguji Automatik Generik. Jelaskan secara ringkas komponen dalam penguji

(30 marks/markah)

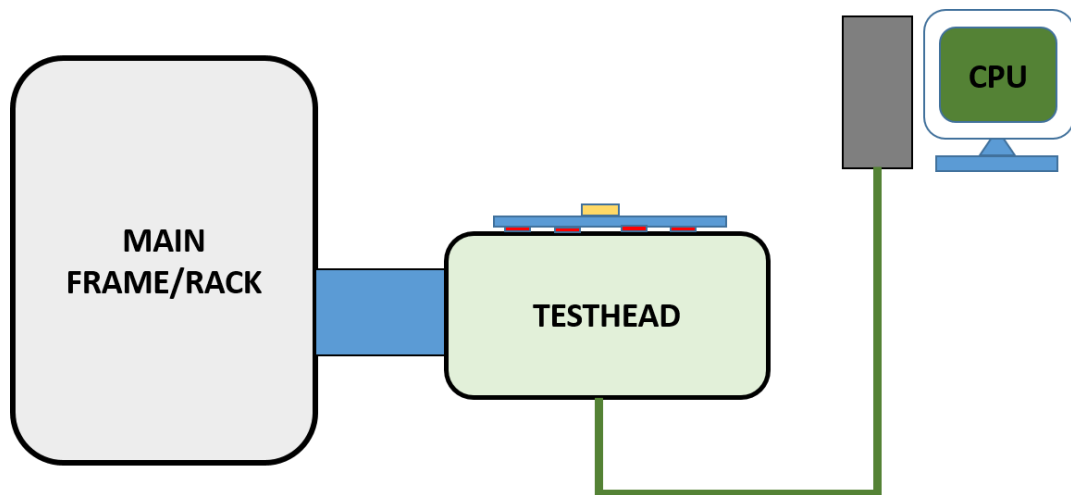


Figure 1.1
Rajah 1.1

- (c) (i) What is a Test Flow in production test program?

Apakah Aliran Ujian dalam program ujian produksi?
(10 marks/markah)

- (ii) Base on Figure 1.2, describe briefly the test items.

Berdasarkan Rajah 1.2, terangkan secara ringkas perkara-perkara ujian.

(30 marks/markah)

...3/-

OpAmp typical Test flow :

Test	Category	Hi Limit	Lo Limit	Fail Bin	Units	Group
Test 1	Continuity					Continuity tests
1.1	Pos_In		-0.5	-0.7	30V	
1.2	Neg_In		-0.5	-0.7		
1.3	Out					
Test 2	Functional					Functional tests
2.1	Supply Current		250	150	4uA	
2.2	Output Swing			13.2	4V	
Test 3	Vos					DC parametric tests
3.1	Vos @ V _s =±1.5v		1000	-1000	5uV	
3.2	Vos @ V _s =±21v		1000	-1000	5uV	
3.3	Vos @ V _s =±5v		1000	-1000	5uV	
Test 4	I _{bias}					
4.1	Pos_I _b		-10	-35	6nA	
4.2	Neg_I _b		-10	-35	6nA	
4.3	I _{io}		5	-5	6nA	
Test 5	PSRR (V _s 3v to 40v)					DC parametric tests
5.1	PSRR_Lin				7uV	
5.2	PSRR_dB					
Test 6	CMRR (CM V _{ee} +0.5v to V _{cc} -1.8v)					DC parametric tests
6.1	CMRR_Lin				7uV	
6.2	CMRR_dB					
Test 7	AVOL					DC parametric tests
7.1	AVOL_Lin		0.5	-0.5		
7.2	AVOL_dB					
Test 8	Swing					DC parametric tests
8.1	Pos_Swing_15v_2K		70		8mV	
8.2	Neg_Swing_15v_2K		52		8	
8.3	Pos_Swing_5v_2K		70		8	
8.4	Neg_Swing_5v_2K		52		8	
Test 9	I _{short_circuit}					DC parametric tests
9.1	I _{sc-source}			19	9mA	
9.2	I _{sc-sink}			30	9mA	
Test 10	AC Tests					AC parametric tests
10.1	SlewRate		0.3		10V/μs	
10.2	GBWp		0.8		10Mhz	

Figure 1.2
Rajah 1.2

2. (a) The test for MOSFET breakdown voltage of drain (D) to source (S) with gate (G) shorted to the source, B_{VDSS} requires the test plan and procedures below:

Ujian voltan rosak MOSFET untuk salir (D) ke punca (S) dengan get (G) dipintaskan ke punca, B_{VDSS} memerlukan ujian persediaan dan prosedur-prosedur seperti di bawah:

The test plan with stimulus and measurement signals:

Ujian persediaan dengan rangsangan dan isyarat pengukuran:

Drain current, $I_D = 250 \mu A$

Arus salir, $I_D = 250 \mu A$

Gate voltage, $V_G = 0 V$

Voltan get, $V_G = 0 V$

...4/-

-4-

Device setup: Gate connected to Source

Persediaan peranti: Get disambungkan kepada Punca

Stimulus signal: Force DC Current=250 μ A, @ pin=D-S.

Isyarat rangsangan: Arus paksa DC = 250 μ A, @ pin=D-S

Measurement signal: Measure DC Voltage (minimum level 150 V) @
pin = D-S Voltage

*Isyarat pengukuran: Ukur voltan DC (aras minimum 150 V) @
pin = Voltan D-S*

Available resources are:

Sumber yang sedia ada adalah:

- (i) 100 V/2A Source and Measure Units (There are 8 resources in each tester)

100 V/2A Punca dan Unit Pengukuran (Terdapat 8 sumber dalam setiap penguji)

- (ii) 500 V/5A Source and Measure Units (There are 2 resources in each tester)

500 V/5A Punca dan Unit Pengukuran (Terdapat 2 sumber dalam setiap penguji)

Implement the B_{VDSS} test using pseudo-code for MOSFET in Figure 2.1.

Laksanakan ujian B_{VDSS} dengan menggunakan kod-pseudo untuk MOSFET dalam Rajah 2.1.

(50 marks/markah)

...5/-

-5-

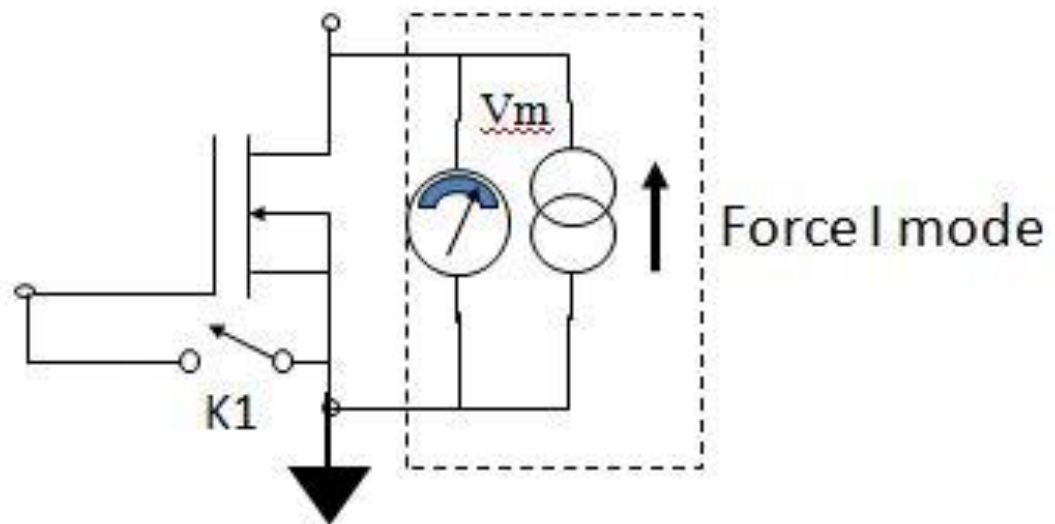


Figure 2.1

Rajah 2.1

- (b) The MOSFET test plan and datasheet for drain to source ON resistance test, r_{DS} , is shown in Figure 2.2. Assuming the contact resistance, $R_C = 0.1 \Omega$, discuss the potential issues with this test plan. Given;

$$\text{Measured } V_{dsON} = I_{DSON}(2R_C) + I_{DSON}(R_{DSON})$$

Ujian persediaan MOSFET dan helaian data untuk ujian rintangan ON salir ke punca, r_{DS} , ditunjukkan dalam Rajah 2.2. Dengan mengandaikan rintangan sentuh, $R_C = 0.1 \Omega$, bincangkan isu-isu yang berkaitan dengan ujian persediaan ini. Diberikan:

$$V_{DSON} \text{ yang diukur} = I_{DSON}(2R_C) + I_{DSON}(R_{DSON})$$

(50 marks/markah)

...6/-

$r_{DS(ON)}$	Drain to Source On Resistance	$I_D=9A, V_{GS}=10V$	-	0.045	0.054	Ω
		$I_D = 4A, V_{GS} = 6V,$	-	0.050	0.075	
		$I_D=9A, V_{GS}=10V, T_C=175^\circ C$	-	0.126	0.146	

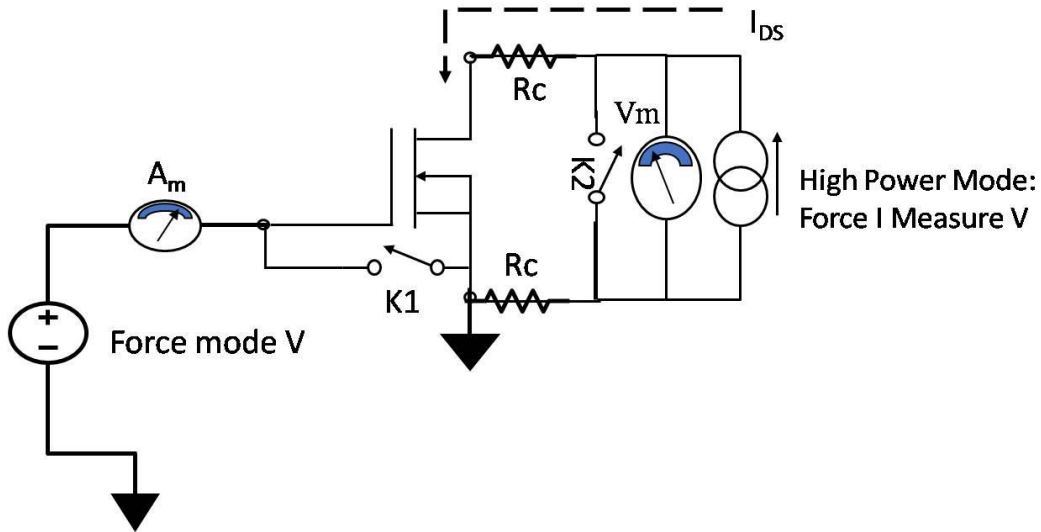


Figure 2.2
Rajah 2.2

3. Integrated circuit (IC) test development activities include these three (3) categories of testing which are analog, digital and mixed signal.

Aktiviti pembangunan pengujian untuk litar bersepadu (IC) melibatkan tiga (3) kategori ujian iaitu analog, digital dan isyarat tercampur.

- (a) Explain ONE main difference between analog and mixed signal tests. You may include examples where necessary.

Terangkan SATU perbezaan ketara di antara pengujian analog dan isyarat tercampur. Anda boleh berikan contoh-contoh jika perlu.

(20 marks/markah)

- (b) Suggest a feasible Test Flow for generic mixed-signal devices. You should have the flow diagram with ample explanation.

Cadangkan satu Aturan Pengujian yang mungkin untuk sesebuah peranti isyarat tercampur yang umum. Anda mestilah memberikan rajah aturan berserta penerangan yang secukupnya.

(30 marks/markah)

- (c) For the test specification as shown in Table 3, design the respective test plan and explain about the test.

Untuk satu spesifikasi pengujian seperti ditunjukkan dalam Jadual 3, hasilkan satu rekabentuk pelan pengujian yang terlibat dan terangkan tentang pengujian tersebut.

(50 marks/markah)

Table 3
Jadual 3

Shorts and Opens Resistance Specification

Parameter	Min	Max	Unit	Note
I/O Pad Resistance	250	1.5K	Ω	Short: Resistance < Min Open: Resistance > Max

4. Many mixed signal devices consist of combinations of amplifiers, filters, switches, ADC, DAC, PLL, and other types of specialized analog and digital functions. These can also be referred to as a system-on-chip (SoC).

Banyak peranti isyarat tercampur mengandungi kombinasi penguat, penyaring, suis, ADC, DAC, PLL, dan lain-lain fungsi analog dan digital yang khusus. Semua ini juga boleh dikatakan sebagai sistem-atas-cip (SoC).

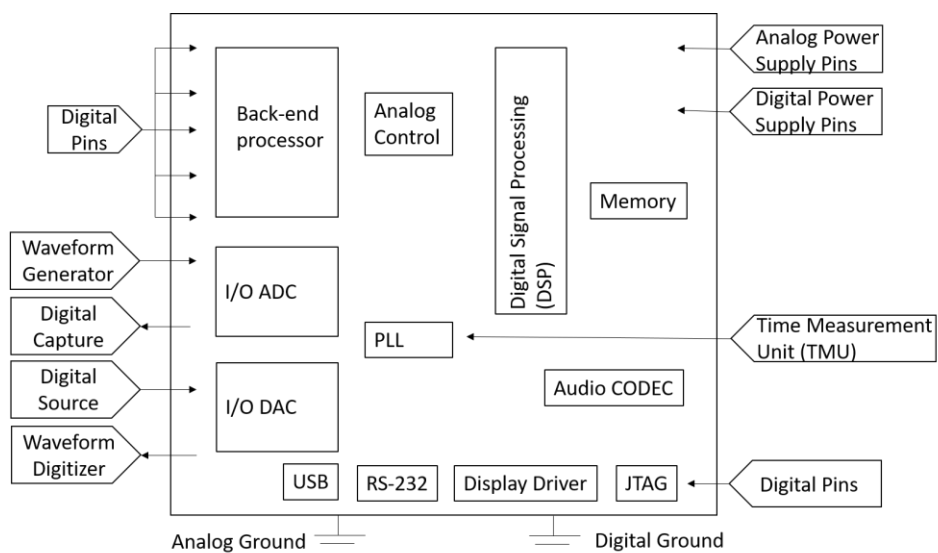


Figure 4 (a)

Rajah 4 (a)

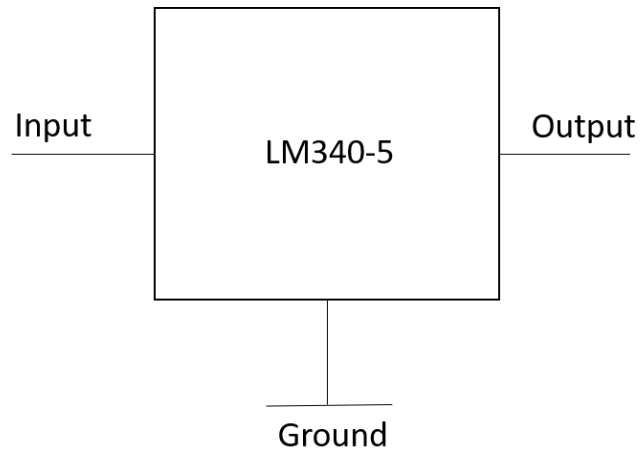


Figure 4 (b)

Rajah 4 (b)

- (a) Figure 4 (a) shows an example of an SoC device with mixed-signal **resources** (from Automated Test Equipment) connected to its pins. Explain the function of each of the mixed-signal resources.

*Rajah 4 (a) menunjukkan satu contoh peranti SoC dengan **punca** isyarat tercampur (dari Peralatan Pengujian Otomatik) bersambung dengan pin-pin SoC tersebut. Jelaskan fungsi setiap daripada punca isyarat tercampur tersebut.*

(20 marks/markah)

- (b) Figure 4 (b) shows a LM340-5 voltage regulator with 5 V DC output.

Rajah 4 (b) menunjukkan sebuah pengatur voltan dengan keluaran DC 5 V.

- (i) If the output of a 5 V voltage regulator varies from 5.10 V under no-load current condition to 4.85 V under a 5 mA maximum rated load current. Calculate the load/line regulation. Please specify either load or line regulation.

Jika keluaran pengatur voltan 5 V ini berubah dari 5.10 V dalam keadaan arus tiada-beban kepada 4.85 V dalam keadaan arus beban maksimum 5 mA. Kirakan pengatur beban/garisan tersebut. Tentukan sama ada pengatur beban atau garisan.

(10 marks/markah)

- (ii) If the output of a 5 V voltage regulator varies from 5.05 V to 4.95 V when the input voltage is changed from 14 V to 6 V under a maximum load condition of 10 mA. Calculate the load/line regulation. Please specify either load or line regulation.

Jika keluaran pengatur voltan 5 V ini berubah dari 5.05 V kepada 4.95 V apabila voltan masukan diubah daripada 14 V kepada 6 V dalam keadaan arus beban maksimum 10 mA. Kirakan pengatur beban/garisan tersebut. Tentukan sama ada pengatur beban atau garisan.

(10 marks/markah)

- (c) Referring to Figure 4 (b), assuming the input voltage is 10 V, create a complete test plan for each of the DC test;

Merujuk kepada Rajah 4 (b), andaikan voltan masukan ialah 10 V, hasilkan pelan pengujian lengkap untuk setiap ujian DC ini;

- (i) $V_{out} @ I_{load} = 0$; upper and lower specification of 5.050 V and 4.950 V
spesifikasi tinggi dan rendah ialah 5.050 V dan 4.950 V

(20 marks/markah)

...10/-

- (ii) V_{out} @ $I_{load} \neq 0$; upper and lower specification of 5.000 V and 4.900 V

spesifikasi tinggi dan rendah ialah 5.000 V dan 4.900 V

(20 marks/markah)

- (iii) I_{GND} @ $I_{load} \neq 0$; upper and lower specification of 18 μA V and 5 μA

spesifikasi tinggi dan rendah ialah 18 μA V and 5 μA

(20 marks/markah)

5. (a) (i) Describe the purpose of performing a functional test in the semiconductor device test structure.

Terangkan matlamat ujian fungsi dalam struktur ujian peranti semikonduktor.

(4 marks/markah)

- (iii) Explain the steps involved in performing the functional test.

Terangkan langkah-langkah yang terlibat dalam menjalankan ujian fungsi tersebut.

(16 marks/markah)

- (b) (i) In level setup, the parameters involved in testing are V_{IH} , V_{IL} , V_{OH} , V_{OL} , I_{OH} and I_{OL} . Explain their importances.

Dalam ujian peringkat, parameter-parameter yang terlibat adalah V_{IH} , V_{IL} , V_{OH} , V_{OL} , I_{OH} and I_{OL} . Terangkan kepentingan-kepentingan mereka.

(12 marks/markah)

- (ii) There are two options for VOH/VOL test. State and explain the steps involved in performing each of these tests. Use a circuit configuration to aid your explanation.

Terdapat dua pilihan untuk ujian VOH/VOL. Nyatakan dan terangkan langkah-langkah yang terlibat dalam menjalankan ujian-ujian tersebut. Gunakan konfigurasi litar untuk membantu penerangan anda.

(40 marks/markah)

- (c) Sketch the input signal given by a vector data as **(1 0 1)** in the following formats:

*Lakarkan isyarat masukan yang diberikan oleh data vektor sebagai **(1 0 1)** dalam format-format seperti berikut:*

- (i) RZ format;
Format RZ;
- (ii) RO format;
Format RO;
- (iii) SBC format;
Format SBC;
- (iv) DNRZ format
Format DNRZ.

The edge timings are at the 25% and 75% of a clock cycle respectively.

Pemasaan pinggir berada di 25% dan 75% pusingan jam.

(28 marks/markah)