



Second Semester Examination  
Academic Session 2017/2018

May/June 2018

**EPE442 – Advanced Semiconductor Manufacturing Technology**  
**[Teknologi Pembuatan Semikonduktor Termaju]**

**Duration: 3 hours**  
**[Masa: 3 jam]**

---

Please check that this examinations paper consists of **TEN [10]** printed pages questions before you begin the examination.

*[Sila pastikan bahawa kertas soalan ini mengandungi **SEPULUH [10]** mukasurat bercetak sebelum anda memulakan peperiksaan.]*

**INSTRUCTIONS** : Answer ALL FIVE [5] questions.  
**ARAHAN** : Jawab **SEMUA LIMA [5]** soalan.]

In the event of any discrepancies, the English version shall be used.

*[Sekiranya terdapat sebarang percanggahan pada soalan peperiksaan, versi Bahasa Inggeris hendaklah diguna pakai.]*

1. [a] Malaysia is the fourth best country for investment this year (2018), according to US News, which has ranked its top 20 list of “Best Countries To Invest In” based on World Bank criteria. The World Bank highlighted four factors – people, environment, relationships and framework – to qualify as a country worthy for investment. (*source: NST 07 March 2018*) Say, because of Malaysian government’s tax incentives and recent ranking as 4<sup>th</sup> best country to invest in, an international investor interested to invest a new wafer fabrication plant in Malaysia. As local industrial consultant hired by the investor, you are required to outline the necessary analysis in assisting them in identifying the location of the new wafer-fab plant in Malaysia. Summarize your proposal analysis by outlining FOUR (4) important factors in assisting them in making a decision on the location.

*Malaysia adalah negara keempat terbaik untuk pelaburan tahun ini (2018), menurut US News, yang menyediakan kedudukan 20 senarai "Negara Terbaik Untuk Melabur" berdasarkan kriteria Bank Dunia. Bank Dunia menekankan empat faktor - orang, persekitaran, hubungan dan kerangka - untuk memenuhi syarat sebagai negara yang berbaloi untuk pelaburan. (sumber: NST 07 Mac 2018)*

*Katakanlah, kerana insentif cukai kerajaan Malaysia dan kedudukan terkini sebagai negara terbaik ke-4 untuk melabur, satu pelabur antarabangsa berminat melabur loji fabrikasi wafer baru di Malaysia. Sebagai perunding industri tempatan yang diupah oleh pelabur, anda dikehendaki menggariskan analisis yang diperlukan untuk membantu mereka memuktamadkan lokasi kilang wafer-fab baru di Malaysia. Simpulkan analisis cadangan anda dengan menggariskan EMPAT (4) faktor-faktor penting dalam membantu mereka membuat keputusan mengenai lokasi.*

**(40 marks/markah)**

- [b] Wafer (device) fabrication plant generates large amounts of gaseous and chemical wastes, wastewater and other industrial wastes. Majority of these wastes may harm surrounding peoples. Suggest to the semiconductor industry on what they should do in term of environment and sustainability. Compose FOUR (4) suggestions with appropriate examples to them.

*Loji fabrikasi Wafer (peranti) menjana sejumlah besar sisa gas dan bahan kimia, sisa air buangan dan sisa industri lain. Majoriti sisa ini boleh membahayakan masyarakat sekitar. Cadangkan kepada industri semikonduktor apa yang harus mereka lakukan dari segi persekitaran dan kelestarian. Majukan EMPAT (4) cadangan dengan contoh-contoh yang sesuai kepada mereka.*

**(40 marks/markah)**

- [c] In a clean room class ISO 4, if we expose a 300-mm wafer for 5 minute to an air stream under a laminar-flow condition at 20 m/min, how many dust particles (larger than  $0.5 \mu\text{m}$ ) will land on the wafer?  
(Hint: maximum particle/ $\text{m}^3$  for clean room class ISO 1( $\geq 0.5 \mu\text{m}$ ) is 0.352).

Dalam suatu bilik bersih kelas ISO 4 , jika kita dedahkan sekeping wafer 300 mm selama 5 minit untuk aliran udara di bawah keadaan aliran laminar pada kelajuan 20 m /min , berapa banyakkah habuk (lebih besar daripada  $0.5 \mu\text{m}$  ) akan mendarat di atas wafer tersebut?

(Petunjuk: zarah maksimum /  $\text{m}^3$  untuk bilik bersih kelas ISO 1 ( $\geq 0.5 \mu\text{m}$  ) adalah 0.352 ).

**(20 marks/markah)**

2. [a] The seed crystal used in the Czochralski process is usually necked down to a small diameter (~ 5.5 mm) as compared to huge ingot diameter ( 50 mm to 300 mm)

- (i) Explain TWO (2) reasons of small seed dimension.  
(ii) If the critical-yield strength of silicon is  $2 \times 10^6 \text{ g/cm}^2$ , calculate the maximum length of a silicon ingot 200 mm in diameter that can be supported by such a seed. Assume Si density  $5.23 \text{ g/cm}^3$ .

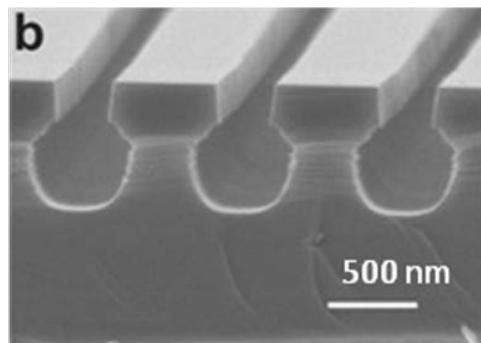
Benih kristal digunakan dalam proses Czochralski biasanya berdiameter kecil (~ 5.5 mm ) berbanding dengan diameter jongkong yang besar ( 50 mm hingga 300 mm)

- (i) Terangkan DUA ( 2 ) sebab untuk dimensi benih kristal yang kecil.  
(ii) Jika kekuatan kritikal-alah silikon adalah  $2 \times 10^6 \text{ g / cm}^2$  , tentukan panjang maksimum jongkong silikon bergaris pusat 200 mm yang boleh disokong oleh benih kristal tersebut. Andaikan ketumpatan Si adalah  $5.23 \text{ g / cm}^3$ .

**(30 marks/markah)**

- [b] If you are given a task to fabricate a microstructure as shown in Figure Q2[b] on silicon substrate using wet etching process. Describe the wet etching chemistries and mechanism in achieving this microstructure. Note: Top square structure is Silicon Dioxide and bottom structure is silicon substrate.

*Jika anda diberi tugas untuk membentuk mikrostruktur seperti yang ditunjukkan dalam Gambarajah S2[b] atas substrat silikon menggunakan proses punaran basah. Terangkan proses-proses kimia punaran basah dan mekanisma yang sesuai untuk mencapai mikrostruktur ini. Nota : Struktur persegi atas adalah Silikon Dioksida dan struktur bawah adalah substrat silikon.*



**Figure Q2[b]**  
*Gambarajah S2[b]*

(30 marks/markah)

- [c] In semiconductor manufacturing, implant department does the doping process,

- (i) What are the advantages of ion implantation as compared to the diffusion technique?
- (ii) Why we need an additional annealing step at temperature about 900 °C after ion implantation of dopant on silicon substrate.

*Dalam pembuatan semikonduktor, jabatan implan yang menjalankan proses pendopan,*

- (i) Apakah kelebihan implantasi ion berbanding teknik penyebaran?
- (ii) Terangkan mengapa kita perlu satu langkah penyepuhlindapan tambahan pada suhu kira-kira 900 °C selepas implantasi ion pendopan pada substrat silikon.

(40 marks/markah)

...5/-

3. [a] An established optical lithography process using G-line illumination ( $\lambda = 436 \text{ nm}$ ) can produce a minimum printable feature ( $= k \cdot \lambda / \text{NA}$ ) of  $0.5 \mu\text{m}$  with a Depth of Focus (DOF =  $\lambda / 2(\text{NA})^2$ ) of  $1.0 \mu\text{m}$ . A new IC product requires a minimum printable feature of  $0.3 \mu\text{m}$  with a Depth of Focus =  $0.5 \mu\text{m}$ . Three optical steppers are available with specifications as shown in Table Q3[a]. Assuming the technology factor  $k$  for minimum feature remains the same, which stepper will meet both the minimum feature and DOF requirements? Show calculations to justify your choice.

*Proses litografi optik ditubuhkan menggunakan G-garis pencahayaan ( $\lambda = 436 \text{ nm}$ ) boleh menghasilkan ciri cetak minimum ( $= k \cdot \lambda / \text{NA}$ )  $0.5 \mu\text{m}$  dengan Kedalaman Focus (DOF =  $\lambda / 2(\text{NA})^2$ ) ialah  $1.0 \mu\text{m}$ . Produk baru IC memerlukan ciri cetak minimum  $0.3 \mu\text{m}$  dengan Kedalaman Focus =  $0.5 \mu\text{m}$ . Tiga stepper optik boleh didapati dengan spesifikasi seperti yang ditunjukkan dalam Jadual S3 [a]. Dengan andaian faktor teknologi  $k$  untuk ciri minimum tetap sama, stepper yang manakah akan memenuhi kedua-dua ciri-ciri keperluan minimum dan DOF? Tunjukkan kiraan untuk mewajarkan pilihan anda.*

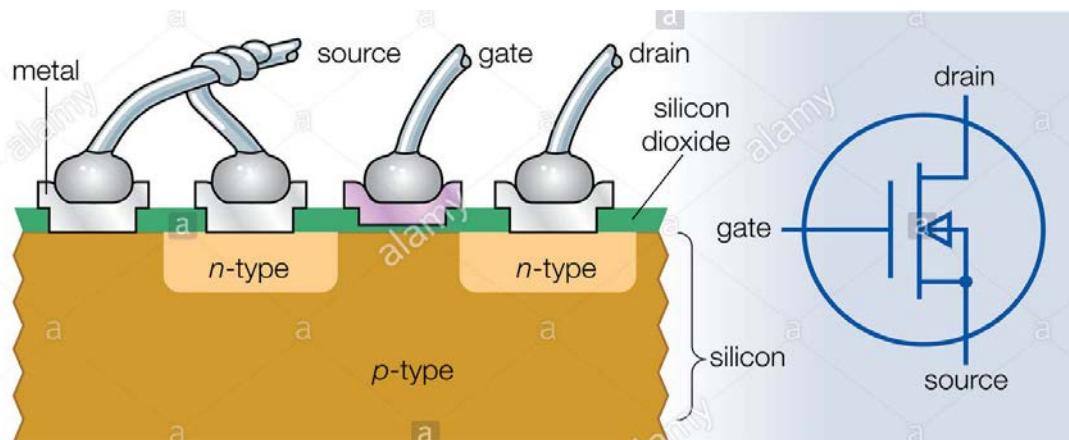
**Table Q3[a]**  
*Jadual S3[a]*

Stepper	$\lambda$	Numerical Aperture (NA)
Stepper A	365 nm (I-line)	0.65
Stepper B	248 nm (excimer laser)	0.55
Stepper C	193 nm (water immersion)	0.4

(40 marks/markah)

- [b] Figure Q3[b] shows a schematic of N channel metal-oxide semiconductor field-effect transistor (MOSFET) and its electronic symbol. Starting with a P-type Si wafer, suggest the process sequence (in the left column) and sketch the cross-sections of the structure after each fabrication step (in the right column).

*Gambarajah S3[b] menunjukkan skematik transistor kesan ruang semikonduktor logam-oksida saluran N (MOSFET) dan simbol elektroniknya. Bermula dengan wafer silikon jenis-P, cadangkan urutan proses (di ruang sebelah kiri) dan lakarkan keratan rentas struktur selepas setiap langkah fabrikasi (di ruang sebelah kanan).*



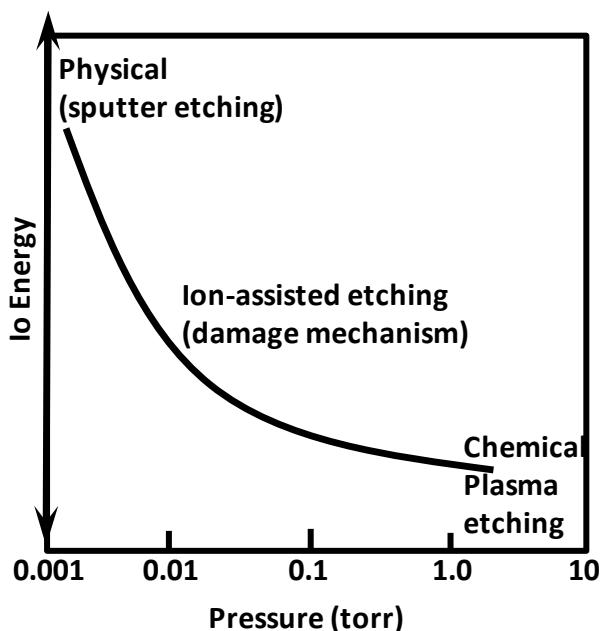
**Figure Q3[b]**  
*Gambarajah S3[b]*

(60 marks/markah)

4. [a] Figure Q4[a] illustrates the three different etching mechanisms responsible for plasma etching as functions of ion bombardment energy and gas pressure.
- Explain why physical sputtering dominates at high ion energy and low pressure. Do you expect this etching to be isotropic or anisotropic?
  - Explain why chemical etching dominates at low ion energy and at high pressure. Do you expect this etching to be isotropic or anisotropic?

*Gambarajah S4[a] menggambarkan tiga mekanisme punaran yang berbeza yang bertanggungjawab untuk punaran plasma sebagai fungsi tenaga hentaman ion dan tekanan gas.*

- Terangkan mengapa penyebaran fizikal menguasai tenaga ion tinggi dan tekanan rendah. Adakah anda mengharapkan punaran ini menjadi isotropik atau anisotropik?
- Terangkan mengapa punaran kimia menguasai tenaga ion rendah dan tekanan tinggi. Adakah anda mengharapkan punaran ini menjadi isotropik atau anisotropik?

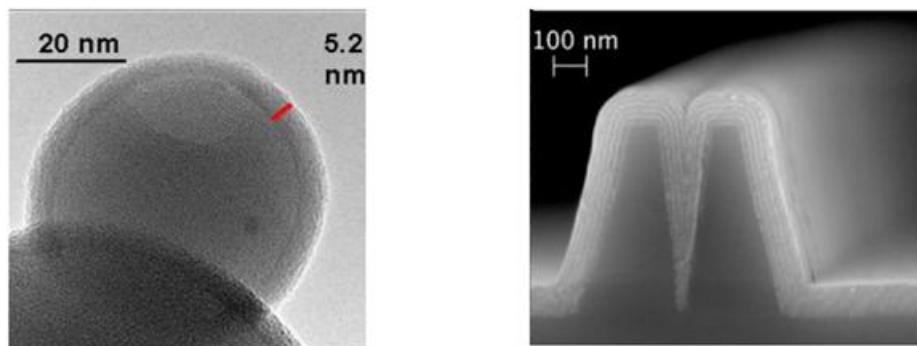


**Figure Q4[a]**  
Gambarajah S4[a]

(40 marks/markah)

- [b] **Figure Q4[b]** shows SEM images of silicon nanostructures coated with a few nanometer thick (uniform thickness) of Alumina. Explain on how to obtain these types of coating.

Gambarajah S4[b] menunjukkan imej-imej SEM untuk nanostruktur silikon yang bersalut dengan beberapa nanometer tebal (ketebalan seragam) Alumina. Terangkan kaedah bagaimana untuk mendapatkan jenis-jenis salutan ini.



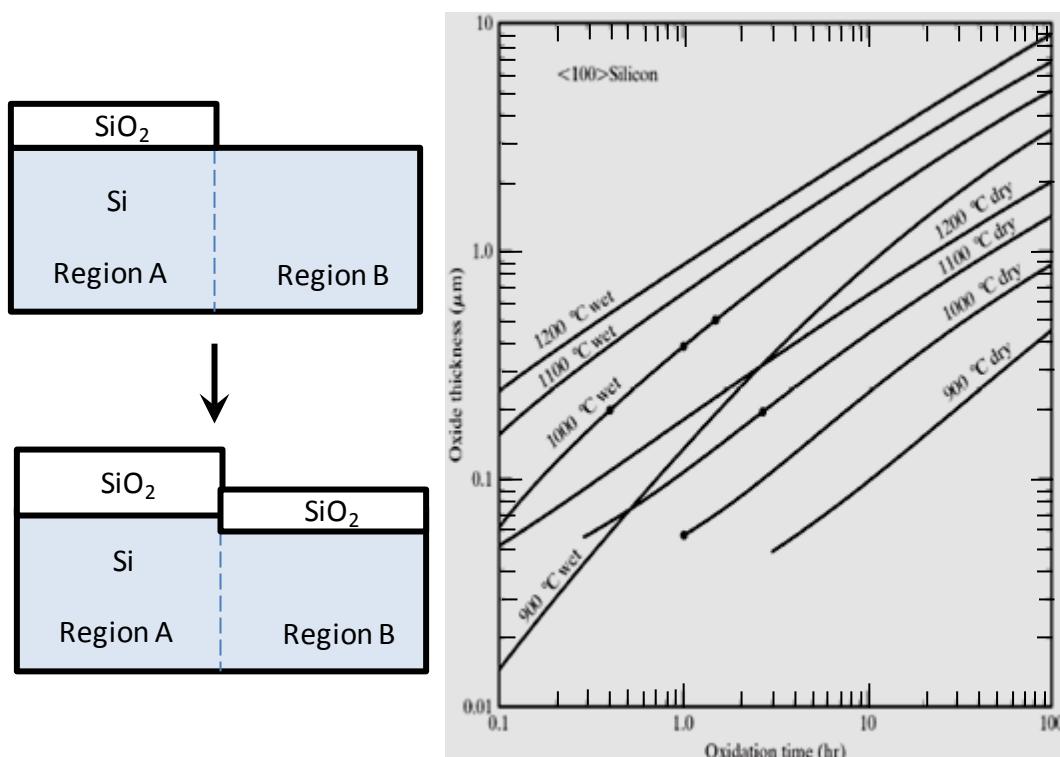
**Figure Q4[b]**  
Gambarajah S4[b]

(30 marks/markah)

...8/-

- [c] As shown in Figure Q4[c] left, a bare Si (100) wafer is oxidized for 1 hour at temperature  $1100^{\circ}\text{C}$  in dry  $\text{O}_2$ . It is then photomasked and has the oxide removed over half of the wafer. The whole wafer is then re-oxidized in steam at temperature  $1000^{\circ}\text{C}$  for 30 minutes. Use the oxidation charts in Figure Q4[c] right to estimate the final oxide thickness in Region A and Region B.

Seperti yang ditunjukkan dalam rajah S4[c] kiri, Si (100) wafer telah dioksidakan selama 1 jam pada suhu  $1100^{\circ}\text{C}$  menggunakan  $\text{O}_2$  kering. Ia kemudian difototopengkan dan separuh daripada oksida yang terbentuk dikeluarkan daripada wafer. Wafer tersebut kemudiannya dioksidakan semula dalam wap pada suhu  $1000^{\circ}\text{C}$  selama 30 minit. Gunakan carta pengoksidaan dalam Gambarajah S4[c] kanan untuk menganggarkan ketebalan oksida terakhir di kawasan A dan kawasan B.



**Figure Q4[c]**  
Gambarajah S4[c]

(30 marks/markah)

5. [a] Why the Final Test is required after the packaging assembly processes completed, even though a similar test was performed at earlier wafer fabrication process.

*Mengapa Ujian Akhir diperlukan selepas proses pemasangan pembungkusan selesai, walaupun ujian yang sama telah dilakukan pada proses fabrikasi wafer terdahulu.*

**(20 marks/markah)**

- [b] Describe recent advances in flexible electronics. List the advantages of flexible circuit as compared to current rigid printed circuit board (PCB) technology.

*Terangkan kemajuan terkini dalam elektronik fleksibel. Senaraikan kelebihan litar fleksibel berbanding teknologi papan litar bercetak (PCB) tegar masakini.*

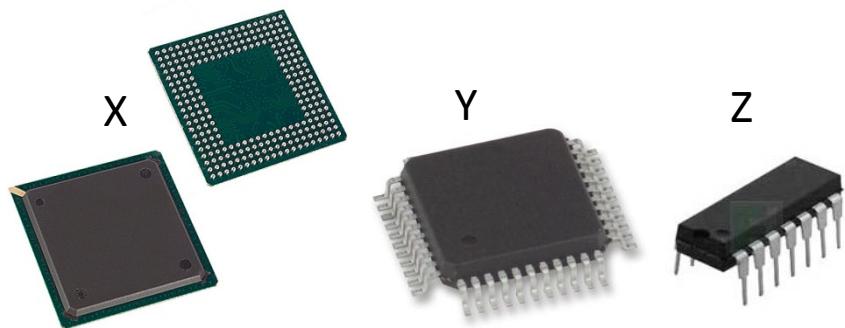
**(30 marks/markah)**

- [c] If the packages in Figure Q5[c] are components of a system board, figure out on how to mount these packages onto a double-sided printed circuit board (PCB). Package Y is mounted on the opposite side to package X and package Z.

- (i) Identify the packages (X, Y and Z)
- (ii) Construct the mounting process flow on a double sided board.

*Jika pakej dalam Gambarajah S5 [c] adalah komponen kepada papan sistem, cari kaedah bagaimana untuk melekapkan pakej ini ke papan litar bercetak bermuka-dua (PCB). Pakej Y akan dipasang di sebelah yang bertentangan dengan pakej X dan pakej Z.*

- (i) Kenal pasti setiap pakej (X, Y dan Z)
- (ii) Bina aliran proses pemasangan keatas papan litar bercetak bermuka dua.



**Figure Q5[c]**  
*Gambarajah S5[c]*

**(50 marks/markah)**

**- 000Oooo -**