

---

UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Pertama  
Sidang Akademik 2004/2005

Oktober 2004

**EEE 340 – ELEKTRONIK ANALOG II**

Masa : 3 Jam

---

**ARAHAN KEPADA CALON:-**

Sila pastikan kertas peperiksaan ini mengandungi **SEMBILAN (9)** muka surat bercetak dan **ENAM (6)** soalan sebelum anda memulakan peperiksaan ini.

Jawab **LIMA (5)** soalan.

Agihan markah diberikan di sut sebelah kanan soalan berkenaan.

Semua soalan hendaklah dijawab di dalam Bahasa Malaysia.

1. (a) Berdasarkan kepada Gambarajah 1, dengan  $I_{TAIL}$  bersamaan dengan kosong. Kirakan nilai  $R_{TAIL}$  dan  $R_C$ . Diberi bezaan rintangan ke dalam adalah  $2M\Omega$ , bezaan gandaan voltan adalah 500 dan CMRR bersamaan dengan 500.

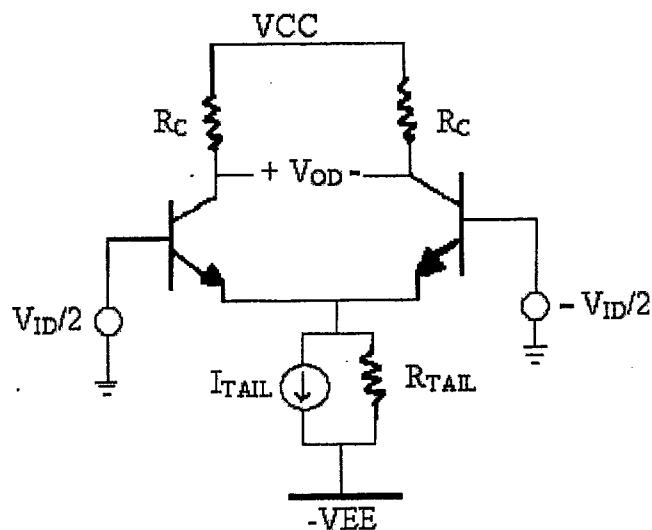
*Based on Figure 1 assume that  $I_{TAIL}$  is equal to zero. What are the values of  $R_{TAIL}$  and  $R_C$  given the differential input resistance of  $2M\Omega$ , differential voltage gain of 500 and CMRR of 500.*

(40 markah/marks)

- (b) Apakah nilai minimum VCC dan VEE yang memberi prestasi litar yang sama dengan mengekalkan transistor di dalam kawasan aktif terhadapan. Abaikan  $r_b$ ,  $r_\mu$  dan  $r_o$ .

*What are the minimum values of VCC and VEE that will yield this performance while keeping the transistors biased in the forward active region. Neglect  $r_b$ ,  $r_\mu$  and  $r_o$ .*

(60 markah/marks)



Gambarajah 1  
Figure 1

2. (a) Terbitkan persamaan rangkap pindah  $v_o/v_s$  bagi litar di Gambarajah 2.

*Derive the gain transfer function  $v_o/v_s$  common-collector circuit in Figure 2.*

(40 markah/marks)

- (b) Terbitkan persamaan rintangan masukan bagi pengumpul sepunya.

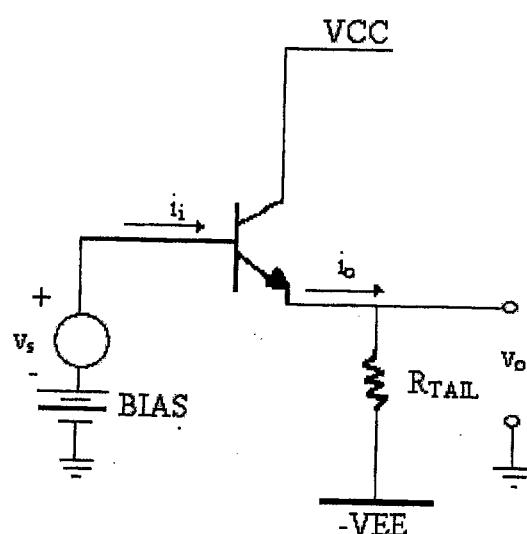
*Derive the input resistance of the common collector.*

(30 markah/marks)

- (c) Hasilkan persamaan rintangan luar bagi pengumpul sepunya.

*Derive the output resistance of the common collector.*

(30 markah/marks)



Gambarajah 2  
Figure 2

3. Gambarajah 3 menunjukkan litar pembeza. Sila ambil perhatian bahawa kedua-dua rintangan tapak mempunyai nilai yang berlainan dan anggap  $v_{in}$  adalah isyarat kecil.

*Figure 3 shows the differential circuit configuration. Notice that the base resistors are not equal and  $v_{in}$  treated as a small signal.*

- (a) Kirakan arus pemancar bagi setiap transistor.

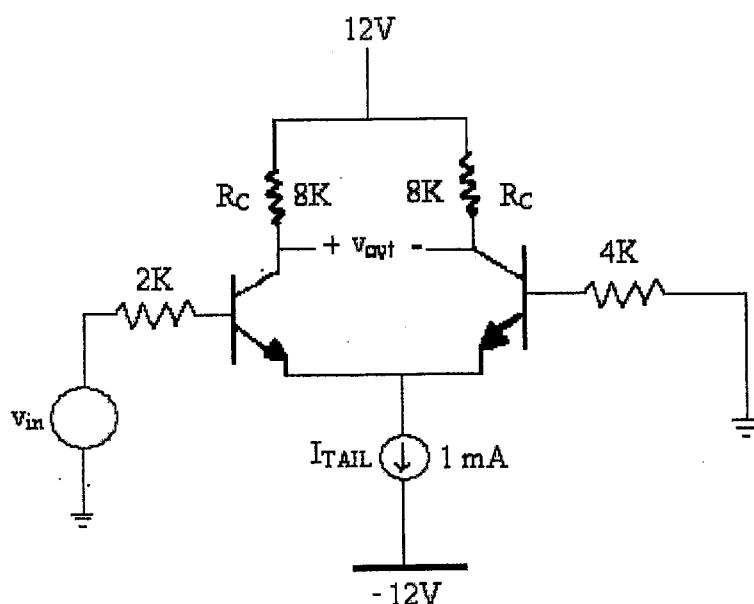
*Calculate the emitter currents of each transistor.*

(50 markah/marks)

- (b) Nilai paling besar  $V_{out}$  sebelum herotan serius berlaku

*The largest peak value of  $V_{out}$  before serious distortion.*

(50 markah/marks)



Gambarajah 3  
Figure 3

4. Adalah diketahui bahawa penggunaan suapbalik negatif boleh mengurangkan gandaan litar suapbalik. Walaubagaimanapun, jalur lebar akan bertambah secara berkadar terus, ketidak linearan serta herotan isyarat juga akan berkurangan

*It is known that feedback configuration reduces the gain of feedback amplifier circuits. However, the bandwidth is widened proportionally, reduces nonlinearity, and also its signal distortion.*

- (a) Lakarkan kesemua empat blok suapbalik negatif bersama jadual parameter berkenaan yang menunjukkan nilai gandaan, rintangan masukan, dan rintangan keluaran jika parameter tanpa suapbalik (gelung terbuka) adalah gandaan A, rintangan masukan  $R_i$ , dan rintangan keluaran  $R_o$

*Sketch the all four negative feedback blocks with their respective parameters value table for gain, input resistance, and output resistance if the parameters without feedback (open-loop) are given as gain A, input resistance  $R_i$ , and output resistance  $R_o$*

(60%)

- (b) Faktor gandaan suapbalik gelung-tertutup ialah  $\beta=0.8$  dan gandaan gelung-terbuka diberi sebagai;  $A(s) = A_o / [1 + s(2\pi f_H)] = 250/[1 + (s/200\pi)]$

*The feedback factor of closed-loop amplifier is  $\beta=0.8$  and the open-loop gain is expressed as;  $A(s) = A_o / [1 + s(2\pi f_H)] = 250/[1 + (s/200\pi)]$*

- (i) Tentukan gandaan frekuensi rendah  $A_{LF}$  bagi gelung-tertutup (10%)

*Determine the closed -loop low frequency gain  $A_{LF}$*

- (ii) Tentukan lebar jalur gelung-tertutup BW (10%)

*Determine the closed-loop bandwidth BW*

...6/-

- (iii) Tentukan gandaan lebar jalur  $A_o f_H$  (10%)  
*Determine the gain-bandwidth  $A_o f_H$*

- (iv) Plot graf yang menunjukkan gandaan gelung-terbuka ( $20\log A_o$ ) dan gandaan gelung tertutup ( $20\log(A_o/[1 + \beta A_o])$ ) terhadap frekuensi dengan menunjukkan setiap frekuensi potong berkenaan.

*Plot the graphs that shows the open-loop gain ( $20\log A_o$ ) and closed-loop gain ( $20\log(A_o/[1 + \beta A_o])$ ) versus frequency that specify each cutoff frequencies.*

(10%)

5. (a) Rekabentuk dan lakarkan penapis aktif laluan rendah peringkat pertama supaya menghasilkan frekuensi potong tinggi  $f_o = 1\text{KHz}$  dengan gandaan jalur laluan sebanyak 4. Jika frekuensi dikehendaki diubah kepada  $f_n = 1.5\text{KHz}$ , kirakan nilai perintang yang baru  $R_n$

*Design and sketch a first order active low pass filter to give a high cutoff frequency of  $f_o = 1\text{KHz}$  with pass band gain of 4. If the desired frequency is changed to  $f_n = 1.5\text{KHz}$ , calculate the new value of resistor,  $R_n$*

(50%)

- (b) Rekabentuk penapis laluan jalur sempit seperti Gambarajah 4, berikut supaya frekuensi tengah  $f_c = 1\text{KHz}$ ,  $Q = 4$  dan gandaan laluan  $K_{PB} = 8$

*Design a narrow band pass filter (BPF) as in the following Figure 4, such that the center frequency,  $f_c = 1\text{KHz}$ ,  $Q = 4$ , and pass band gain  $K_{PB} = 8$ .*

(30%)

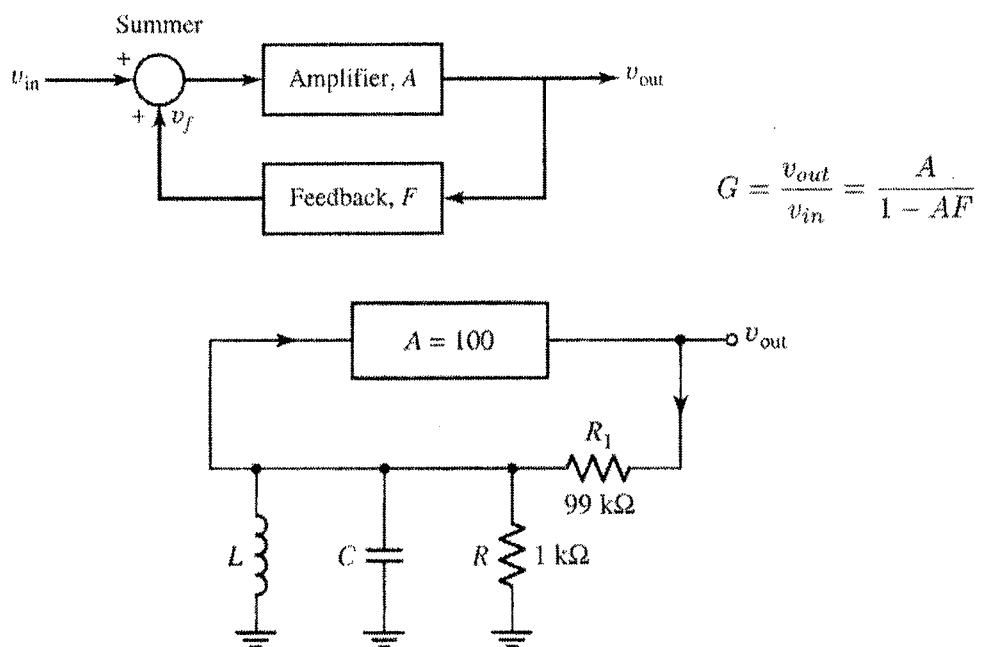
- (c) Lakarkan litar setara penapis laluan terhad di atas.

*Sketch the equivalent circuit for the above BPF.*

(10%)

6. Gambarajah 5 di bawah menunjukkan blok litar suapbalik positif yang memberikan gandaan penguat ideal sebanyak 100 V/V.

*The following Figure 5 shows a positive feedback block diagram that has the gain of ideal amplifier 100 V/V.*



Gambarajah 5  
Figure 5

- (a) Dengan menganggap penguat mempunyai rintangan masukan infiniti dan rintangan keluaran sifar, untuk dapatkan fungsi pindah yang boleh mengaitkan litar penguat ini kepada pengayun sinusoid.

*Assume the amplifier has infinite input and zero output impedance, to find a suitable transfer function that relates this amplifier to a sinusoidal oscillator.* (30%)

- (b) Tentukan magnitud gandaan gelung AF pada frekuensi resonans dan juga kaitan antara frekuensi resonans terhadap L dan C.

*Determine the loop gain magnitude of AF at resonant frequency and the relationship between resonant frequency towards L and C.*

(40%)

- (c) Secara praktikal, jelaskan fenomena yang berlaku sekiranya R dipilih lebih besar sedikit daripada  $1K\Omega$  dan apa yang berlu dilakukan untuk menstabilkan ayunan isyarat sinusoid.

*In practice, clarify the phenomenon may occur if R is chosen to be slightly higher than  $1K\Omega$  and what is needed to sustain sinusoidal oscillations.*

(30%)