
UNIVERSITI SAINS MALAYSIA

**Peperiksaan Kursus Semasa Cuti Panjang
Sidang Akademik 2006/2007**

Jun 2007

EEE 340 – ELEKTRONIK ANALOG II

Masa: 3 jam

Sila pastikan bahawa kertas peperiksaan ini mengandungi TUJUH muka surat bercetak sebelum anda memulakan peperiksaan ini.

Kertas soalan ini mengandungi ENAM soalan.

Jawab LIMA soalan.

Mulakan jawapan anda untuk setiap soalan pada muka surat yang baru.

Agihan markah bagi setiap soalan diberikan di sudut sebelah kanan soalan berkenaan.

Jawab semua soalan dalam bahasa Malaysia.

1. (a) Lukiskan gambarajah bagi tenggelam arus NMOS.

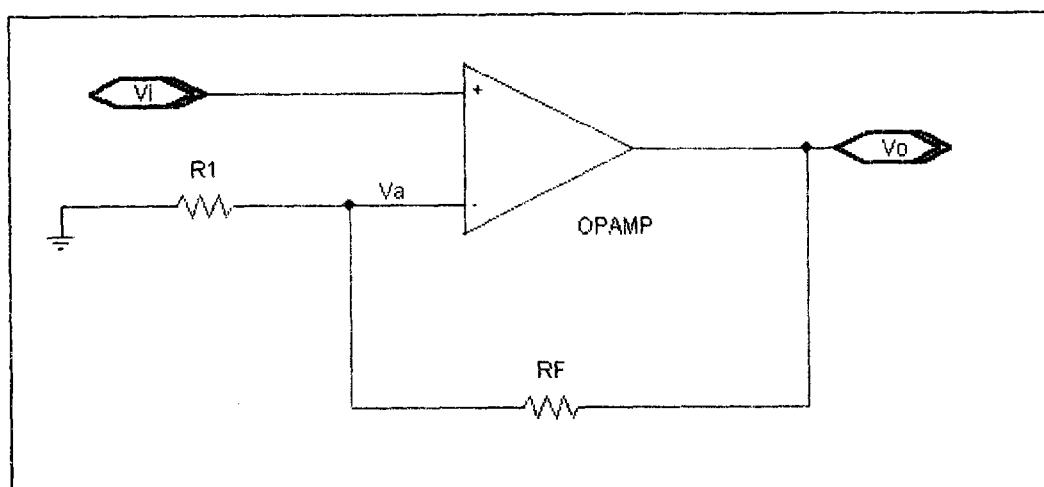
Draw basic NMOS current sink.

(25%)

- (b) Sekiranya beban kepada tenggelam arus ialah $100 \mu\text{A}$, hitungkan rintangan keluaran.

If the load of the current sink is $50 \mu\text{A}$, calculate the output resistance.

(25%)



Gambarajah 1
Figure 1 Non Inverting Opamp

Penguat kendalian unggul digunakan pada litar dalam gambarajah 1. Sekiranya $R1=5 \text{ k}\Omega$ dan $RF=50 \text{ k}\Omega$.

An ideal operational amplifier is used in Figure 1. With $Vi = 0.01 \text{ V}$, $R1=5 \text{ k}\Omega$ and $RF=50 \text{ k}\Omega$.

- (i) Dengan menggunakan prinsip pembahagi voltan untuk $R1$, RF . Hitungkan voltan keluaran Vo ?

Considering the voltage divider $R1$, RF . What must output voltage Vo be?

(25%)
...3/-

(iii) Hitungkan gandaan voltan

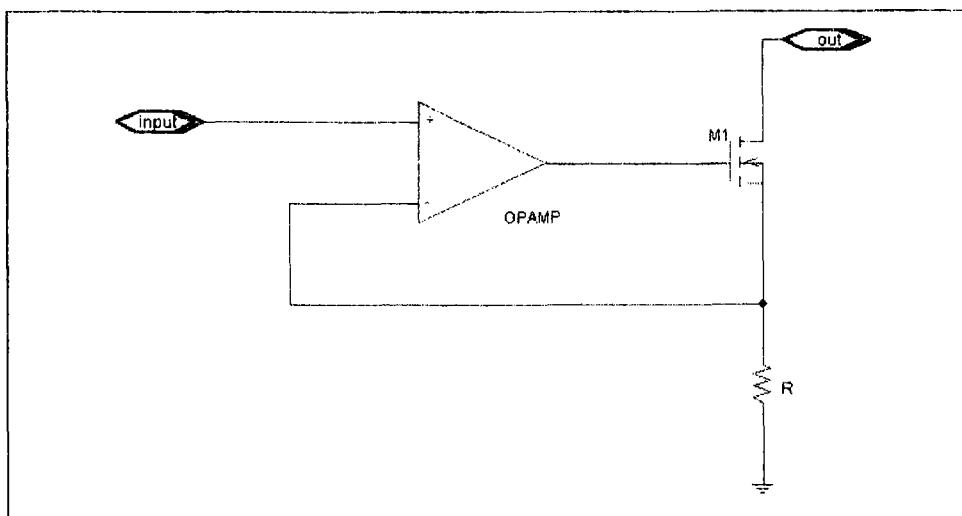
Calculate the voltage gain.

(25%)

2. (a) Terangkan positif dan negatif suapbalik.

Explain positive feedback and negative feedback.

(25%)



Gambarajah 2
Figure 2 transconductance circuit

(b) Kirakan kealiran transistor bagi litar di dalam Gambarajah 2.

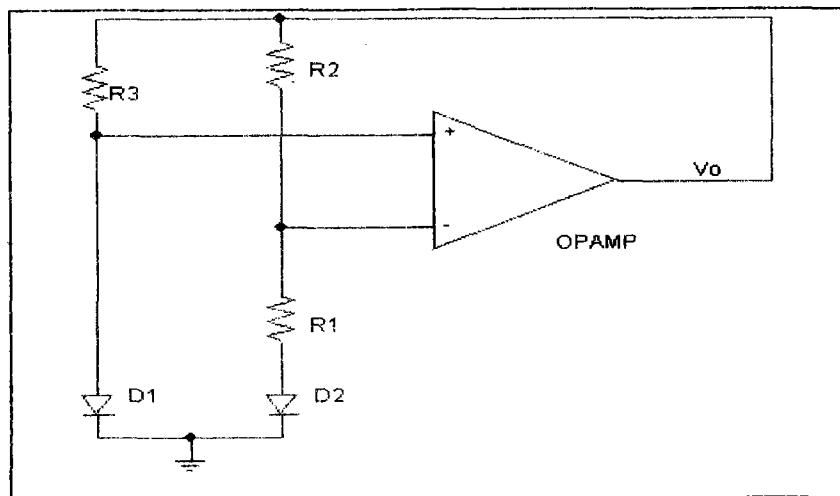
With some explanations and calculation derive the transconductance of the whole circuit as shown in Figure 2.

(75%)

3. (a) Terangkan ciri-ciri dan kegunaan rujukan voltan.

Explain the characteristics and usage of voltage reference.

(25%)



Gambarajah 3: Litar Rujukan voltan

Figure 3

Gambarajah 3 menunjukkan litar rujukan voltan. Huraikan keluaran voltan, V_o.

Figure 3 shows basic voltage reference circuit using op-amp, resistors and diodes. Derive output voltage, V_o.

(75%)

4. Rajah 4 menunjukkan penguat penambahan.

Figure 4 shows a summing amplifier.

- (a) Berikan persamaan V_{OUT} .

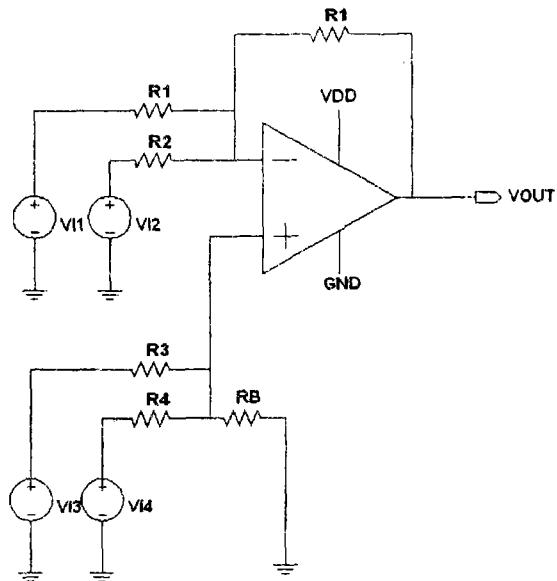
Give the output voltage V_{OUT} .

(50%)

- (b) Diberi $V_{OUT} = -10V_{I1} - 4V_{I2} + 5V_{I3} + 2V_{I4}$. Rekakan penguat penambahan dengan memberikan nilai pada rintangan di dalam gambarajah.

Given the $V_{OUT} = -10V_{I1} - 4V_{I2} + 5V_{I3} + 2V_{I4}$. Design the summing amplifier by giving each of every resistor their respective values.

(50%)



Rajah 4

Figure 4

5. (a) Terangkan prinsip operasi PMOS. Tunjukkan garisan plot I-V daripada keratan rentas gambarajah terangkan konsep lubang pada setiap kawasan operasi.

Explain the operating region of PMOS. Show the I-V curve and explain the concept of holes from the cross sectional diagram on each operating region.

(50%)

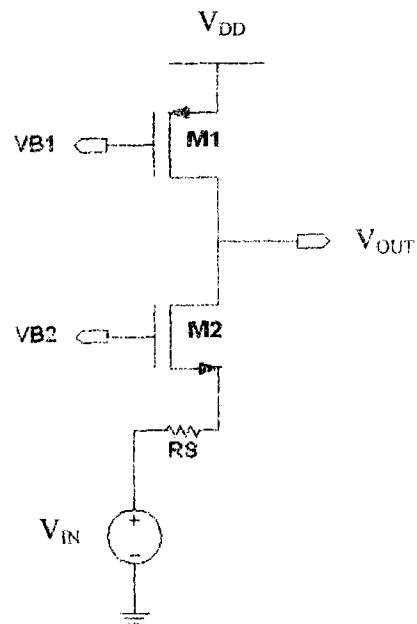
- (b) Dalam latihan praktikal anda di Intel, anda telah diarahkan supaya membina litar pasangan pembeza menggunakan proses $0.18 \mu m$ Silterra. Anda juga hendaklah memastikan semua transistor di dalam rekaan anda berkerja di dalam kawasan tepu. Oleh kerana pincangan di dalam litar anda adalah sangat ketat, anda hanya mempunyai $250 \text{ mV } V_{DSAT}$ dan menganggap bahawa $\mu_n Cox_n = 134 \frac{\text{cm}^2}{\text{V.s}}$ dan $\mu_p Cox_p = 120 \frac{\text{cm}^2}{\text{V.s}}$. I_S adalah $20 \mu \text{A}$. Daripada Rajah 5, cari W dan L.

On your practical work at Intel you were instructed by your supervisor to design a differential pair using $0.18 \mu m$ Silterra process. What you need to do is to bias all the transistors in the saturation region and due to the tight voltage headroom you are only given $250 \text{ mV } V_{DSAT}$ and assume

$\mu_n Cox_n = 134 \frac{\text{cm}^2}{\text{V.s}}$ and $\mu_p Cox_p = 120 \frac{\text{cm}^2}{\text{V.s}}$. I_S is equal to $20 \mu \text{A}$. From

Figure 5, find W and L for each transistor.

(50%)



Rajah 5
Figure 5

6. Apabila V_{IN} berubah daripada 0 kepada V_{DD}

As V_{IN} varies from 0 to V_{DD}

- (a) Hasilkan persamaan I_X dan g_m .

Find the expression of I_X and g_m .

(50%)

- (b) Hasilkan gambarajah I_X dan g_m lawan V_{IN} .

Sketch the graph of I_X and g_m vs V_{IN} .

(50%)