

---

UNIVERSITI SAINS MALAYSIA

First Semester Examination  
Academic Session 2007/2008

October/November 2007

**EEE 340 – ANALOG ELECTRONICS II**  
***[Elektronik Analog II]***

Duration: 3 hours  
*[Masa: 3 jam]*

---

Please check that this examination paper consists of EIGHT pages of printed material before you begin the examination.

*[Sila pastikan bahawa kertas peperiksaan ini mengandungi LAPAN muka surat bercetak sebelum anda memulakan peperiksaan ini].*

This paper contains SIX questions.

*[Kertas soalan ini mengandungi ENAM soalan].*

**Instructions:** Answer **FIVE** (5) questions. If a candidate answer more than five questions, only the first five answered will be examined and awarded marks.

***[Arahan:*** Jawab **LIMA** soalan. *Jika calon menjawab lebih daripada lima soalan hanya lima soalan pertama mengikut susunan dalam skrip jawapan akan diberi markah].*

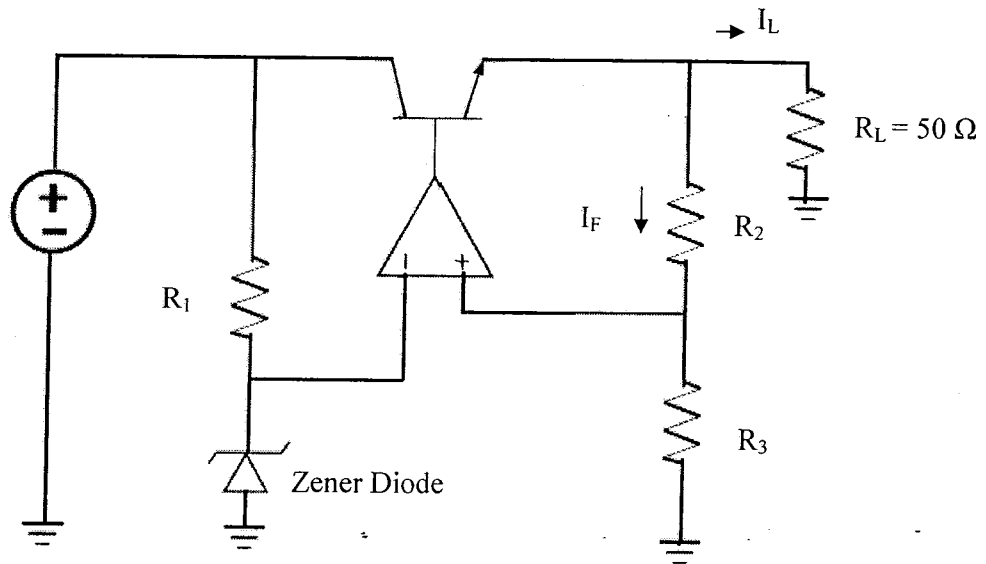
Answer to any question must start on a new page.

*[Mulakan jawapan anda untuk setiap soalan pada muka surat yang baru].*

You may answer a question either in bahasa Malaysia or in English.

*[Anda dibenarkan menjawab soalan sama ada dalam bahasa Malaysia atau bahasa Inggeris].*

1. (a) Apakah kegunaan litar rujukan voltan dan litar pengatur voltan?  
*What is the purpose of voltage reference and voltage regulator circuit?*  
(3 marks)
- (b) Sekiranya voltan pecah tebat untuk diod zener ialah 2.5 V, rekabentuk litar rujukan voltan yang mempunyai 8 V voltan keluaran.  
*If 2.5 V is the breakdown voltage of a zener diode, design a voltage reference circuit with output voltage of 8 V.*  
(7 marks)
- (c) (i) Daripada Gambarajah 1, tentukan  $R_1$  sekiranya voltan pecah tebat untuk diod zener ialah 2.5 V.  
*From Figure 1, determine  $R_1$  if the zener diode breakdown voltage is 2.5 V.*  
(2 marks)
- (ii) Sekiranya voltan keluaran ialah 10 V, tentukan  $I_L$ . Kirakan  $I_F$  sekiranya  $I_L$  adalah 100 kali ganda  $I_F$ .  
*If output voltage is 10 V, determine  $I_L$ . Calculate  $I_F$  if  $I_L$  is 100 times of  $I_F$ .*  
(3 marks)
- (iii) Kirakan voltan keluaran sekiranya voltan masukan  $V_{in}$  ditukar ke 30 V.  
*Calculate output voltage if input voltage  $V_{in}$  is changed to 30 V.*  
(3 marks)
- (iv) Kirakan peratus pengaturan untuk voltan masukan yang baru ditukar.  
*Calculate the percentage of regulation for the new input voltage.*  
(2 marks)



Gambarajah 1 Litar Pengatur  
Figure 1 Regulator Circuit

2. (a) Buktikan bahawa litar di dalam Gambarajah 2 mempunyai galangan masukan yang bersamaan  $-Z$ .

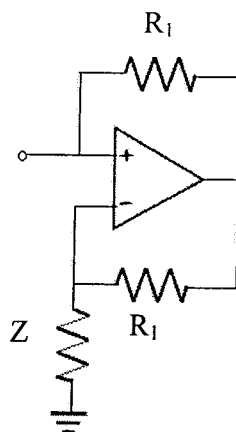
*Proof that the circuit in Figure 2 has input impedance equal to  $-Z$ .*

(12 marks)

- (b) Dengan menggunakan litar seperti di dalam Gambarajah 2, lukiskan litar pelegar.

*Using this circuit in Figure 2, draw a gyrator circuit.*

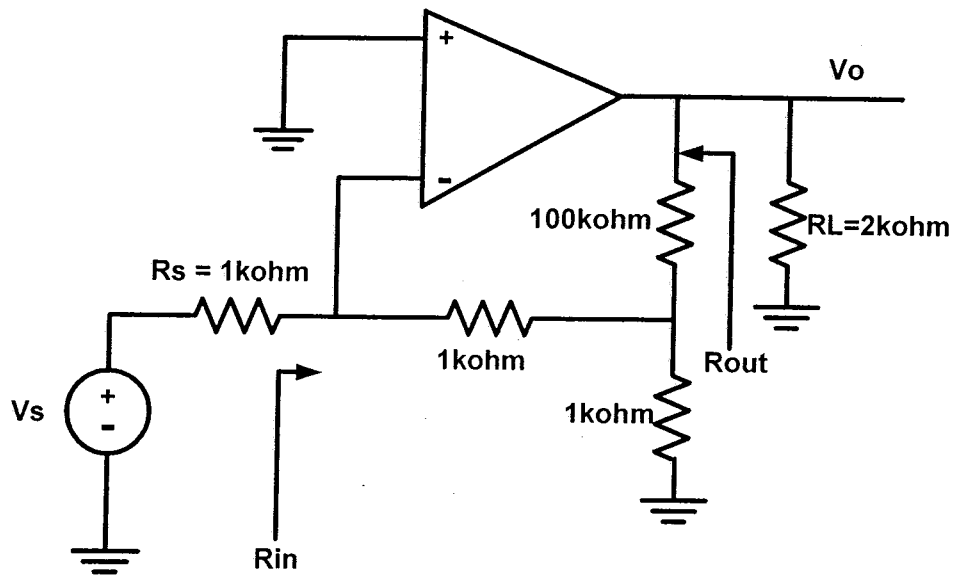
(8 marks)



Gambarajah 2 Litar Galangan Negatif  
Figure 2 Negative Impedance Circuit

...4/-

3. (a) Lukis pengayun titi Wien dan terangkan bahagian titi Wien.  
*Draw Wien Bridge operational amplifier oscillator and indicate the bridge network.*  
(5 marks)
- (b) Terangkan fungsi titi Wien.  
*Explain the function of the bridge network.*  
(5 marks)
- (c) Pengayun titi Wien direkabentukkan untuk frekuensi dari 11 kHz – 2 MHz. Nilai bagi pemuat adalah 0.0015  $\mu\text{F}$ . Apakah julat bagi perintang?  
*A Wien Bridge operational amplifier oscillator is to be designed for a frequency range of 11 kHz – 2 MHz. Preferred value capacitors of 0.0015  $\mu\text{F}$  are to be used with variable resistors. What is the range for the resistors?*  
(10 marks)

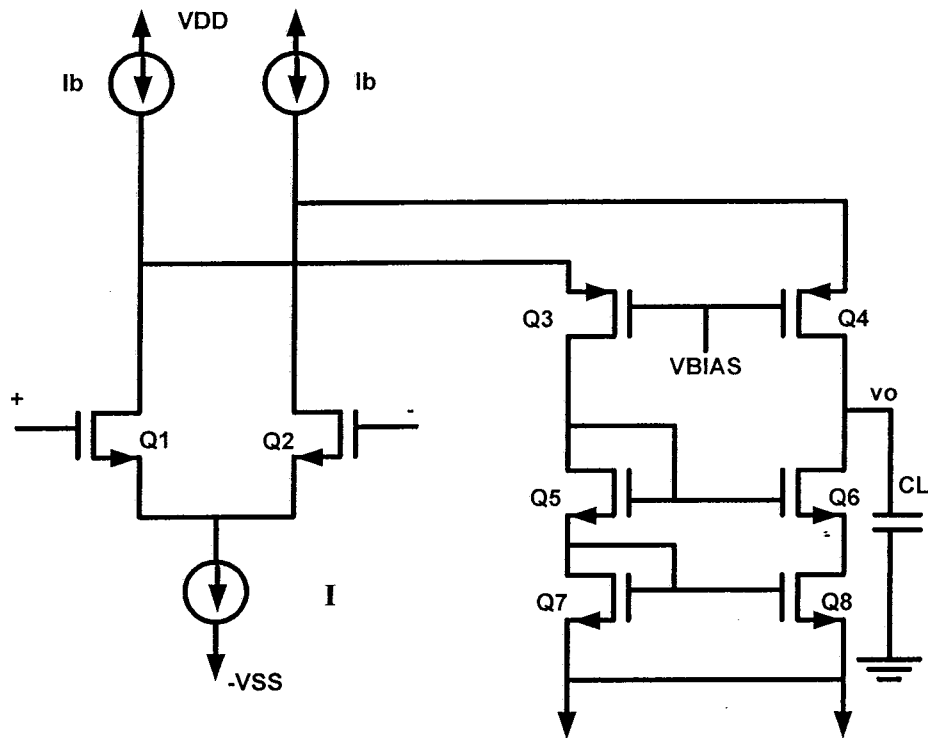


Gambarajah 3  
Figure 3

4. Sebuah penguat mempunyai gandaan terbuka 10000,  $R_{id} = 100\text{ kohm}$  dan  $r_o = 1\text{ kohm}$ . Bagi litar di dalam Gambarajah 3, gunakan kaedah suapbalik untuk mencari

*The op-amp has open loop gain of 10000,  $R_{id} = 100\text{ kohm}$  and  $r_o = 1\text{ kohm}$ . For the circuit in Figure 3, use the feedback method to find :*

- (a) Gandaan voltan  $V_o/V_s$   
Voltage gain  $V_o/V_s$  (5 marks)
- (b) Rintangan masukan  $R_{in}$   
Input resistance  $R_{in}$  (5 marks)
- (c) Rintangan keluaran  $R_{out}$ .  
Output resistance  $R_{out}$ . (10 marks)



Gambarajah 4  
Figure 4

5. Bagi struktur penguat lara terlipat, rujuk kepada Gambarajah 4. Litar ini mempunyai pincangan arus  $I=125\mu\text{A}$  dan  $I_B=150\mu\text{A}$ , dan semua transistor beroperasi pada kadar voltan pacu lebih setinggi  $0.2\text{V}$ .

*For the folded cascode refer to Figure 4. The op-amp circuit is with bias currents,  $I = 125\mu\text{A}$  and  $I_B = 150\mu\text{A}$ , and with all transistors operated at the overdrive voltages of  $0.2\text{V}$ .*

- (a) Cari nisbah  $W/L$  bagi semua peranti. Anggap teknologi mempunyai ciri  $k'_n = 250 \mu\text{A/V}^2$  dan  $k'_p = 90 \mu\text{A/V}^2$ .

*Find  $W/L$  ratios for all devices. Assume that the technology available is characterized by  $k'_n = 250 \mu\text{A/V}^2$  and  $k'_p = 90 \mu\text{A/V}^2$ .*

(5 marks)

- (b) Apakah persamaan bagi rintangan keluaran.

*What is the expression of output resistance.*

(5 marks)

...7/-

- (c) Berdasarkan kepada spesifikasi yang diberikan, jika  $C_L$  bernilai 350f ditambah di keluaran litar, kirakan gandaan jalur lebar yang terhasil.

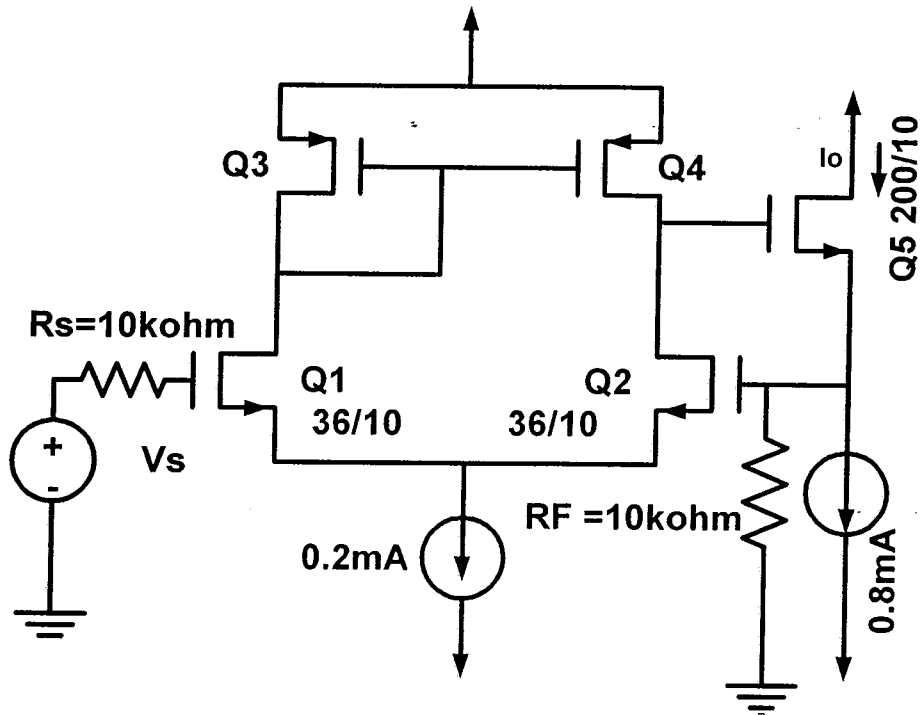
*Based on the specification given if we were to add  $C_L$  of 350f at the output, what would be your amplifier gain bandwidth.*

(5 marks)

- (d) Jika  $V_A$  adalah 10V, di mana kutub dominan.

*If  $V_A$  is 10V, where do you anticipate the dominant pole.*

(5 marks)



Gambarajah 5  
Figure 5

6. Gambarajah 5 menunjukkan litar penukar voltan kepada arus dengan menggunakan siri-siri melalui rintangan  $R_F$ . MOSFET mempunyai dimensi yang ditunjukkan dan proses parameter

*Figure 3 show a circuit for a voltage to current converter employing series-series via resistor  $R_F$ . The MOSFETS have the dimension shown and*

$$\mu_n C_{OX} = 20 \frac{\mu A}{V^2}, |V_t| = 1V, \text{ and } |V_A| = 100V$$

...8/-