

---

**UNIVERSITI SAINS MALAYSIA**

First Semester Examination  
2015/2016 Academic Session

December 2015 / January 2016

**EEE 445 – DESIGN OF INTEGRATED ANALOG CIRCUITS**  
**[REKABENTUK LITAR ANALOG BERSEPADU]**

Duration 3 hours  
[Masa : 3 jam]

---

Please check that this examination paper consists of **SIXTEEN (16)** pages of printed material before you begin the examination. This examination paper consist of two versions, The English version and Malay version. The English version from page **TWO (2)** to page **EIGHT (8)** and Malay version from page **NINE (9)** to page **SIXTEEN (16)**.

*Sila pastikan bahawa kertas peperiksaan ini mengandungi **ENAM BELAS (16)** muka surat bercetak sebelum anda memulakan peperiksaan ini. Kertas peperiksaan ini mengandungi dua versi, versi Bahasa Inggeris dan Bahasa Melayu. Versi Bahasa Inggeris daripada muka surat **DUA (2)** sehingga muka surat **LAPAN (8)** dan versi Bahasa Melayu daripada muka surat **SEMBILAN (9)** sehingga muka surat **ENAM BELAS (16)**.*

**Instructions:** This question paper consists of **SIX (6)** questions. Answer **FIVE (5)** questions. All questions carry the same marks.

*[**Arahan:** Kertas soalan ini mengandungi **ENAM (6)** soalan. Jawab **LIMA (5)** soalan. Semua soalan membawa jumlah markah yang sama]*

Answer to any question must start on a new page.

*[Mulakan jawapan anda untuk setiap soalan pada muka surat yang baru]*

**“In the event of any discrepancies, the English version shall be used”.**

*[Sekiranya terdapat sebarang percanggahan pada soalan peperiksaan, versi Bahasa Inggeris hendaklah diguna pakai]*

**ENGLISH VERSION**

1. (a) With reference to Figure 1(a), your task is to design a circuit that can generate a copy of a reference current, i.e. to guarantee  $I_{out} = I_{REF}$ . Draw the most basic copy circuit that you know that can accomplish this task.

(10 marks)

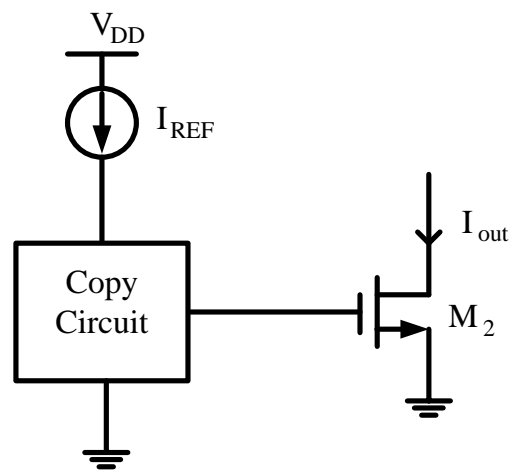


Figure 1(a)

- (b) With reference to Figure 1(a), derive the expression to relate  $I_{REF}$  with  $I_{out}$ . The expression should include the channel length modulation effect.

(15 marks)

(C)

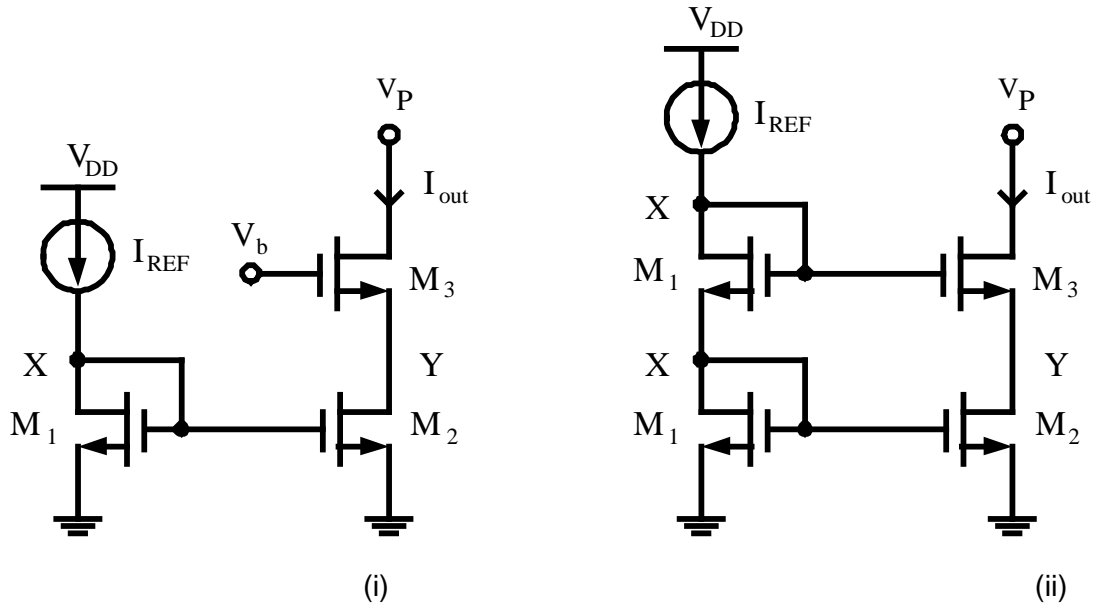


Figure 1(c)

- (i) With reference to Figure 1(c)(i), give your views on the advantage of having a cascode device  $M_3$  as opposed to a basic current mirror circuit. (15 marks)
- (ii) For the two circuits in Figure 1(c), give your views on the merit and demerit of one circuit against the other. (25 marks)
- (iii) Determine the expression for  $V_p$  of each circuit in Figure 1(c) to prove the demerit of Figure 1(c)(ii). Neglect the channel length modulation effect and assume all transistors are identical. (35 marks)

2. Given a differential pair with active current mirror as in Figure 2. Assuming the the circuit is symmetric,  $V_{out} = V_F$  for any input Common-Mode (CM) level.

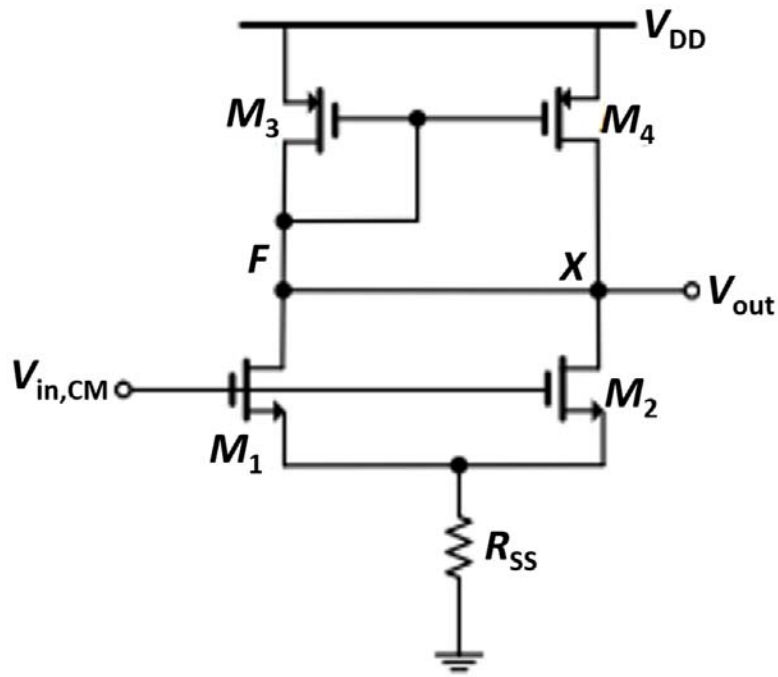


Figure 2

- (i) Define what is the meaning of the Common-Mode and explain briefly what happen if  $V_{in,CM}$  increases for the given Figure 2.

(20 marks)

- (ii) Present small signal model for the Figure 2 and prove that its' Common-Mode gain (state your assumptions)  $A_{CM}$  is :

\_\_\_\_\_

(60 marks)

...5/-

- (iii) Define the meaning of Common-Mode Rejection Ratio (CMRR) and determine the expression for CMRR of Figure 2. The Differential-Mode gain  $A_{DM}$  of Figure 2 is given by:

(20 marks)

3. (a) Transition frequency of transistor defines as the frequency when the current gain is 1. Based on the given parameter associated to transistor ( $C_{gs} = 0.1$  pF,  $g_m = 0.02$  A/V,  $C_{gd} = 0.01$  pF and  $C_{db} = 0.001$  pF ) in Figure 3 below, calculate the transition frequency.

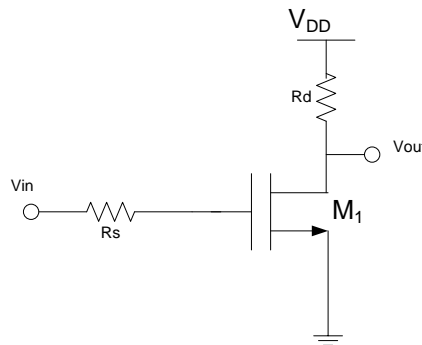


Figure 3 : Common source amplifier

(25 marks)

- (b) The transfer function of above circuit is,

$$\frac{V_{OUT}}{V_{IN}}(s) = \frac{-g_m R_D}{\left(1 + \frac{s}{\omega_{in}}\right)\left(1 + \frac{s}{\omega_{out}}\right)}$$

...6/-

(i) Determine the expression for input pole and calculate the value if  $R_s = 50 \Omega$ ,  $C_{gs} = 0.1 \text{ pF}$ ,  $g_m = 0.02 \text{ A/V}$ ,  $R_d = 500 \Omega$ ,  $C_{gd} = 0.01 \text{ pF}$  and  $C_{db} = 0.001 \text{ pF}$ .

(25 marks)

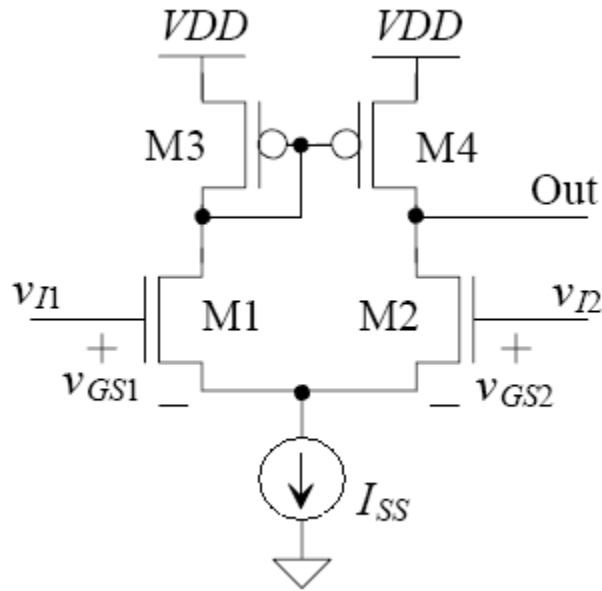
(ii) Determine the expression for output pole and calculate the value if  $R_s = 50 \Omega$ ,  $C_{gs} = 0.1 \text{ pF}$ ,  $g_m = 0.02 \text{ A/V}$ ,  $R_d = 500 \Omega$ ,  $C_{gd} = 0.01 \text{ pF}$  and  $C_{db} = 0.001 \text{ pF}$ .

(25 marks)

(iii) What is the required gain if the wanted bandwidth is 20 MHz and the external load is 10 pF? With the capacitive load, what is your prediction of the stability of the circuit.

(25 marks)

4.



Differential Amplifier

- (a) Assume that  $W/L$  of M1 and M2 is  $10/2$ ,  $\mu_n \cdot C_{ox} = 120 \mu A/V^2$  and  $I_{SS} = 100 \mu A$ . If  $V_{I2} = 2.0 V$  (common mode voltage), calculate the maximum and minimum voltage on the gate of M1 that ensures neither M1 nor M2 shut off. Draw  $I_{D2}$  vs  $V_{I2}$ .  
(40 marks)
- (b) (i) Draw small signal equivalent circuit for above figure. (30 marks)
- (ii) What is the first order differential mode gain? (15 marks)
- (iii) Calculate the differential mode gain if  $\lambda_n = 0.01 V^{-1}$  and  $\lambda_p = 0.0125 V^{-1}$   
(15 marks)
5. (a) Draw a simple resistor divider with Gain=0.5 followed by an amplifier (Gain=1) and low-pass filter ( $f_c=1 MHz$ ). Let ( $R_1 = R_2 = 10 k\Omega$ ,  $R_{LP} = 200 \Omega$ ).  
(20 marks)
- (b) Find the noise density at low frequencies by assuming the low pass filter has no effect.  
(80 marks)

6.

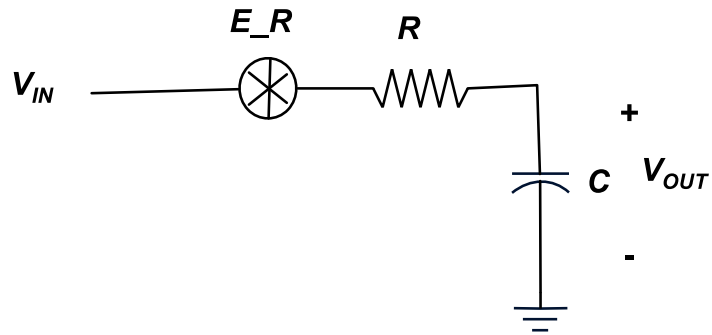


Figure 6 : RC filter

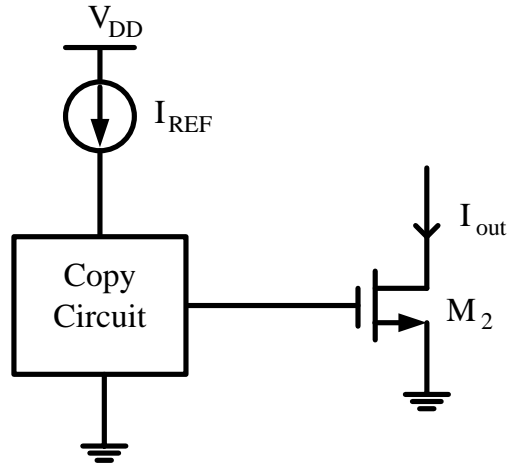
- (a) What is the thermal noise of the RC filter? ( $R = 8 \text{ k}\Omega$  ,  $C = 1 \text{ nF}$  )  
(50 marks)
  
- (b) Prove that, even though resistors provide the noise sources, capacitor set the total power of the voltage noise.  
(50 marks)



**VERSI BAHASA MELAYU**

1. (a) Merujuk kepada Rajah 1(a), tugas anda ialah untuk mereka bentuk satu litar yang boleh menjana salinan satu arus rujukan, i.e. untuk memastikan  $I_{out} = I_{REF}$ . Lukis litar salinan yang paling asas yang anda ketahui yang boleh menyelesaikan tugas ini.

(10 markah)

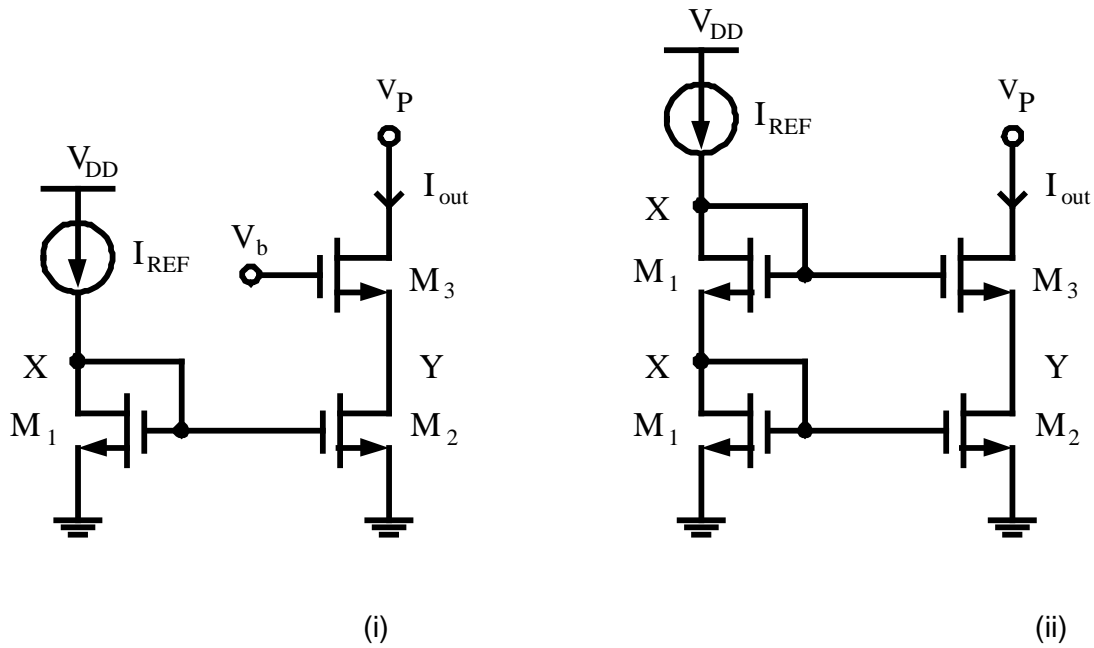


Rajah 1(a)

- (b) Merujuk kepada Rajah 1(a), terbitkan persamaan untuk mengaitkan  $I_{REF}$  dengan  $I_{out}$ . Persamaan tersebut harus mengambil kira kesan pemodulatan panjang saluran.

(15 markah)

(c)



Rajah 1(c)

(i) Merujuk kepada Rajah 1(c)(i), berikan pandangan anda tentang kelebihan terdapatnya peranti kaskod  $M_3$  dalam litar tersebut berbanding dengan litar cermin arus asas.

(15 markah)

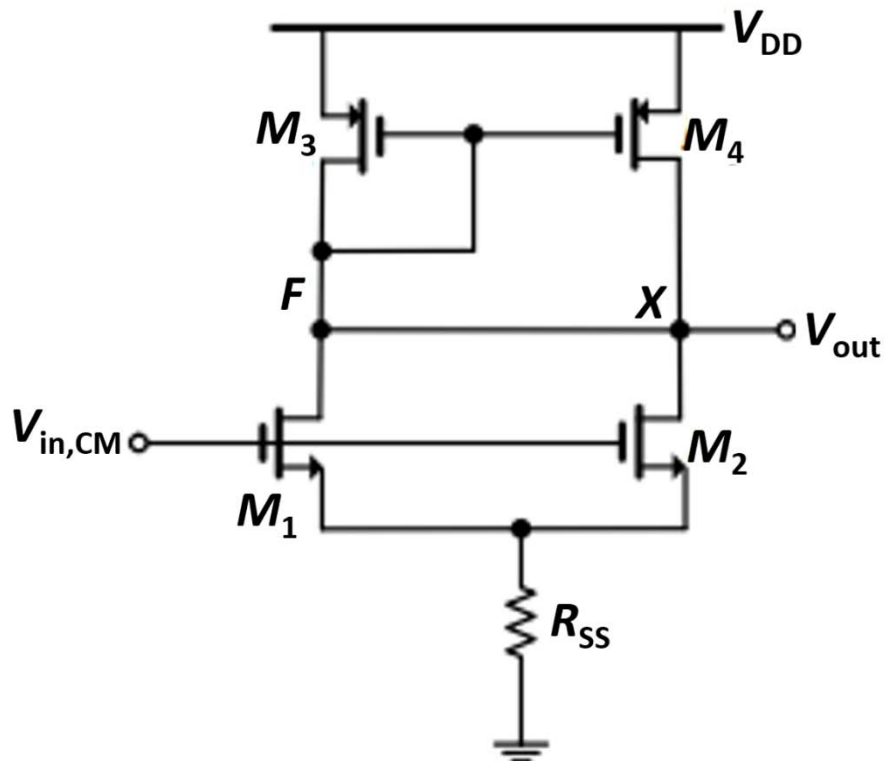
(ii) Bagi kedua-dua litar dalam Rajah 1(c), berikan pandangan anda tentang kelebihan dan kekurangan satu litar berbanding dengan litar yang satu lagi.

(25 markah)

- (iii) Tentukan ungkapan bagi  $V_p$  untuk setiap litar dalam Rajah 1(c) bagi membuktikan keburukan Rajah 1(c)(ii). Abaikan pemodulatan panjang saluran dan andaikan kesemua transistor adalah sama.

(35 markah)

- 2. Diberi sebuah penguat kuasa kebezaan dengan cermin arus aktif seperti pada Rajah 2. Dengan mengandaikan litar tersebut adalah simetri,  $V_{out} = V_F$  untuk apa-apa peringkat masukan Mod-Sepunya (CM).



Rajah 2

(i) Tentukan apa yang dimaksudkan dengan Mod-Sepunya dan terangkan secara ringkas apa yang akan berlaku jika berlaku kenaikan kepada  $V_{in,CM}$  bagi Rajah 2. (20 markah)

(ii) Bentangkan model isyarat kecil bagi Rajah 2 dan buktikan bahawa gandaan Mod-Sepunya (nyatakan andaian-andaian anda)  $A_{CM}$  adalah :

\_\_\_\_\_

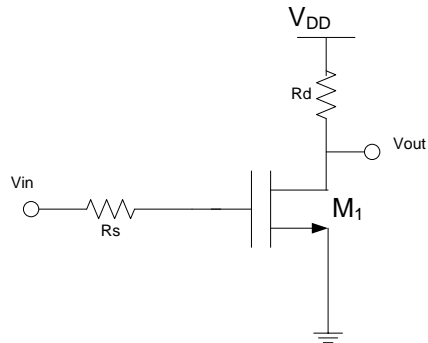
(60 markah)

(iii) Tentukan apa yang dimaksudkan dengan Nisbah Penolakan Mod-Sepunya (CMRR) dan tentukan ungkapan untuk CMRR bagi Rajah 2. Gandaan Mod-Perbezaan  $A_{DM}$  untuk Rajah 2 diberikan oleh :

(20 markah)

3. (a) Frekuensi alihan untuk transistor adalah frekuensi apabila gandaan arus menjadi 1. Berdasarkan parameter yang diberikan untuk transistor bagi Rajah 3 di bawah ( $C_{gs} = 0.1$  pF,  $g_m = 0.02$  A/V,  $C_{gd} = 0.01$  pF and  $C_{db} = 0.001$  pF ), kirakan alihan frekuensi.

(25 markah)



Rajah 3 : Penguat Punca Sepunya

- (b) Rangkap pindah untuk litar di atas ialah,

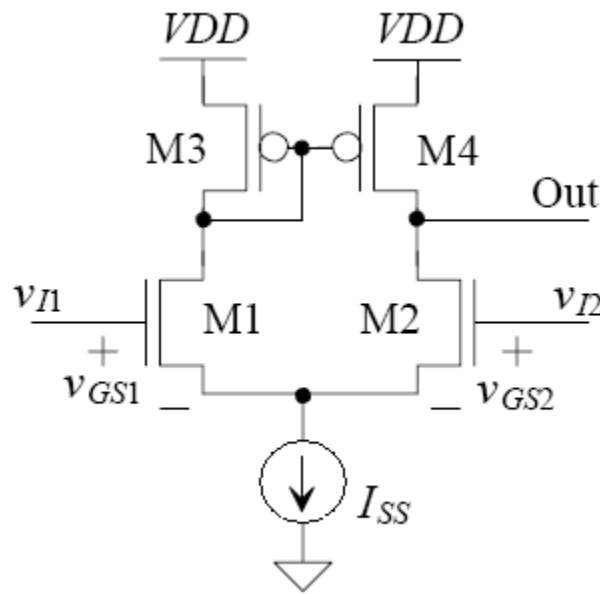
$$\frac{V_{OUT}(s)}{V_{IN}(s)} = \frac{-g_m R_D}{\left(1 + \frac{s}{\omega_{in}}\right)\left(1 + \frac{s}{\omega_{out}}\right)}$$

- (i) Tentukan ungkapan untuk kutub masukan dan kirakan nilai ia sekiranya  $R_s = 50 \Omega$ ,  $C_{gs} = 0.1 \text{ pF}$ ,  $g_m = 0.02 \text{ A/V}$ ,  $R_d = 500 \Omega$ ,  $C_{gd} = 0.01 \text{ pF}$  dan  $C_{db} = 0.001 \text{ pF}$
- (25 markah)
- (ii) Tentukan ungkapan untuk kutub keluaran dan kirakan nilai ia sekiranya  $R_s = 50 \Omega$ ,  $C_{gs} = 0.1 \text{ pF}$ ,  $g_m = 0.02 \text{ A/V}$ ,  $R_d = 500 \Omega$ ,  $C_{gd} = 0.01 \text{ pF}$  dan  $C_{db} = 0.001 \text{ pF}$
- (25 markah)

- (iii) Apakah nilai gandaan yang diperlukan sekiranya lebar jalur yang diperlukan ialah 20 MHz?. Beban ialah 10 pF. Dengan bebanan tersebut, apa pandangan anda mengenai kestabilan litar itu.

(25 markah).

4.



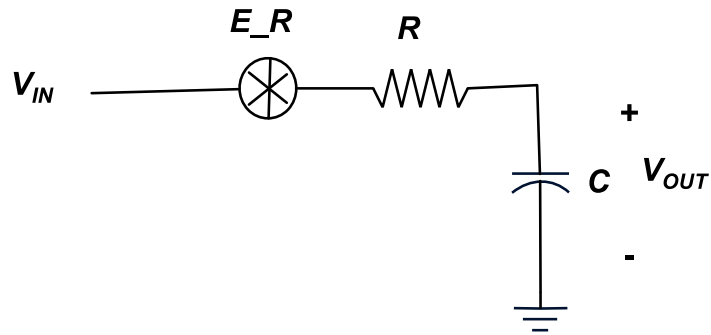
Penguat Kebezaan

- (a) Anggarkan  $W/L$  bagi M1 dan M2 ialah  $10/2$ ,  $\mu_n \cdot C_{ox} = 120 \mu A/V^2$  dan  $I_{SS} = 100 \mu A$ . Jika  $V_{I2} = 2.0 V$  (voltan mod sepunya), kirakan maksimum dan minimum nilai voltan bagi get M1 supaya M1 dan M2 tidak tutup. Lakar graf  $I_{D2}$  melawan  $V_{I2}$ .

(40 markah)

- (b) (i) Lukiskan litar setara isyarat kecil untuk rajah di atas. (30 markah)
- (ii) Apakah tertib pertama gandaan mod kebezaan? (15 markah)
- (iii) Kira gandaan mod kebezaan apabila  $\lambda_n = 0.01 \text{ V}^{-1}$  dan  $\lambda_p = 0.0125 \text{ V}^{-1}$   
(15 markah)
5. (a) Lukiskan suatu pembahagi perintang mudah dengan untung = 0.5 dan diikuti dengan satu penguat (untung = 1) dan penuras laluan-rendah ( $f_c = 1 \text{ MHz}$ ).  
Anggapkan ( $R_1 = R_2 = 10 \text{ k}\Omega$ ,  $R_{LP} = 200 \Omega$  ).  
(20 markah)
- (b) Carikan ketumpatan hingar pada frekuensi-frekuensi rendah dengan menganggap penuras laluan rendah tiada kesan.  
(80 markah)

6.



Rajah 6 : Penuras RC

- (a) Apakah hingar termal bagi penuras RC di atas? ( $R = 8 \text{ k}\Omega$ ,  $C = 1 \text{ nF}$ )  
(50 markah)
- (b) Buktikan bahawa, walaupun perintang-perintang adalah sumber hingar, kapasitor menetapkan jumlah kuasa bagi hingar voltan.  
(50 markah)