
UNIVERSITI SAINS MALAYSIA

Second Semester Examination
2015/2016 Academic Session

June 2016

EEE 130/3 – DIGITAL ELECTRONIC 1 [ELEKTRONIK DIGIT 1]

Duration : 3 hours
[Masa : 3 jam]

Please check that this examination paper consists of **FIFTEEN (15)** pages of printed material before you begin the examination. English version from page **TWO (2)** to page **EIGHT (8)** and Malay version from page **NINE (9)** to page **FIFTEEN (15)**.

*Sila pastikan bahawa kertas peperiksaan ini mengandungi **LIMA BELAS (15)** muka surat bercetak sebelum anda memulakan peperiksaan ini. Versi Bahasa Inggeris daripada muka surat **DUA (2)** sehingga muka surat **LAPAN (8)** dan versi Bahasa Melayu daripada muka surat **SEMBILAN (9)** sehingga muka surat **LIMA BELAS (15)**.*

Instructions: This question paper consists of **FIVE (5)** questions. Answer **ALL** questions. All questions carry the same marks.

*[Arahan: Kertas soalan ini mengandungi **LIMA (5)** soalan. Jawab **SEMUA** soalan. Semua soalan membawa jumlah markah yang sama]*

Use separate answer booklets for **Part A** and **Part B**. Use the provided answer booklet for **Part B**.

*[Gunakan dua buku jawapan yang berasingan bagi **Bahagian A** dan **Bahagian B**. Guna buku jawapan yang disediakan untuk **Bahagian B**].*

Answer to any question must start on a new page

[Mulakan jawapan anda untuk setiap soalan pada muka surat yang baharu].

“In the event of any discrepancies, the English version shall be used”.

[Sekiranya terdapat sebarang percanggahan pada soalan peperiksaan, versi Bahasa Inggeris hendaklah diguna pakai].

You are not allowed to bring this question paper out of the examination hall.

[Anda tidak dibenarkan membawa kertas soalan ini keluar daripada dewan peperiksaan].

ENGLISH VERSION

PART A

1. (a) For an **8-bit** binary number, answer the following questions:

(i) Write the largest unsigned binary number that can be represented in 8-bit binary.

(5 marks)

(ii) What is the equivalent decimal number for your answer in part (i) above?

(10 marks)

(iii) Write the largest (positive) signed binary number that can be represented in two's complement representation, in 8-bit binary.

(5 marks)

(iv) Write the negative number with the same magnitude as your answer in part (iii) above, in 8-bit binary using two's complement representation of signed numbers.

(10 marks)

(b) For the circuit shown in Figure 1.1:

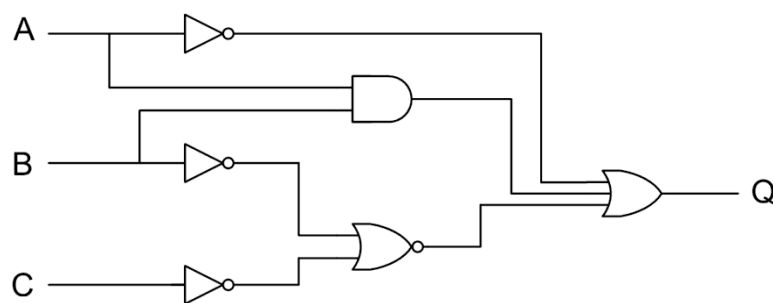


Figure 1.1

(i) Construct the truth table.

(15 marks)

- (ii) Convert the circuit into only NANDs, by retaining the circuit layout and using the least amount of NAND gates.

(20 marks)

- (c) For the circuit shown in Figure 1.2:

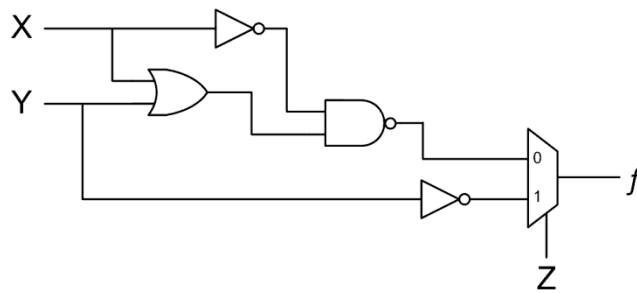


Figure 1.2

- (ii) Write the Boolean expression for f , by tracing the circuit from input to output.

(15 marks)

- (iii) Using Boolean algebra, simplify the expression of f into its simplest sum-of-product (SOP) form.

(20 marks)

2. For the truth table given in Table I, answer the following questions. (Assume that complemented inputs are always available.)

Table I

A	B	C	D	Output
0	0	0	0	0
0	0	0	1	1
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

- (a) Design a circuit that implements the minimal sum-of-product (SOP) of the function. Draw the AND-OR circuit.

(25 marks)

- (b) Design a circuit that implements the minimal product-of-sum (POS) of the function. Draw the OR-AND circuit.

(25 marks)

- (c) Design a circuit that implements the function using only an 8-to-1 multiplexer. Draw the circuit.

(25 marks)

- (d) Design a circuit that implements the function using only a 4-to-16 decoder and one additional gate. Draw the circuit.

(25 marks)

...5/-

3. (a) (i) Design a circuit that will optionally invert a signal. In other words, the circuit will have two inputs X and Y , and outputs X when $Y = 0$ and \bar{X} when $Y = 1$.

(10 marks)

- (ii) Design a 4-bit adder/subtractor circuit. The circuit will take in two signed 4-bit numbers $A_3A_2A_1A_0$ and $B_3B_2B_1B_0$, in 2's complement representation, and a control signal S . The circuit performs $A + B$ when $S = 0$ and $A - B$ when $S = 1$. Use only full-adders and the circuits in part (i) above.

(Hint: First consider how adders and subtractors are normally done separately. Then use your circuits in part (i) to combine them.)

(40 marks)

PART B

3. (b) Referring to Figure 3.1, the period of the clock for each flip-flop is 5 ms and the initial output for all flip-flops is '0'. Based on the information:
- (i) State the function of the circuit. (10 marks)
 - (ii) Determine the amount of time needed for output Q_2 to change from state '0' to '1' for the first time. Neglect propagation delay. (10 marks)
 - (iii) If the propagation delay for each flip-flop is 1 ms, determine the amount of time needed for output Q_2 to change from state '0' to '1' for the first time. (10 marks)
 - (iv) If the propagation delay for each flip-flop is doubled, which is 2 ms, state the effect to the circuit output. Briefly explain your answer. (20 marks)

Answer in Appendix A. Attach your Appendix A with your answer script.

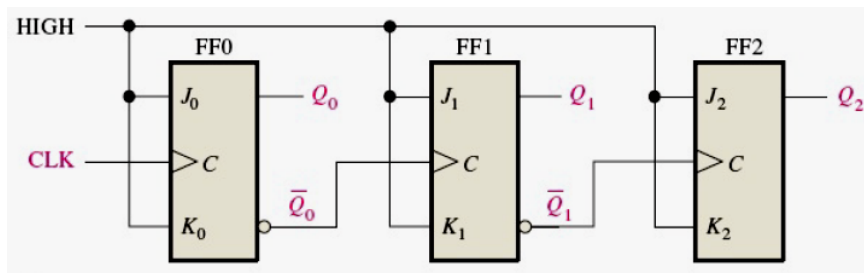


Figure 3.1

4. (a) Figure 4.1 shows an IC 7476 J-K flip-flop. Draw the output signal for pin 10, in the given timing diagram in Appendix B. Initial condition for pin 10 is '0'. Answer in Appendix B. Attach Appendix B with your answer script.

(30 marks)

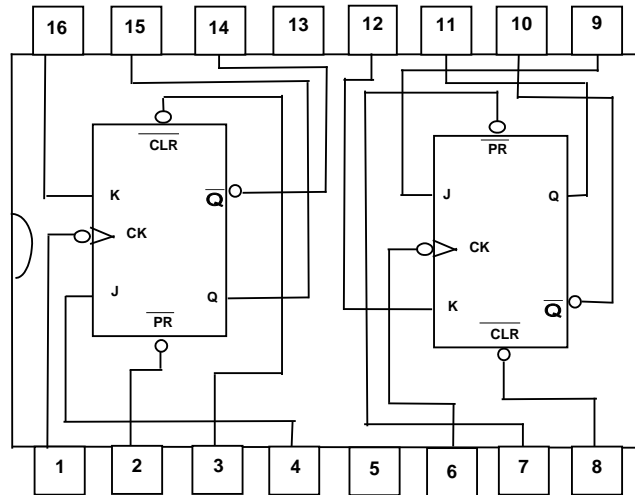


Figure 4.1

- (b) Sketch the state diagram (in binary code) for the circuit shown in Figure 4.2. Assume the initial condition is 000₂. Answer in Appendix C. Attach Appendix C with your answer script.

(35 marks)

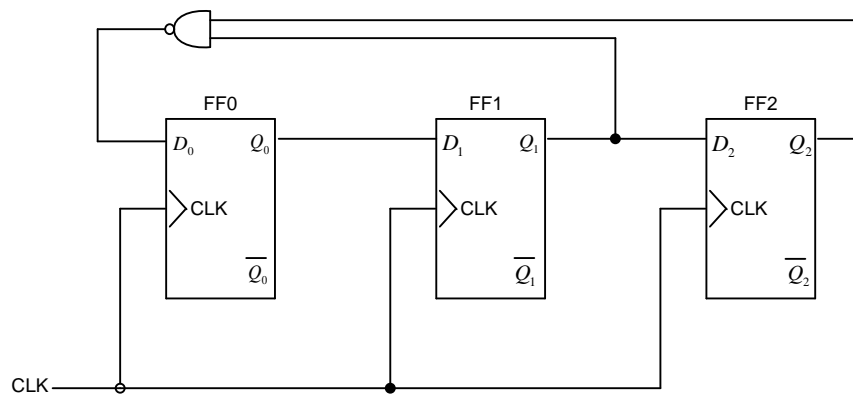


Figure 4.2

- (c) Appendix D shows a basic logic diagram for 74LS93 4-bit asynchronous counter. Complete appropriate connections on the circuit to be functioned as modulus-12 counter. Answer in Appendix D. Attach your Appendix D with your answer script.
(35 marks)
5. Design a synchronous 4-bit Johnson counter. Use S-R flip flop as FF0 (LSB), D flip-flop as FF1, T flip-flop as FF2 and J-K flip-flop as FF3 (MSB). Answer in Appendix E. Attach your Appendix E with your answer script.
(100 marks)

VERSI BAHASA MELAYU

BAHAGIAN A

1. (a) Bagi satu nombor perduaan **8-bit**, jawab soalan-soalan berikut:

(i) Tulis nombor perduaan tanpa tanda yang terbesar yang boleh diwakili dalam 8-bit perduaan.

(5 markah)

(ii) Apakah nombor perpuluhan yang setara dengan jawapan anda di bahagian (i) di atas?

(10 markah)

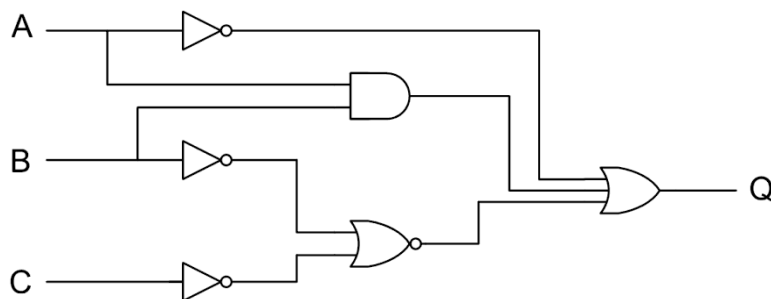
(iii) Tulis nombor perduaan bertanda yang terbesar (positif) yang boleh diwakili dalam perwakilan lengkapan dua, dalam 8-bit perduaan.

(5 markah)

(iv) Tulis nombor negatif yang mempunyai magnitud yang sama dengan jawapan anda di bahagian (iii) di atas, dalam 8-bit perduaan dengan menggunakan perwakilan lengkapan dua untuk nombor perduaan bertanda.

(10 markah)

(b) Bagi litar yang ditunjukkan dalam Rajah 1.1:



Rajah 1.1

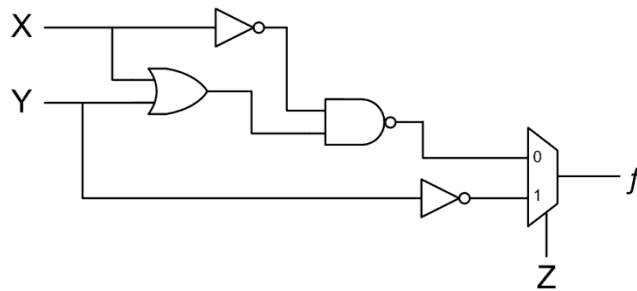
(i) Bina jadual kebenaran.

(15 markah)

- (ii) Tukarkan litar tersebut kepada hanya get-get TAKDAN, dengan mengekalkan susun atur litar itu dan dengan menggunakan bilangan get TAKDAN yang paling sedikit.

(20 markah)

- (c) Bagi litar yang ditunjukkan dalam Rajah 1.2:



Rajah 1.2

- (i) Tuliskan ungkapan Boolean untuk f , dengan menyuruh litar itu dari masukan ke keluaran.

(15 markah)

- (ii) Dengan menggunakan algebra Boolean, permudahkan ungkapan untuk f kepada bentuk penambahan hasil darab (SOP) yang termudah.

(20 markah)

2. Bagi jadual kebenaran yang diberi dalam Jadual I, jawab soalan-soalan berikut. (Anggapkan bahawa pelengkap masukan sentiasa boleh didapati.)

Jadual I

A	B	C	D	Keluaran
0	0	0	0	0
0	0	0	1	1
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

- (a) Reka sebuah litar yang mengaplikasikan ungkapan penambahan hasil darab (SOP) yang minimal untuk fungsi tersebut. Lukis litar DAN-ATAU tersebut. (25 markah)
- (b) Reka sebuah litar yang mengaplikasikan ungkapan pendaraban hasil tambah (POS) yang minimal untuk fungsi tersebut. Lukis litar ATAU-DAN tersebut. (25 markah)
- (c) Reka sebuah litar yang mengaplikasikan fungsi tersebut dengan hanya menggunakan satu pemultipleks 8-ke-1. Lukis litar tersebut. (25 markah)
- (d) Reka sebuah litar yang mengaplikasikan fungsi tersebut dengan hanya menggunakan satu penyahkod 4-ke-16 dan satu get lain. Lukis litar tersebut. (25 markah)

3. (a) (i) *Reka sebuah litar yang beropsyen untuk menyongsangkan satu isyarat. Dengan kata lain, litar itu mempunyai dua masukan X dan Y , dan mengeluarkan X apabila $Y = 0$ dan \bar{X} apabila $Y = 1$.*

(10 markah)

- (ii) *Reka sebuah litar penambah/penolak 4-bit. Litar itu akan mengambil dua nombor bertanda 4-bit $A_3A_2A_1A_0$ dan $B_3B_2B_1B_0$, dalam perwakilan lengkapan dua, dan satu isyarat kawalan S . Litar itu akan menjalankan $A+B$ apabila $S = 0$ dan $A-B$ apabila $S = 1$. Gunakan hanya penambah-penambah penuh dan litar-litar anda di bahagian (i) di atas.*

(40 markah)

(Pembayang: Mulakan dengan mempertimbangkan bagaimana penambah dan penolak biasanya dilakukan secara berasingan. Kemudian, gunakan litar-litar anda di bahagian (i) untuk menggabungkan mereka.)

BAHAGIAN B

3. (b) Merujuk kepada Rajah 3.1, diberi tempoh denyut jam untuk setiap flip-flop adalah 5 ms dan keluaran awalan semua flip-flop adalah '0'. Berdasarkan informasi yang diberikan:

(i) Nyatakan fungsi litar tersebut.

(10 markah)

(ii) Dapatkan jumlah masa yang diperlukan untuk keluaran Q_2 berubah dari keadaan '0' ke '1' untuk kali pertama. Abaikan lengah perambatan.

(10 markah)

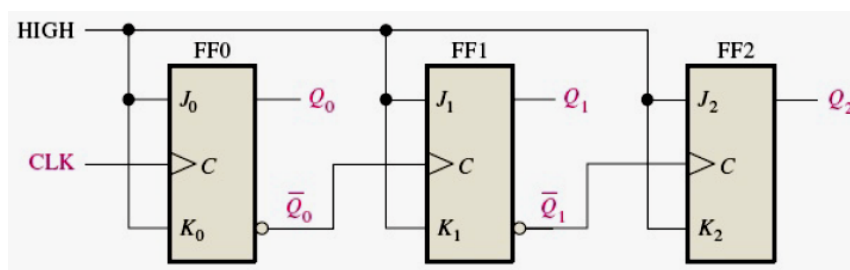
(iii) Jika lengah perambatan untuk setiap flip-flop adalah 1 ms, dapatkan jumlah masa yang diperlukan untuk keluaran Q_2 berubah dari keadaan '0' ke '1' untuk kali pertama.

(10 markah)

(iv) Jika lengah perambatan untuk setiap flip-flop digandakan kepada 2 ms, nyatakan kesan terhadap keluaran litar tersebut. Jelaskan jawapan anda dengan ringkas.

(20 markah)

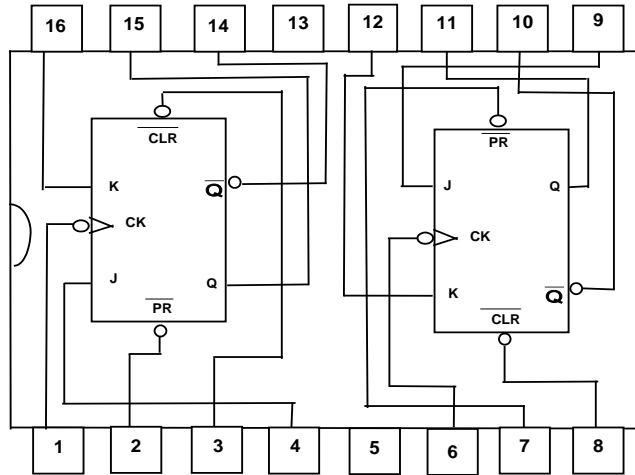
Jawab di dalam Lampiran A. Lampirkan Lampiran A bersama-sama buku jawapan anda.



Rajah 3.1

4. (a) *Rajah 4.1 menunjukkan satu IC 7476 flip-flop J-K. Lukiskan signal keluaran untuk pin 10 di dalam gambarajah masa pada Lampiran B. Keadaan awalan untuk pin 10 ialah '0'. Jawab di dalam Lampiran B. Lampirkan Lampiran B bersama-sama buku jawapan anda.*

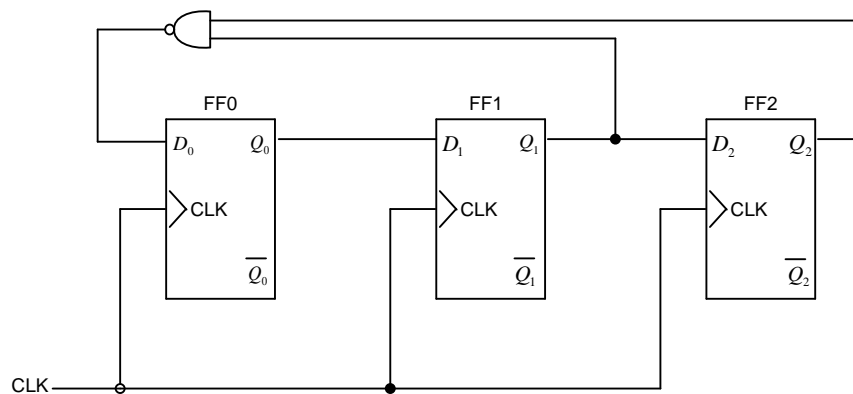
(30 markah)



Rajah 4.1

- (b) *Lukiskan gambarajah keadaan untuk litar yang ditunjukkan di dalam Rajah 4.2. Andaikan keadaan awalan adalah 000_2 . Jawab di dalam Lampiran C. Lampirkan Lampiran C bersama-sama buku jawapan anda.*

(35 markah)



Rajah 4.2

(c) Lampiran D menunjukkan gambarajah logik asas pembilang tak segerak 4-bit 74LS93. Lengkapkan sambungan yang bersesuaian pada litar tersebut supaya ia dapat berfungsi sebagai pembilang modulus-12. Jawab di dalam Lampiran D. Lampirkan Lampiran D bersama-sama buku jawapan anda.

(35 markah)

5. Rekabentuk satu pembilang Johnson 4-bit segerak. Guna flip-flop S-R sebagai FF0 (LSB), flip-flop D sebagai FF1, flip-flop T sebagai FF2 dan flip-flop J-K sebagai FF3 (MSB). Jawab di dalam Lampiran E. Lampirkan Lampiran E bersama-sama buku jawapan anda.

(100 markah)