
UNIVERSITI SAINS MALAYSIA

Second Semester Examination
2012/2013 Academic Session

June 2013

EEE 130 – DIGITAL ELECTRONIC I
[ELEKTRONIK DIGIT I]

Duration : 3 hours

[Masa : 3 jam]

Please check that this examination paper consists of **SEVENTEEN (17)** pages printed material and **ONE (1)** page of Appendix before you begin the examination.

*[Sila pastikan bahawa kertas peperiksaan ini mengandungi **TUJUH BELAS (17)** mukasurat bercetak beserta **SATU (1)** mukasurat lampiran bercetak sebelum anda memulakan peperiksaan ini.]*

Instructions: This question paper consists **SIX (6)** questions. Answer **FIVE (5)** questions. All questions carry the same marks.

Arahan: Kertas soalan ini mengandungi **ENAM (6)** soalan. Jawab **LIMA (5)** soalan. Semua soalan membawa jumlah markah yang sama.]

Answer to any question must start on a new page.

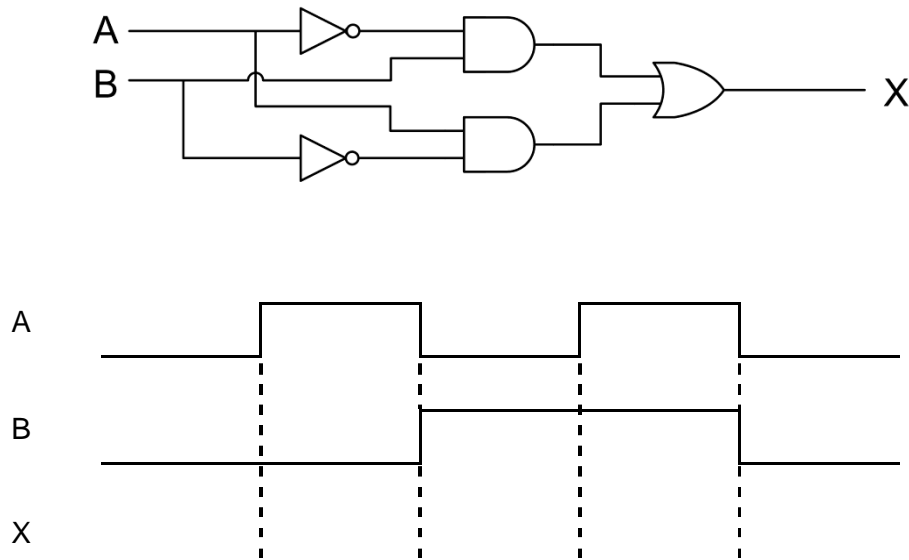
[Mulakan jawapan anda untuk setiap soalan pada muka surat yang baru]

In the event of any discrepancies, the English version shall be used.

[Sekiranya terdapat sebarang percanggahan pada soalan peperiksaan, versi Bahasa Inggeris hendaklah digunapakai.]

1. (a) Bagi litar di Rajah 1(a), lukis isyarat output, X, di dalam carta masa yang diberikan.

For the circuit shown in Figure 1(a), draw the output signal, X, in the given timing diagram.



Rajah 1(a)

Figure 1(a)

(20 markah/marks)

- (b) Litar di Rajah 1(a) di atas boleh diwakili oleh satu get logik. Nyatakan get itu.

The circuit in Figure 1(a) above can be represented as a single gate. State the gate.

(5 markah/marks)

- (c) Dengan menggunakan algebra Boolean, permudahkan persamaan Boolean di bawah kepada ungkapan penambahan hasil darab (SOP) yang minimum.

Using Boolean algebra, simplify the following Boolean expression to its minimal sum of product (SOP) form.

$$(\bar{A}(\overline{AB}) + A\bar{B})C + A\bar{B}$$

(20 markah/marks)

- (d) Lukis litar TAKDAN-TAKDAN bagi jawapan anda di bahagian (c) di atas. Anggap bahawa pelengkap input boleh didapati.

Draw the NAND-NAND circuit of your answer in part (c) above. Assume that complemented inputs are available.

(20 markah/marks)

- (e) Lukis litar TAK ATAU-TAK ATAU yang mengaplikasikan ungkapan pendaraban hasil tambah (POS) yang minimum bagi jawapan anda di bahagian (c) di atas. Anggap bahawa pelengkap input boleh didapati.

Draw the NOR-NOR circuit that implements the minimal product of sum (POS) of your answer in part (c) above. Assume that complemented inputs are available.

(25 markah/marks)

- (f) Terangkan apakah output baru yang akan diperolehi jika output litar di bahagian (d) di“ATAU”kan dengan output litar di bahagian (e).

In words, describe what the new output will be, if the output of the circuit in part (d) is “OR”ed with the output of the circuit in part (e).

(10 markah/marks)

2. (a) Dua nombor perduaan bertanda 4-bit, **A** dan **B**, dalam bentuk lengkapan dua dicampurkan untuk menghasilkan jumlah **C**. Bina sebuah litar logik yang akan menghasilkan output HIGH apabila limpah atas dikesan. Gunakan get primitif: *TAK, DAN, ATAU, TAKDAN, TAK ATAU, eksklusif ATAU, eksklusif TAK ATAU* sahaja.

*Two 4-bit signed binary numbers, **A** and **B**, in 2’s complement representation are added to produce the sum **C**. Design a logic circuit that will output a HIGH when an overflow is detected. Use only primitive gates: NOT, AND, OR, NAND, NOR, XOR, XNOR.*

Input-input: A_3 (MSB), A_2 , A_1 , A_0 (LSB), B_3 (MSB), B_2 , B_1 , B_0 (LSB), C_3 (MSB), C_2 , C_1 , C_0 (LSB)

Inputs: A_3 (MSB), A_2 , A_1 , A_0 (LSB), B_3 (MSB), B_2 , B_1 , B_0 (LSB), C_3 (MSB), C_2 , C_1 , C_0 (LSB)

Output: Q (HIGH apabila limpah atas dikesan)

Output: Q (HIGH when an overflow is detected)

(25 markah/marks)

- (b) Bina sebuah pemultipleks 16-ke-1 dengan hanya menggunakan pemultipleks-pemultipleks 4-ke-1. Anggap bahwa pemultipleks-pemultipleks itu tidak mempunyai input "Enable".

Design a 16-to-1 multiplexer using only 4-to-1 multiplexers. Assume that the multiplexers do not have "Enable" inputs.

Input-input: Data Masuk: D_{15} (MSB), D_{14} , D_{13} , D_{12} , D_{11} , D_{10} , D_9 , D_8 , D_7 , D_6 , D_5 , D_4 , D_3 , D_2 , D_1 , D_0 (LSB)

Inputs: Data In: D_{15} (MSB), D_{14} , D_{13} , D_{12} , D_{11} , D_{10} , D_9 , D_8 , D_7 , D_6 , D_5 , D_4 , D_3 , D_2 , D_1 , D_0 (LSB)

Pilih: S_3 (MSB), S_2 , S_1 , S_0 (LSB)

Select: S_3 (MSB), S_2 , S_1 , S_0 (LSB)

Output: Data Keluar: Y

Output: Data Out: Y

(25 markah/marks)

- (c) Bina sebuah penambah penuh dengan hanya menggunakan satu penyahkod 3-ke-8 dan dua get logik lain.

Design a full adder using only a 3-to-8 decoder and two additional gates.

Input-input: A, B, Cmasuk

Inputs: A, B, Cin

Output-output: Jumlah, Ckeluar

Outputs: Sum, Cout

(25 markah/marks)

...6/-

- (d) Diberi satu isyarat 5-bit **A**, bina sebuah litar yang akan menghasilkan bit pariti ganjil dan genap. Gunakan get primitif: *TAK, DAN, ATAU, TAKDAN, TAK ATAU, eksklusif ATAU, eksklusif TAK ATAU* sahaja.

*Given a 5-bit signal **A**, design a circuit that will generate an even and odd parity bit. Use only primitive gates: NOT, AND, OR, NAND, NOR, XOR, XNOR.*

Input-input: A_4 (MSB), A_3 , A_2 , A_1 , A_0 (LSB)

Inputs: A_4 (MSB), A_3 , A_2 , A_1 , A_0 (LSB)

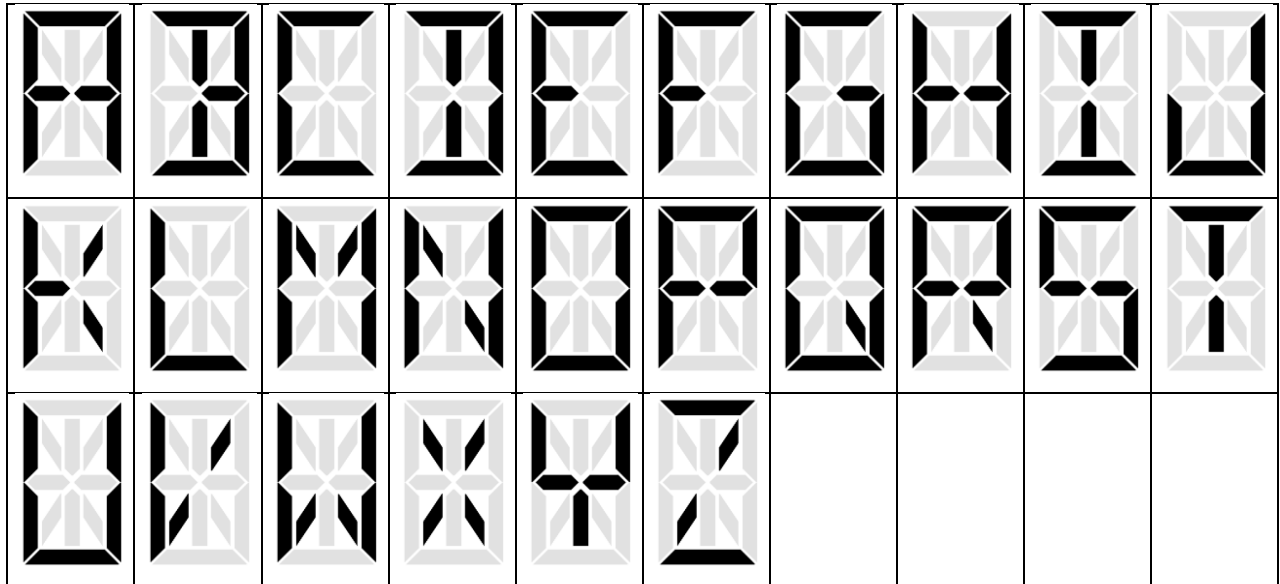
Output-output: V (bit pariti genap)

D (bit pariti ganjil)

Outputs: V (the even parity bit)

D (the odd parity bit)

(25 markah/marks)

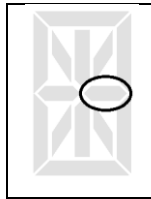


Rajah 3(a)

Figure 3(a)

3. (a) Satu paparan 14-segmen akan digunakan untuk memaparkan huruf-huruf A ke Z seperti di Rajah 3(a). Anggapkan bahawa $a_6a_5a_4a_3a_2a_1a_0$ ialah kod ASCII bagi huruf-huruf A ke Z. (Satu jadual kod ASCII diberikan di Jadual I.) Bina sebuah litar dengan input-input $a_4a_3a_2a_1a_0$ yang menghasilkan output HIGH apabila input-input mewakili huruf yang menyalakan segmen yang dibulatkan di Rajah 3(a)(i). Litar anda mestilah mengaplikasikan ungkapan penambahan hasil darab (SOP) yang minimum untuk fungsi tersebut. Anggap bahawa input-input yang berlainan daripada A ke Z adalah keadaan “tak hirau”.

A 14-segment display is to be used to display the letters A to Z as shown in Figure 3(a). Let $a_6a_5a_4a_3a_2a_1a_0$ be the ASCII code for each of the letters A to Z. (A reduced set of the ASCII table is given in Table I.) Design a circuit that will take in $a_4a_3a_2a_1a_0$ as inputs and produces a HIGH output whenever the inputs translate to a letter that lights up the segment circled shown in Figure 3(a)(i). Your circuit must implement the minimal sum of product (SOP) representation of the function. Treat inputs that are not A to Z as “don’t care”s.



Rajah 3(a)(i)

Figure 3(a)(i)

(80 markah/marks)

- (b) Terangkan bagaimana jawapan anda di bahagian (a) akan berubah jika paparan untuk huruf “Y” diubah seperti di Rajah 3(b).

In words, describe how your answer in part (a) will change if the display for the letter “Y” is changed to be as shown in Figure 3(b).



Rajah 3(b)

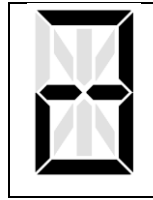
Figure 3(b)

(10 markah/marks)

...9/-

- (c) Terangkan bagaimana jawapan anda di bahagian (a) akan berubah jika aksara “@” ditambah sebagai satu lagi input yang dibenarkan, dengan paparan seperti di Rajah 3(c).

In words, describe how your answer in part (a) will change if the character “@” is added as a valid input with display as shown as Figure 3(c).



Rajah 3(c)

Figure 3(c)

(10 markah/marks)

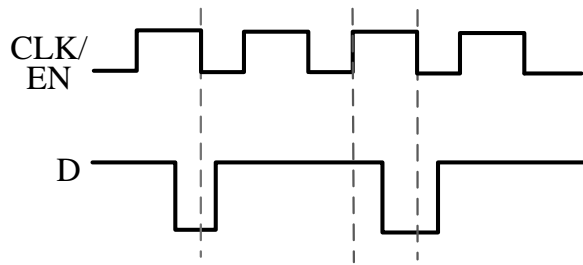
4. (a) Tukar flip-flop S-R kepada flip-flop J-K. Tunjukkan butiran dalam jadual kebenaran dan peta-K.

Convert an S-R flip-flop to J-K flip-flop. Show the details in truth table and K-map.

(25 markah/marks)

- (b) Bentuk gelombang yang ditunjukkan dalam Rajah 4(b) digunakan sebagai input untuk membolehkan tinggi selak D berpagar dan juga picuan pinggir negatif D flip-flop. Lukiskan bentuk gelombang output Q bagi kedua-dua kes.

The wave shapes shown in Figure 4(b) are applied as input to high enable gated D latch and also negative edge triggered D flip-flop. Draw the output Q wave shapes for both cases.



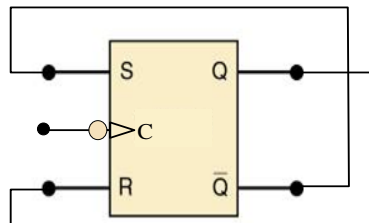
Rajah 4(b)

Figure 4(b)

(20 markah/marks)

- (c) Satu flip-flop S-R disambungkan seperti yang ditunjukkan dalam Rajah 4 (c). Tentukan output Q berhubung kepada clock, (C). Nyatakan juga fungsi yang dilaksanakan oleh sistem ini?

An S-R flip-flop is connected as shown in figure 4 (c). Determine the Q output in relation to the clock, (c). Also specify what specific function does this device perform?



Rajah 4(c)

Figure 4(c)

(20 markah/marks)

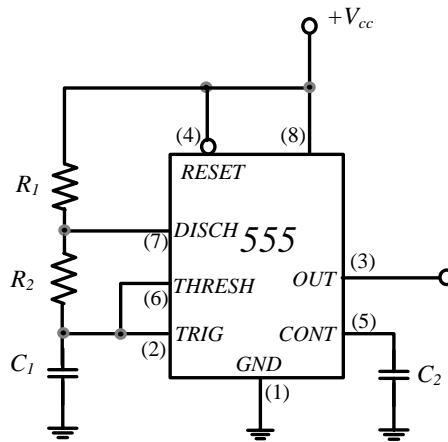
- (d) Flip-flop J-K dengan lengah perambatan $5\mu\text{s}$ digunakan untuk reka bentuk pembilang. Anda mempunyai kedua-dua kaunter tak segerak dan kaunter segerak MOD 64. Adakah ia mungkin untuk mengendalikan kaunter-kaunter yang menggunakan jam dengan lebar denyut $20\mu\text{s}$ dan kitar kerja 80%? Jelaskan jawapan anda.

J-K flip-flop with propagation delay $5\mu\text{s}$ is used for counter design. You have both asynchronous and synchronous MOD 64 counters. Is it possible to operate these counters using clock with pulse width $20\mu\text{s}$ and 80% duty cycle? Justify your answer.

(35 markah/marks)

5. (a) Satu pemasa 555 dikonfigurasi untuk beroperasi sebagai sebuah getar astable seperti yang ditunjukkan dalam Rajah 5(a). $R_1=2.7K\Omega$ dan $R_2=8.2K\Omega$ dan $C_1=0.1\mu F$. Tentukan frekuensi keluaran dan kitaran kerja.

A 555 timer is configured to operate as an astable multivibrator as shown in Figure 5(a). $R_1 = 2.7 K\Omega$ and $R_2 = 8.2K\Omega$ and $C_1=0.1 \mu F$. Determine the output frequency and duty cycle.



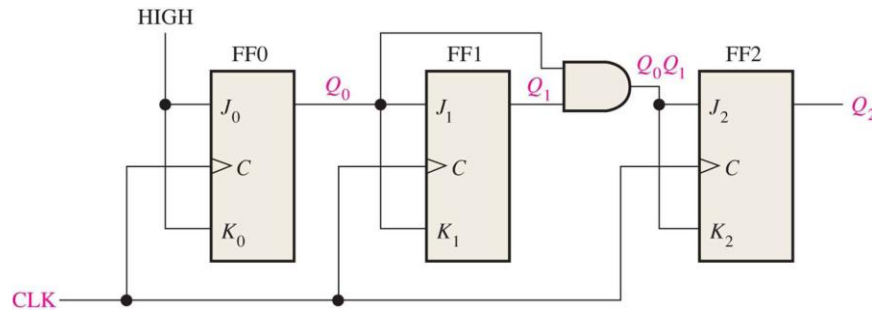
Rajah 5(a)

Figure 5(a)

(20 markah/marks)

- (b) Satu pembilang MOD8 ditunjukkan dalam Rajah 5(b). Ubahsuai supaya ia boleh berfungsi sebagai kaunter MOD5 (urutan kiraan adalah 0,1,2,3,4,0,1,2)

A MOD8 counter is shown in figure 5(b). Modify it to work as MOD5 counter (i.e. count sequence is 0,1,2,3,4,0,1,2.....)

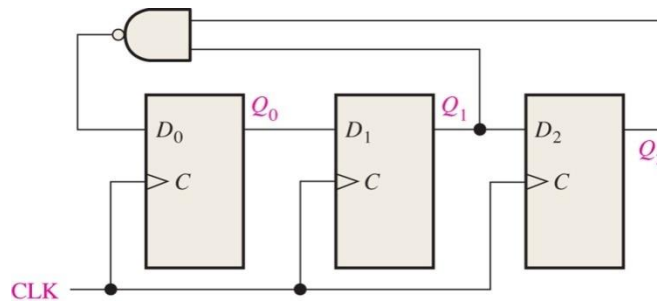


Rajah 5(b)
Figure 5(b)

(30 markah/marks)

- (c) Tentukan turutan pembilang yang ditunjukkan dalam Rajah 5(c). Andaikan kiraan awal ialah 000.

Determine the sequence of the counter shown in Figure 5(c). Assume initial count is 000.

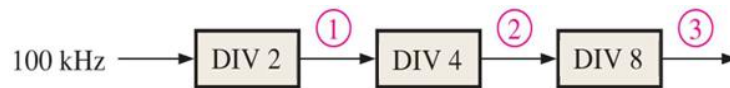


Rajah 5(c)
Figure 5(c)

(30 markah/marks)

- (d) Untuk konfigurasi kaunter yang ditunjukkan dalam Rajah 5(d), tentukan kekerapan gelombang pada setiap bahagian yang ditunjukkan oleh nombor yang dibulatkan dan juga tentukan modulus keseluruhan.

For the cascaded counter configuration shown in Figure 5(d), determine the frequency of the waveform at each point indicated by the circled number and also determine the overall modulus.



Rajah 5(d)

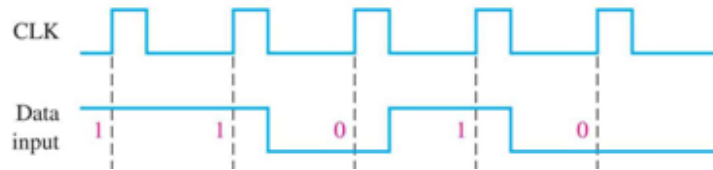
Figure 5(d)

(20 markah/marks)

6. (a) Tunjukkan gelombang bagi keadaan yang berlainan untuk setiap flip-flop bersiri 4-bit dalam siri / beralih ke kanan / keluar peralihan mendaftar untuk bentuk gelombang jam dan data input yang ditunjukkan dalam Rajah 6(a). Apakah nilai keluaran selepas 5 denyutan jam?

Show the waveforms of different states of each flip-flop of a 4-bit serial in/shift right/serial out shift register for the clock and data input wave form shown in figure 6(a). What will be the output value after 5 clock pulses?

(Anggapkan daftar pada mulanya dibersihkan)
(Assume that the register is initially cleared)



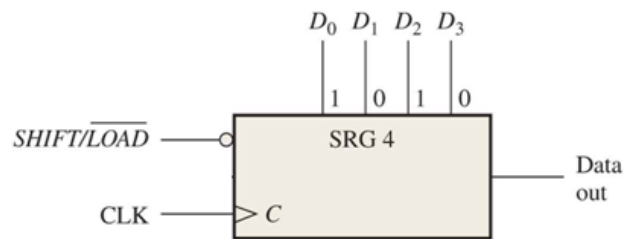
Rajah 6(a)

Figure 6(a)

(30 markah/marks)

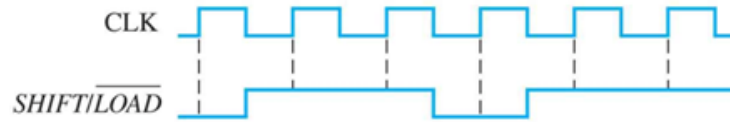
- (b) Daftar anjak dengan masukan data selain kepada masukan selari/keluaran sesiri yang ditunjukkan dalam Rajah 6(b)(i). $SHIFT/\overline{LOAD}$ dan input CLK daftar anjak ditunjukkan dalam Rajah 6b(ii). Lukiskan gelombang data output dalam berhubung dengan input.

Parallel data inputs to a parallel in/serial out shift register are shown in Figure 6(b)(i). The $SHIFT/\overline{LOAD}$ and CLK inputs to the shift register are shown in figure 6b(ii). Draw the data output waveform in relation to the inputs.



Rajah 6 (b)(i)

Figure 6(b)(i)



(ii)

Rajah 6(b)(ii)

Figure 6(b)(ii)

(20 markah/marks)

- (c) Apakah ciri unik kaunter Johnson? Berapa banyak keadaan yang terdapat dalam kaunter Jonson 4 bit? Tunjukkan turutan masa untuk kaunter Jonson 4-bit.

What is the unique property of a Johnson counter? How many states are there in a 4 bit Jonson counter? Show the timing sequence for a 4-bit Jonson counter.

(30 markah/marks)

Satu memori tertentu mempunyai kapasiti $16K \times 32$.

A certain memory has the capacity of $16K \times 32$.

- (i) Berapa banyak alamat yang berbeza yang diperlukan oleh memori?
How many different addresses are required by the memory?
- (ii) Berapa banyak perkataan ia menyimpan?
How many words does it store?
- (iii) Apakah bilangan bit per perkataan?
What is the number of bit per word?

- (iv) Berapa banyak sel-sel memori terkandung di dalamnya?
How many memory cells does it contain?

(20 markah/marks)

oooOooo

Jadual I

Table I

Binary	Oct	Dec	Hex	Symbol
100 0000	100	64	40	@
100 0001	101	65	41	A
100 0010	102	66	42	B
100 0011	103	67	43	C
100 0100	104	68	44	D
100 0101	105	69	45	E
100 0110	106	70	46	F
100 0111	107	71	47	G
100 1000	110	72	48	H
100 1001	111	73	49	I
100 1010	112	74	4A	J
100 1011	113	75	4B	K
100 1100	114	76	4C	L
100 1101	115	77	4D	M
100 1110	116	78	4E	N
100 1111	117	79	4F	O
101 0000	120	80	50	P
101 0001	121	81	51	Q
101 0010	122	82	52	R
101 0011	123	83	53	S
101 0100	124	84	54	T
101 0101	125	85	55	U
101 0110	126	86	56	V
101 0111	127	87	57	W
101 1000	130	88	58	X
101 1001	131	89	59	Y
101 1010	132	90	5A	Z
101 1011	133	91	5B	[
101 1100	134	92	5C	\
101 1101	135	93	5D]
101 1110	136	94	5E	^
101 1111	137	95	5F	_