

UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Kedua
Sidang Akademik 1993/94

April 1994

CSS201/CSY201 - Rekabentuk Logik Berdigit

Masa: [3 jam]

ARAHAN KEPADA CALON:

- Sila pastikan bahawa kertas peperiksaan ini mengandungi **TUJUH** muka surat yang bercetak sebelum anda memulakan peperiksaan ini.
 - Jawab **SEMUA** soalan dalam Bahasa Malaysia.
-

1. (a) Tukarkan nombor desimal 225 kepada nombor binari. Tunjukkan gerak-kerja.
 - (b) Tukarkan nombor binari 1010101 kepada nombor desimal. Tunjukkan gerak-kerja.
 - (c) Permudahkan fungsi-fungsi berikut dengan menggunakan peta-K.
 - (i) $F = A'B(D' + C'D) + B(A + A'CD)$
 - (ii) $F(A, B, C, D) = ABC' + D' + CD + AC'D + ABCD$
- (20 markah)

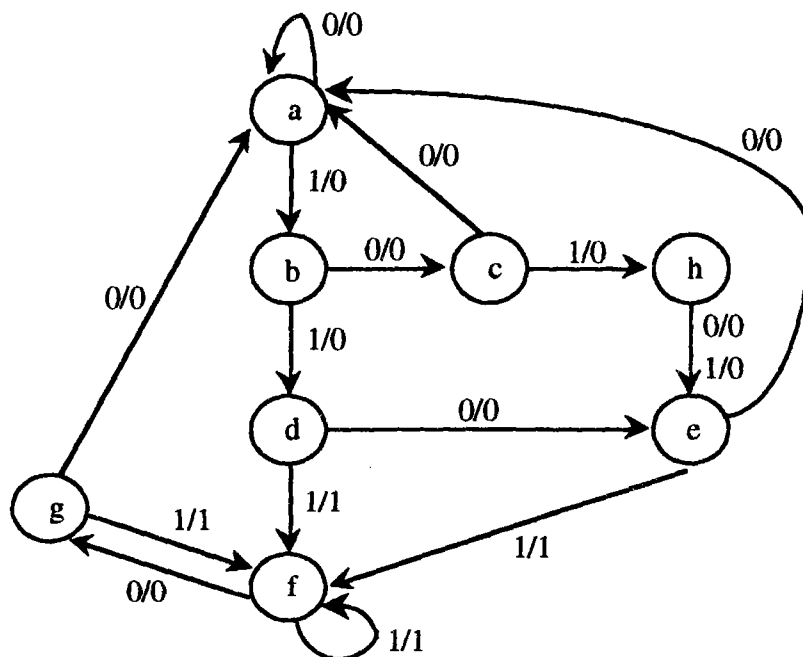
2. Gunakan Multiplexor 4 x 1 (lebih daripada satu, kalau perlu) untuk membangunkan litar bagi fungsi dalam soalan 1c (ii).

$$F(A, B, C, D) = ABC' + D' + CD + AC'D + ABCD$$

Anda juga boleh menggunakan get-get lain ataupun decoder bersama dengan multiplexor. Anda perlu menyelesaikan sehingga gambarajah logik sahaja.

(15 markah)

3.



Bangunkan litar berturutan dengan menggunakan flip-flop JK. Keadaan yang tidak digunakan dianggap sebagai keadaan tak-peduli. Kurangkan bilangan keadaan jika boleh dan gunakan prosedur merekabentuk seperti di bawah:

- (a) Jadual Keadaan (State Table)
- (b) Pengurangan Jadual Keadaan (Reduction of State Table)
- (c) Jadual Pertukaran (Transition Table)
- (d) Peta-K (K-Maps)
- (e) Gambarajah Logik (Logic Diagram)
- (f) Gambarajah Hardwer (Hardware Diagram)

Gunakan flip-flop JK (7474), DAN (7408), ATAU (7432) dan PENYONGSANG (7404) untuk implimentasi rekabentuk.

(20 markah)

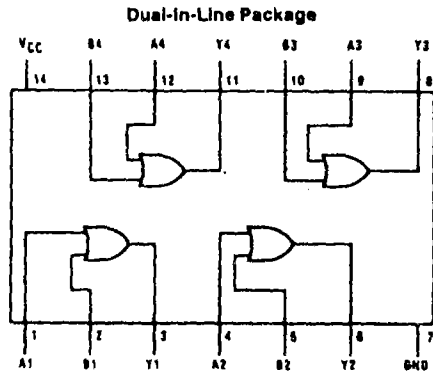
4. Anda dikehendaki membina suatu litar pembilang Modulo 18. Anda mesti menggunakan cip pengira 74139 dan get-get lain yang perlu. Pembilang Modulo 18 akan membilang dari 0 hingga 17, kemudian bermula dari 0 lagi sekali. Anda perlu menyelesaikan sehingga gambarajah logik sahaja. (Walau bagaimanapun, semua input dan output bagi cip pengira mesti ditunjukkan.)
(20 markah)
5. Lukiskan gambarajah pemaasan (timing diagram) untuk soalan nombor 4. Biar cip pengira bermula dari nombor 16 dalam gambarajah pemaasan. Gambarajah anda mesti sepanjang 24 detik masa (clock cycles). Hanya input-input dan output-output yang digunakan sahaja perlu ditunjuk.
(10 markah)
6. Cipta suatu ASM yang dapat mengawal sistem lampu isyarat. Cip pengira mesti digunakan untuk mengubah jangkamasa lampu-lampu isyarat itu menyala. Lampu kuning mengambil hanya satu detik masa manakala lampu hijau dan merah mengambil selang masa yang sama (kurang daripada 15 detik masa).

Anda hanya perlu mereka carta ASM untuk sistem ini. Anda boleh menganggap yang berikut:

- (a) Cip pengira akan menghantar satu isyarat (FINISH) bila selang masa kiraan untuk hijau ataupun merah sudah habis, i.e. FINISH = 1.
- (b) Cip pengira dan ASM menggunakan isyarat masa (clock) yang sama.

(15 markah)

Connection Diagram

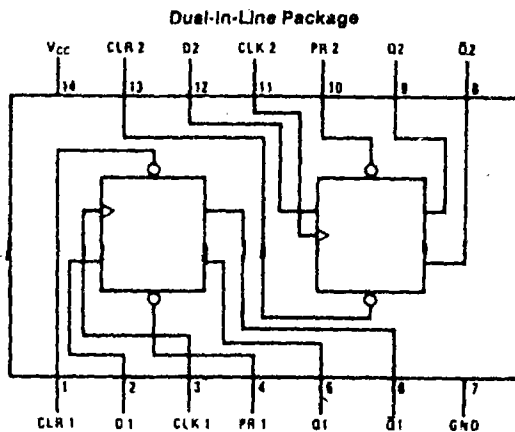


Order Number 5432DMQB, 5432FMQB, DM5432J, DM5432W or UM7432N
See NS Package Number J14A, N14A or W14B

TL/F/6511-1

Connection Diagram

7474



Order Number 5474DMQB, 5474FMQB, DM5474J, DM5474W, DM7474M or DM7474N
See NS Package Number J14A, M14A, N14A or W14B

TL/F/6526-1

Function Table

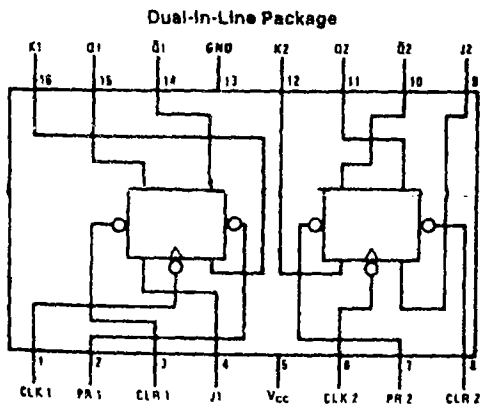
Inputs				Outputs	
PR	CLR	CLK	D	Q	\bar{Q}
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H*	H*
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q ₀	\bar{Q} ₀

H = High Logic Level
 X = Either Low or High Logic Level
 L = Low Logic Level
 ↑ = Positive-going transition of the clock.
 * = This configuration is nonstable; that is, it will not persist when either the preset and/or clear inputs return to their inactive (high) level.
 Q₀ = The output logic level of Q before the indicated input conditions were established.

4. Pangkalan data berorientasi objek:

- (a) Senaraikan ciri-ciri utama suatu Sistem Pangkalan Data Berorientasi Objek (OODB), bincangkan keperluan OODB. (20/100)
- (b) Berikan takrifan suatu objek, bincangkan identiti objek dan isu-isu struktur objek, terangkan apakah objek kompleks (komposit). (30/100)
- (c) Takrifkan kefahaman anda tentang kelas dan tunjukkan persamaan dan perbezaannya dengan jenis data. Takrif dan bincangkan kefahaman anda tentang pewarisan (inheritance), superkelas dan subkelas. (30/100)
- (d) Bincangkan jenis-jenis skema modifikasi yang berlainan di dalam suatu OODB. (20/100)

Connection Diagram 7476



TL/F/6528-1

Order Number 5476DMQB, 5476FMB,
DM5476J, DM5476W or DM7476N
See NS Package Number J16A, N16E or W16A

Function Table

Inputs					Outputs	
PR	CLR	CLK	J	K	Q	\bar{Q}
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H		L	L	Q ₀	\bar{Q}_0
H	H		H	L	H	L
H	H		L	H	L	H
H	H		H	H	L	H
					Toggle	

H = High Logic Level

L = Low Logic Level

X = Either Low or High Logic Level

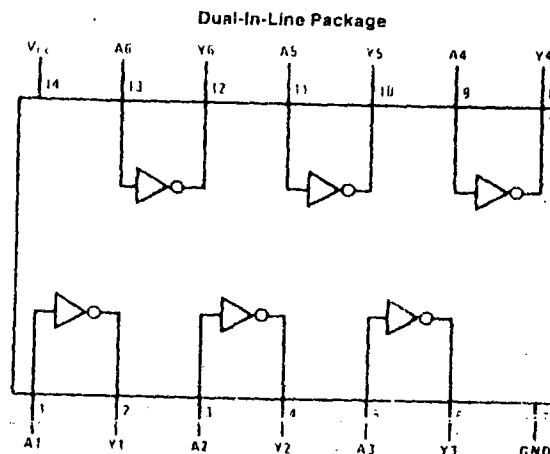
= Positive pulse data. The J and K inputs must be held constant while the clock is high. Data is transferred to the outputs on the falling edge of the clock pulse.

* = This configuration is nonstable; that is, it will not persist when the preset and/or clear inputs return to their inactive (high) level.

Q₀ = The output logic level before the indicated input conditions were established.

Toggle = Each output changes to the complement of its previous level on each complete active high level clock pulse.

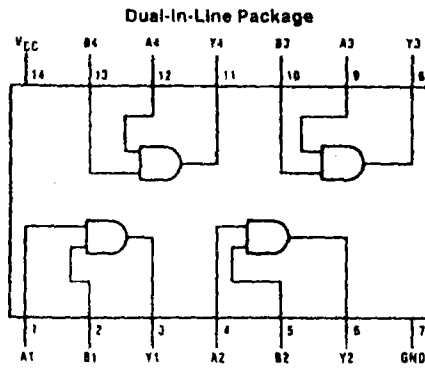
Connection Diagram



TL/F/8494-1

Order Number 5404DMQB, 5404FMB, DM5404J, DM5404W, DM7404M or DM7404N
See NS Package Number J14A, M14A, N14A or W14B

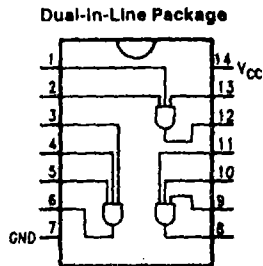
Connection Diagram



TL/F/6498-1

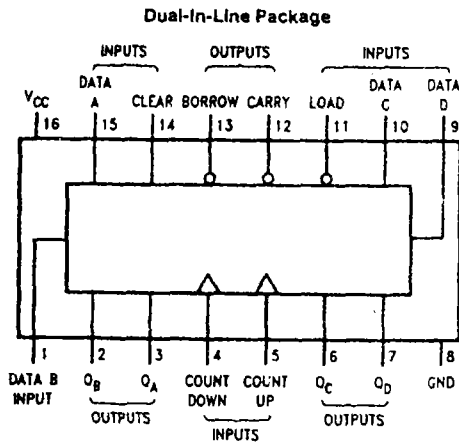
Order Number 5408DMQB, 5408FMQB, DM5408J, DM5408W or DM7408N
See NS Package Number J14A, N14A or W14B

Connection Diagram



TL/F/9774-1

Order Number DM7411N
NS Package Number N14A



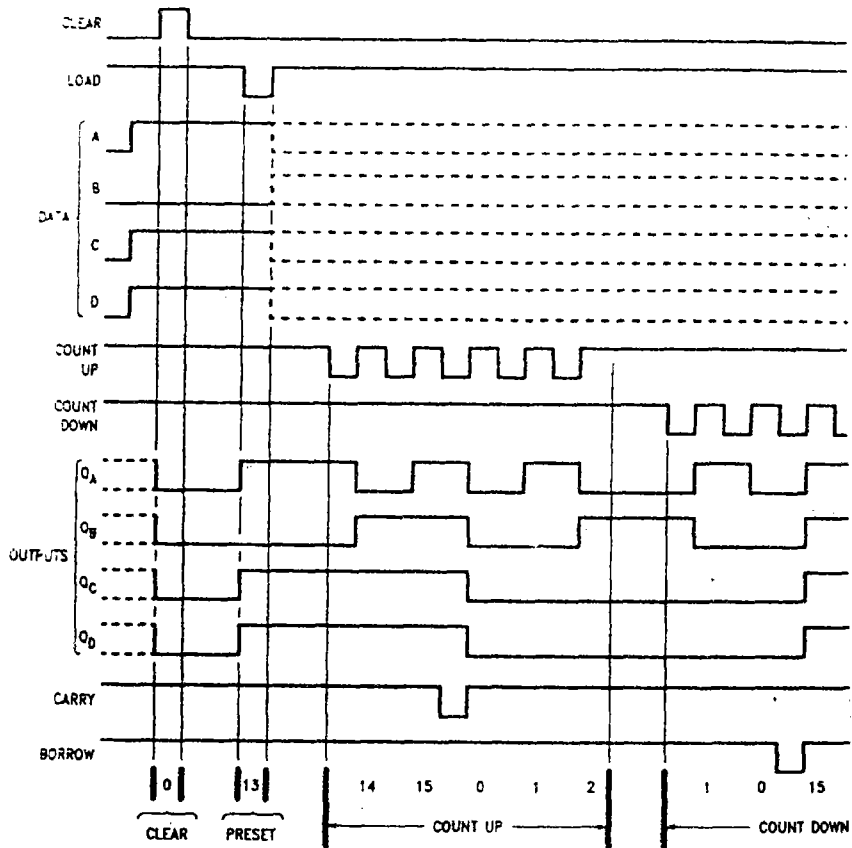
TL/F/6406-1

Order Number 54LS193DMQB, 54LS193FMOB, 54LS193LMOB,
DM54LS193J, DM54LS193W, DM74LS193M or DM74LS193N
See NS Package Number E20A, J16A, M16A, N16E or W16A

Timing Diagrams

74139

Typical Clear, Load, and Count Sequences



Note A: Clear overrides load, data, and count inputs.

Note B: When counting up, count-down input must be high; when counting down, count-up input must be high.