

UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Pertama  
Sidang Akademik 1995/96

Oktober - November 1995

EEE 326 - Reka bentuk Sistem VLSI

Masa : [2 jam]

---

**ARAHAN KEPADA CALON :**

Sila pastikan bahawa kertas peperiksaan ini mengandungi 5 muka surat bercetak dan **LIMA (5)** soalan sebelum anda memulakan peperiksaan ini.

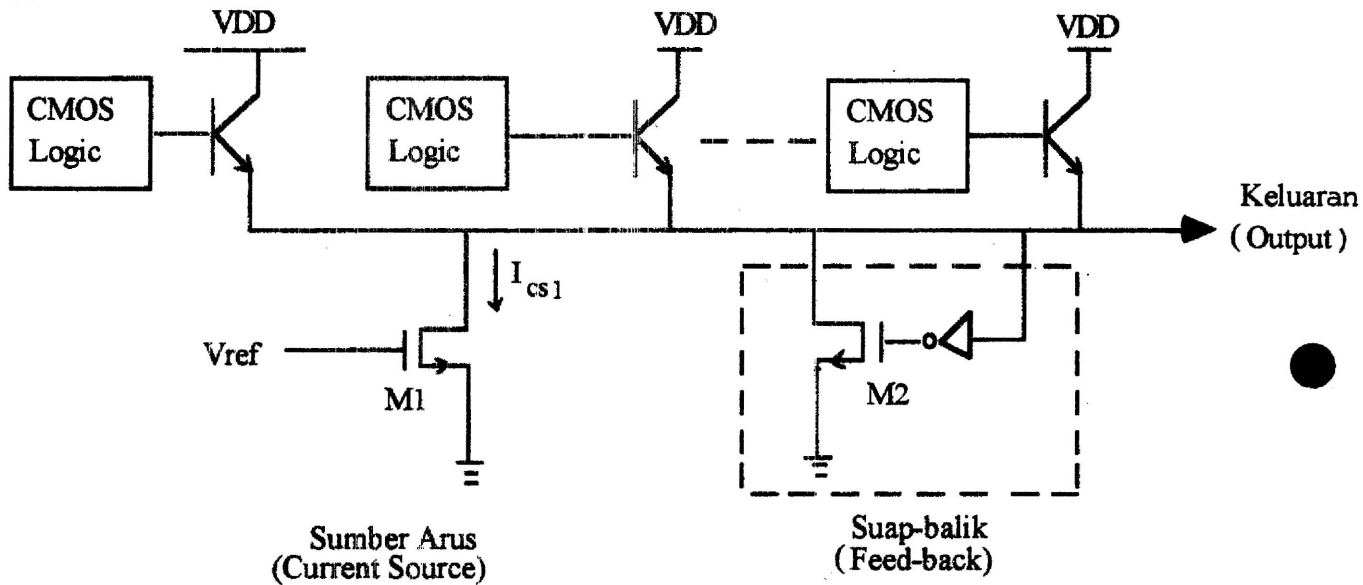
Jawab **EMPAT (4)** soalan.

Agihan markah bagi soalan diberikan di sut sebelah kanan soalan berkenaan.

Jawab semua soalan di dalam Bahasa Malaysia.

...2/-

1.



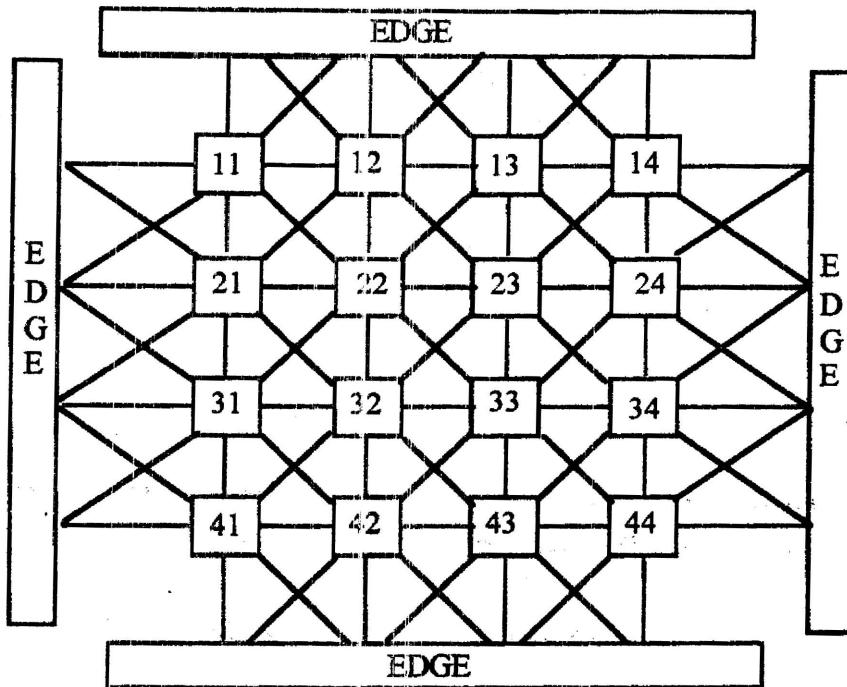
Di atas adalah organisasi logik ATAU terdawai BiCMOS. Satu logik ATAU daripada logik CMOS dilapati di nod keluaran. Rekabentuk satu penambah 64-bit menggunakan teknik logik ATAU terdawai BiCMOS ini.

*Above is the organization of BiCMOS wired-OR logic. A logical OR of CMOS logic is obtained at the output node. Design a 64-bit adder utilizing this BiCOMS wired-OR logic technique.*

(100%)

...3/-

2.



Di atas adalah satu struktur rangkaian neural bersel 4x4: Kotak-kotak mewakili sel-sel dan talian mewakili sambungan. Setiap sel  $i$  bagi CNN tersebut mempunyai satu kedudukan  $x_i$  dan satu masukan  $u_i$ . Pelepasan sel ditakrifkan oleh persamaan kebezaan tak lurus,  $\frac{dx_i}{dt} = -x_i + I + \sum_{c \in N_r(i)} A_c \cdot f(x_c) + \sum_{c \in N_r(i)} B_c \cdot u_c$  di mana  $N_r(i)$  adalah set jiran-jiran tersambung termasuk sel itu sendiri dan keluaran  $y_i = f(x_i) = 0.5 * (|x_i+1| - |x_i-1|)$  adalah satu fungsi tak lurus bagi keadaan  $x_i$ . Bina satu senibina VLSI analog dan litar CMOS yang berkaitan bagi sistem CNN ini.

*Above is the structure of a 4x4 cellular neural network. The boxes represent the cells and lines represent connections. Each cell  $i$  of the CNN has a state  $x_i$  and an input  $u_i$ . The evolution of the cell is defined by the nonlinear differential equation,  $\frac{dx_i}{dt} = -x_i + I + \sum_{c \in N_r(i)} A_c \cdot f(x_c) + \sum_{c \in N_r(i)} B_c \cdot u_c$  where,  $N_r(i)$  is the set of connected neighbours including the cell itself and the output  $y_i = f(x_i) = 0.5 * (|x_i+1| - |x_i-1|)$  is a nonlinear function of state  $x_i$ . Develop an Analog VLSI architecture and related CMOS circuitry for this CNN system.*

(100%)

..4/-

3. (i) Bincangkan tentang teknik pendaraban 'Fast' dalam VLSI menggunakan talian paip gelombang. Bandingkan talian paip gelombang dengan talian paip yang lazim.

*Discuss the technique of Fast multiplication in VLSI using wave-pipelining. Compare wave pipelining with conventional pipelining.*

(50%)

- (ii) Rekabentuk litar-litar asas dan blok-blok binaan bagi satu pendarab talian paip gelombang CMOS.

*Design the basic circuits and building blocks for a CMOS wave-pipelined multiplier.*

(50%)

4. Apakah lapisan saling hubung tempatan? Dengan gambarajah-gambarajah bentangan tunjukkan perbezaan dalam teknik bentangan di antara saling hubung tempatan dan saling hubung logam bagi kes-kes berikut.

*What is the local interconnect (LI) layer? With layout diagrams show the difference in layout technique between LI and metal interconnect for the following cases.*

- (i) Resapan - n ke resapan p.  
*n - diffusion to p - diffusion.* (20%)

- (ii) Resapan ke masukan polisilikon.  
*Diffusion to polysilicon input.* (20%)

- (iii) Pot I/O polisilikon daripada resapan.  
*Polysilicon I/O port from diffusion.* (20%)

...5/-

**Bincangkan tentang kesan saling hubung tempatan ke atas kualiti bentangan dan ke atas perlakuan elektrik.**

*Discuss the impact of LI on Layout quality and on electrical performance.*

(40%)

**5. Dalam rekabentuk logik 'fuzzy', kaedah sentroid bagi 'defuzzification' diberikan oleh**

$$C = \frac{\sum_{i=1}^n \mu_{x_i} \cdot x_i}{\sum_{i=1}^n \mu_{x_i}}$$

di mana n mewakili bilangan set-set 'fuzzy', dan  $\mu_{x_i}$  dan  $x_i$  masing-masing mewakili fungsi ahli dan nilai sokong bagi set 'fuzzy' ke i. Rekabentuk satu litar 'defuzzification' mod arus MOS berdasarkan hukum kuasa dua modular. Lukis gambarajah-gambarajah litar MOS dan tunjukkan semua terbitan.

*In fuzzy logic design the centroid method of defuzzification is given by,*

$$C = \frac{\sum_{i=1}^n \mu_{x_i} \cdot x_i}{\sum_{i=1}^n \mu_{x_i}}$$

*where, n represents the number of fuzzy sets, and  $\mu_{x_i}$  and  $x_i$*

*represents the membership function and the support value of the  $i^{th}$  fuzzy set respectively. Design a modular square-law based MOS current mode defuzzification circuit. Draw MOS Circuit diagrams and show all derivations.*

(100%)

ooo0ooo