

UNIVERSITI SAINS MALAYSIA  
Peperiksaan Semester Pertama  
Sidang 1988/89

EEE 215 Teknologi Semikonduktor I

Tarikh: 28 Oktober 1988

Masa: 9.00 pagi - 12.00 tengah hari  
(3 jam)

---

ARAHAN KEPADA CALON:

Sila pastikan bahawa kertas peperiksaan ini mengandungi 7 muka surat bercetak dan TUJUH (7) soalan sebelum anda memulakan peperiksaan ini.

Jawab LIMA (5) soalan.

Agihan markah bagi setiap soalan diberikan di sut sebelah kanan sebagai peratusan daripada markah keseluruhan yang diperuntukkan bagi soalan berkenaan.

Jawab kesemua soalan di dalam Bahasa Malaysia.

...2/-

1. (a) Tuliskan penerangan ringkas mengenai perbandingan kasar di antara transistor dwikutub dan MOS dari segi struktur kendalian, ciri-ciri dan Fabrikasi. Berikan gambarajah di mana perlu.

(40%)

- (b) Tulis satu nota pendek mengenai teknologi-teknologi berikut dengan memberikan ciri-ciri kelajuan, saiz, lepasan kuasa dan Teknik Fabrikasi.

- (i) TTL
- (ii) ECL
- (iii) NMOS
- (iv) CMOS

(60%)

2. (a) Takrifkan kecekapan pemancar  $\delta$  dan nyatakan cara-cara untuk mencapai kecekapan yang tinggi.

(20%)

- (b) Takrifkan faktor angkut tapak  $\delta$ , dan tunjukkan cara untuk mendapatkan persamaan berikut:

$$\delta = 1 - \frac{w_b^2}{2 L_n^2}$$

(30%)

- (c) (i) Berikan litar setara, serta ulasan bagi model Ebers-Moll untuk suatu transistor npn dalam keadaan aktif.

(15%)

- (ii) Seterusnya, berikan litar setara lengkap Ebers-Moll yang boleh digunakan dalam keadaan aktif ataupun tepu.

(15%)

- (iii) Dengan menggunakan persamaan-persamaan Ebers-Moll untuk memperihalkan ciri-ciri transistor dalam keadaan tepu, persamaan bagi  $V_{CE_{tepu}}$  didapati seperti berikut:

$$V_{CE_{tepu}} = \frac{kT}{e} \ln \left( \frac{\frac{1}{\alpha_R} + \frac{I_C}{I_B \beta_R}}{1 - \frac{I_C}{I_B \beta_F}} \right)$$

Jika  $\alpha_F = 0.98$ ,  $\alpha_R = 0.80$ ,

$$\frac{kT}{e} = 25 \text{ mV (suhu bilik)}$$

$$\text{dan } I_C = 10 I_B$$

hitungkan nilai  $V_{CE_{tepu}}$

(20%)

3. (a) Terangkan dengan ringkas apakah yang dimaksudkan oleh istilah penumpuan (convergence) sepertimana digunakan pada aturcara SPICE.

(40%)

- (b) Satu aturcara SPICE untuk litar dwikutub disenaraikan seperti berikut:-

```
TAJUK
VCC 4 0 5
VIN 1 0 PULSE 0 5 2NS 2NS 2NS 3ONS
RB 1 2 10K
RC 3 4 1K
Q1 3 2 0 MOD1
.MODEL MOD1 NPN BF = 20 RB = 100 TF = .1NS CJC = 2PF
.DC VIN 0 5 0.1
.TRAN 1NS 10ONS
.PLOT DC V(3)
.PLOT TRAN V(3)
.PRINT TRAN V(3)
.WIDTH IN = 80 OUT = 80
.END
```

Dari aturcara SPICE berikut:-

- (i) Binakan balik litar tersebut.
- (ii) Apakah fungsi litar tersebut.
- (iii) Lakarkan bentuk isyarat masukan dari atucara di atas.
- (iv) Apakah bentuk isyarat keluaran bagi litar di atas.

(60%)

...5/-

4. (a) Terangkan secara terperinci proses Fabrikasi litar bersepadu bermula dari jangkong silikon.
- (60%)
- (b) Bincangkan secara ringkas pembangunan semasa dalam teknologi fabrikasi.
- (40%)
5. (a) Terangkan secara ringkas apa yang dimaksudkan dengan perkara-perkara berikut yang berkaitan dengan MOSFET.
- (i) 'Simitri dwisisi'
- (ii) 'ekakutub'
- (20%)
- (b) Bezakan di antara penyongsang MOS bernisbah dan tanpa bernisbah.
- (40%)
- (c) Nyatakan dua kebaikan logik tanpa nisbah. Terangkan bagaimana penyongsang tanpa nisbah dapat diselesaikan dengan cara CMOS - 2 saluran.
- (40%)

- 6. (a) Kebanyakan penyelaku litar bersepadu (IC Simulators) boleh dibahagikan kepada empat peringkat iaitu:-

PRAPEMPROSES  
 PENYUSUN MODEL  
 PELAKSANA PENYELAKU  
 POSTPEMPROSES

Dengan bantuan contoh dari salah satu penyelaku aras litar, iaitu SPICE, terangkan apakah yang dimaksudkan dengan setiap empat peringkat itu.

(40%)

- (b) Satu aturcara SPICE untuk litar CMOS disenaraikan seperti berikut:-

```

TAJUK
M1 8 6 1 1 PMOS W = 28U L = 3U
M2 8 5 1 1 PMOS W = 28U L = 3U
M3 7 8 1 1 PMOS W = 25U L = 3U
M4 9 6 2 2 NMOS W = 19U L = 3U
M5 9 5 8 2 NMOS W = 19U L = 3U
M6 7 8 2 2 NMOS W = 19U L = 3U
VDD 1 0 5V
VSS 2 0 0V
VA 6 0 PULSE ( 0 5 0 2N 2N 50N 100N)
VB 5 0 PULSE ( 0 5 0 2N 2N 50N 100N)
.TRAN 3N 150N
.PLOT TRAN V(5) V(6) V(7)
.WIDTH IN = 80 OUT = 80
.MODEL NMOS NMOS LEVEL = 1 VTO = 0.8 KP = 40U
.MODEL PMOS PMOS LEVEL = 1 VTO = -0.8 KP = 15U
.END
  
```

Dari aturcara SPICE berikut:-

- (i) Binakan balik litar tersebut.
- (ii) Apakah fungsi litar tersebut.
- (iii) Lakarkan bentuk isyarat masukan dari aturcara di atas.
- (iv) Apakah bentuk isyarat keluaran bagi litar di atas.

(60%)

7. Bincangkan perkara-perkara berikut:-

- (a) Kebaikan yang didapati apabila menggantikan bahan silikon dengan GaAs.

(30%)

- (b) CCD

(30%)

- (c) Struktur dan kendalian ragam susutan dan ragam peningkatan bagi transistor MOS.

(40%)

- oooOooo -