

---

**UNIVERSITI SAINS MALAYSIA**

Peperiksaan Semester Kedua  
Sidang Akademik 2010/2011

April/Mei 2011

**EEE 130 – ELEKTRONIK DIGIT I**

Masa : 3 jam

---

**ARAHAN KEPADA CALON:**

Sila pastikan bahawa kertas peperiksaan ini mengandungi DUA BELAS muka surat bercetak sebelum anda memulakan peperiksaan ini.

Kertas soalan ini mengandungi **ENAM** soalan

Jawab **LIMA** soalan.

Mulakan jawapan anda untuk setiap soalan pada muka surat yang baru.

Agihan markah bagi soalan diberikan disudut sebelah kanan soalan berkenaan.

Jawab semua soalan di dalam Bahasa Malaysia atau Bahasa Inggeris atau kombinasi kedua-duanya.

**“Sekiranya terdapat sebarang percanggahan pada soalan peperiksaan, versi Bahasa Inggeris hendaklah diguna pakai.”**

*“In the event of any discrepancies, the English version shall be used.”*

1. (a) Penambahan adalah satu operasi aritmetik berbanding dengan pengurangan, pendaraban dan pembahagi. Terangkan.

*Addition is the most important arithmetic operation compared to subtraction, multiplication and division. Explain.*

(10 markah/marks)

- (b) Dengan menggunakan 8-bit nombor penduaan bertanda, laksanakan pengurangan berikut. Tunjukkan pengiraan anda secara terperinci dan berikan jawapan anda di dalam 8-bit nombor penduaan bertanda.

*Using 8-bit signed binary number, perform the following subtractions. Show your detail calculation and provide the answer in 8-bit signed binary number.*

(i)  $-25 - 19$

(ii)  $-120 - (-30)$

(40 markah/marks)

- (c) Dengan beranggapan bahawa data bit 11011 perlu untuk dihantar sebagai Kod Hamming menggunakan pariti ganjil, jawab soalan-soalan berikut.

*Assuming data bits 11011 have to be transmitted as Hamming code using odd parity, answer the following questions.*

- (i) Kirakan bilangan bit pariti yang diperlukan untuk kod ini.

*Calculate the number of parity bits required for the code.*

(10 markah/marks)

- (ii) Berapakah jumlah bit yang akan dihantar sebagai satu kod.

*How many bits will be transmitted as one code?*

(10 markah/marks)

- (iii) Lukiskan satu jadual kedudukan bit untuk kod ini dan tentukan Kod Hammingnya.

*Draw a bit position table for this code and determine the Hamming code.*

(15 markah/marks)

- (iv) Sekiranya kod yang diterima adalah 111111101, semak sama ada kod ini adalah betul. Sekiranya betul, berikan penerangan. Jika sebaliknya, tentukan bit yang salah.

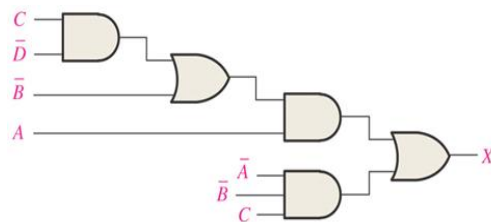
*If the code received is 111111101, check if this code is correct. If correct, give an explanation. Else, determine the incorrect bit.*

(15 markah/marks)

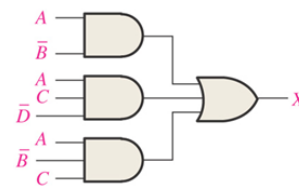
- 2. (a) Daripada litar logik yang ditunjukkan di Rajah 1 di bawah, tentukan litar-litar yang setara.

*From the logic circuits shown in Figure 1 below, determine the equivalent circuits.*

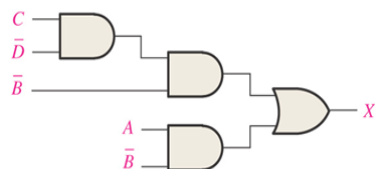
(20 markah/marks)



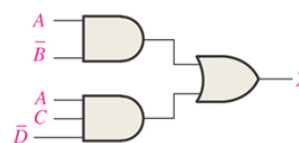
(i)



(ii)



(iii)



(iv)

Rajah 1: Litar logik untuk menjawab soalan 2(a)

Figure 1: Logic circuits to answer Question 2(a)

(b) Dapatkan persamaan POS daripada Jadual 1 di bawah.

*Obtain the product-of-sum (POS) equation from Table 1 below.*

(10 markah/marks)

Jadual 1: Jadual kebenaran untuk menjawab Soalan 2(b)

*Table 1: Truth table to answer Question 2(b)*

<i>A</i>	<i>B</i>	<i>C</i>	<i>D</i>	<i>Y</i>
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

(c) Lukiskan litar NOR-NOR berkaitan.

*Draw the corresponding NOR-NOR circuit.*

(20 markah/marks)

(d) Dapatkan persamaan SOP yang berkaitan.

*Obtain the corresponding sum-of-product (SOP) equation.*

(10 markah/marks)

(e) Tunjukkan litar NAND-NAND berkaitan menggunakan teori DeMorgan.

*Show the corresponding NAND-NAND circuit using DeMorgan's theorem.*

(20 markah/marks)

- (f) Sekiranya keluaran daripada (a) dan (c) di atas adalah X dan Y masing-masing, semak sama ada  $X=Y$ . Tunjukkan pengiraan anda.

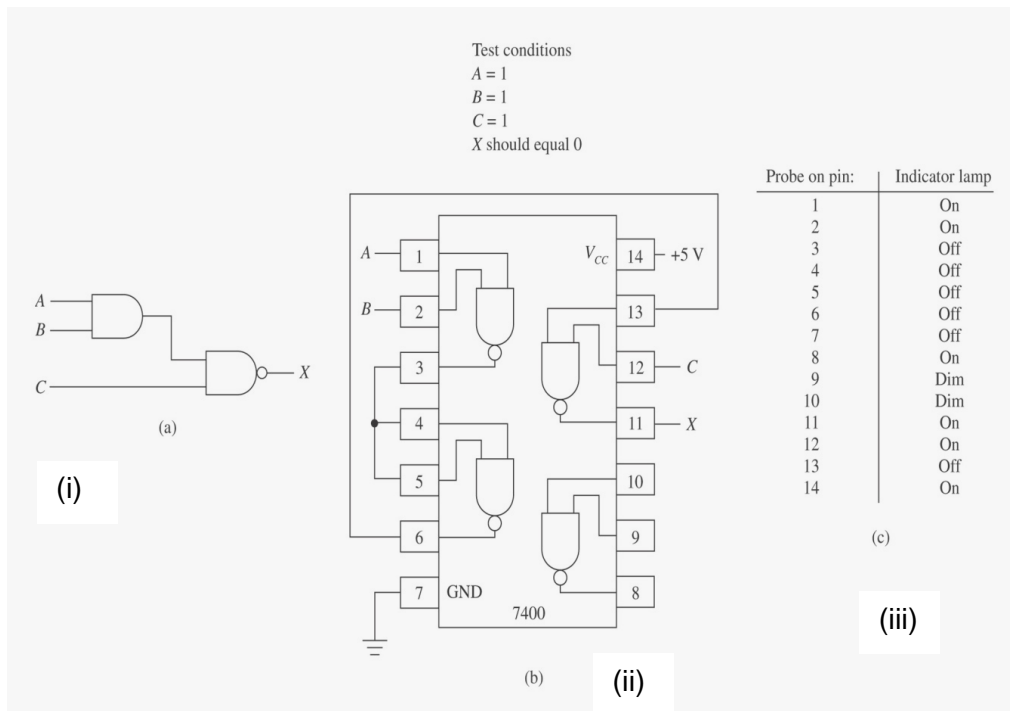
*If the output from (a) and (c) above are X and Y, respectively, inspect whether  $X=Y$ . Show your calculation.*

(20 markah/marks)

3. (a) Litar logik dalam Rajah 2(a)(i) dilaksanakan dengan membuat sambungan kepada IC 7400 seperti ditunjukkan dalam Rajah 2(a)(ii). Prob logik digunakan untuk menentukan isyarat pada setiap pin dan didapati seperti yang tertera di dalam jadual Rajah 2(a)(iii). Kenal pasti semua pin dengan output yang salah. Pin apakah yang menyumbang kepada punca masalah? Apakah kemungkinan punca masalahnya?

*The logic circuit of Figure 2(a)(i) is implemented by making connections to the 7400 IC as shown in Figure 2(a)(ii). A logic probe is used to determine the signals at each pin and they are as indicated in the table of Figure 2(a)(iii). Identify all pins with incorrect outputs. Which pin is the main contributor to the source of the problem? What could be source of the problem?*

(20 markah/marks)

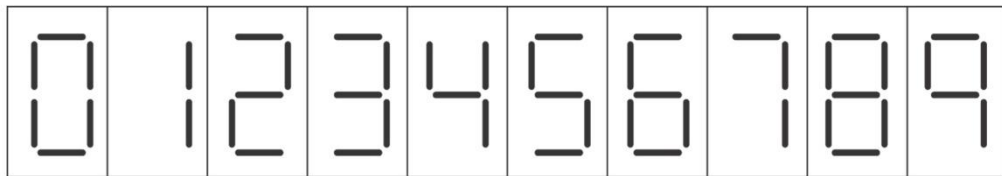


Rajah 2(a)  
Figure 2(a)

...6/-

- (b) Paparan tujuh segmen biasanya digunakan oleh mesin kira untuk memaparkan setiap digit, seperti yang ditunjukkan di dalam Rajah 2(b). Bina sebuah litar logik yang menghasilkan HIGH (1) apabila kod BCD 4-bit ditukarkan kepada nombor yang menyalakan segmen terbawah sebelah kiri. Gunakan pembolehubah-pembolehubah A (MSB), B, C dan D (LSB) untuk mewakili setiap binari 4 bit.

*Seven-segment displays are commonly used in calculators to display each digit, as shown in Figure 2(b). Design a logic circuit that produces a HIGH (1) whenever a 4-bit BCD code translates to a number that uses the bottom left segment. Use variables A (MSB), B, C and D (LSB) to represent each 4-bit binary.*



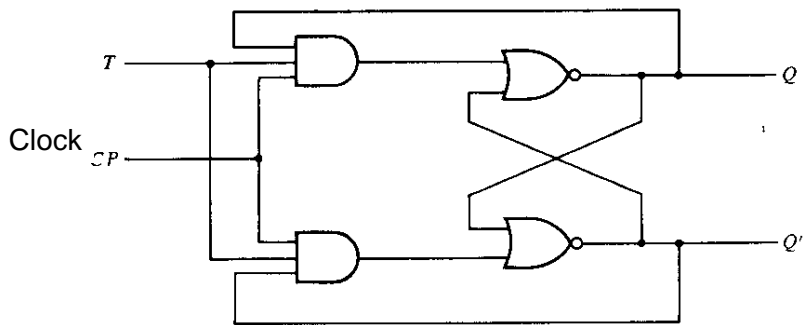
Rajah 2(b)  
Figure 2(b)

(80 markah/marks)

- 4. (a) Terbitkan jadual kebenaran kepada T-flip-flop di dalam Rajah 3 dengan penjelasan yang sempurna.

*Derive the truth table for following T-flip-flop in Figure 3, with proper explanation.*

(25 markah/marks)

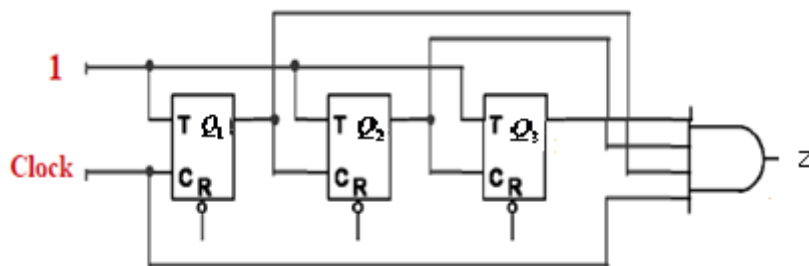


Rajah 3  
Figure 3

- (b) Lukiskan rajah pemasaan bagi  $Q_1$ ,  $Q_2$ ,  $Q_3$  dan keluaran Z di dalam Rajah 4.

*Draw the timing diagram for  $Q_1$ ,  $Q_2$ ,  $Q_3$  and Z outputs in Figure 4.*

(15 markah/marks)



Rajah 4  
Figure 4

- (c) Bagaimana selak S-R boleh digunakan untuk penghapusan suis lantunan sentuh.

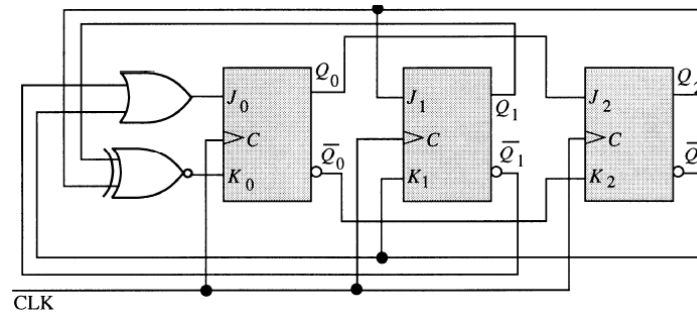
*How can S-R latch can be used for switch contact bounce elimination?*

(25 markah/marks)

- (d) Tentukan susunan pembilang bergerak berikut di dalam Rajah 5.

*Determine the sequence of the following synchronous counter in Figure 5.*

(35 markah/marks)



Rajah 5  
Figure 5

5. (a) Untuk pembilang latta yang berikut di dalam Rajah 6.

*For the following cascaded counter in Figure 6.*

(30 markah/marks)

- (i) Tentukan frekuensi keluaran peringkat akhir.

*Determine the last stage output frequency.*

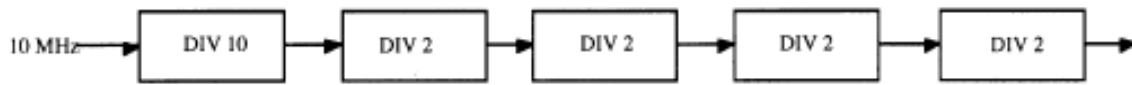
- (ii) Tentukan modulus pembilang keseluruhan.

*Determine the overall modulus of the counter.*

- (iii) Bagaimana satu pembilang Div-2 boleh direkacipta daripada IC pembilang Mod-4?

*How can a Div-2 counter can be designed from a Mod-4 counter IC?*





Rajah 6  
Figure 6

- (b) Takrifkan masa pegang dan masa pasang satu flip flop.

*Define hold time and setup time of a flip flop.*

(20 markah/marks)

- (c) Rekacipta 2-bit pembilang segerak menggunakan S-R flip flop yang boleh membilang sama ada menaik atau menurun pada sisi menaik pemas. Terdapat tiga masukan isyarat luar: satu isyarat pemas, satu isyarat set semula, dan satu isyarat  $up/\overline{dn}$  untuk menunjukkan sama ada pembilang itu harus membilang menaik atau menurun. Sekiranya isyarat  $up/\overline{dn}$  adalah tinggi, pembilang akan membilang menaik. Sekiranya isyarat  $up/\overline{dn}$  adalah rendah, pembilang akan membilang menurun. Semasa set semula, pembilang akan kembali ke kosong.

*Design a 2-bit synchronous counter using S-R flip-flops that can count either up or down on the rising edge of the clock. There are three external input signals: a clock signal, a reset signal, and a  $up/\overline{dn}$  signal to indicate whether the counter should count up or count down. If the  $up/\overline{dn}$  signal is high, the counter will count up. If the  $up/\overline{dn}$  signal is low, the counter will count down. On reset, the count will return to zero.*

(50 markah/marks)

- (i) *Lukiskan satu gambarajah keadaan bagi pembilang ini.*

*Draw the state diagram for the counter.*

- (ii) Adakah mesin keadaan terhingga ini terdiri dari jenis Moore atau Mealy? Kenapa?

*Is the finite state machine of the Moore type or the Mealy type? Why?*

- (iii) Berikan jadual peralihan keadaan untuk pembilang ini.

*Give the state transition table for this counter.*

- (iv) Lukiskan satu gambarajah logik untuk pembilang ini.

*Draw the logic diagram for this counter.*

6. (a) Lukiskan pembilang tidak segerak modulus 11.

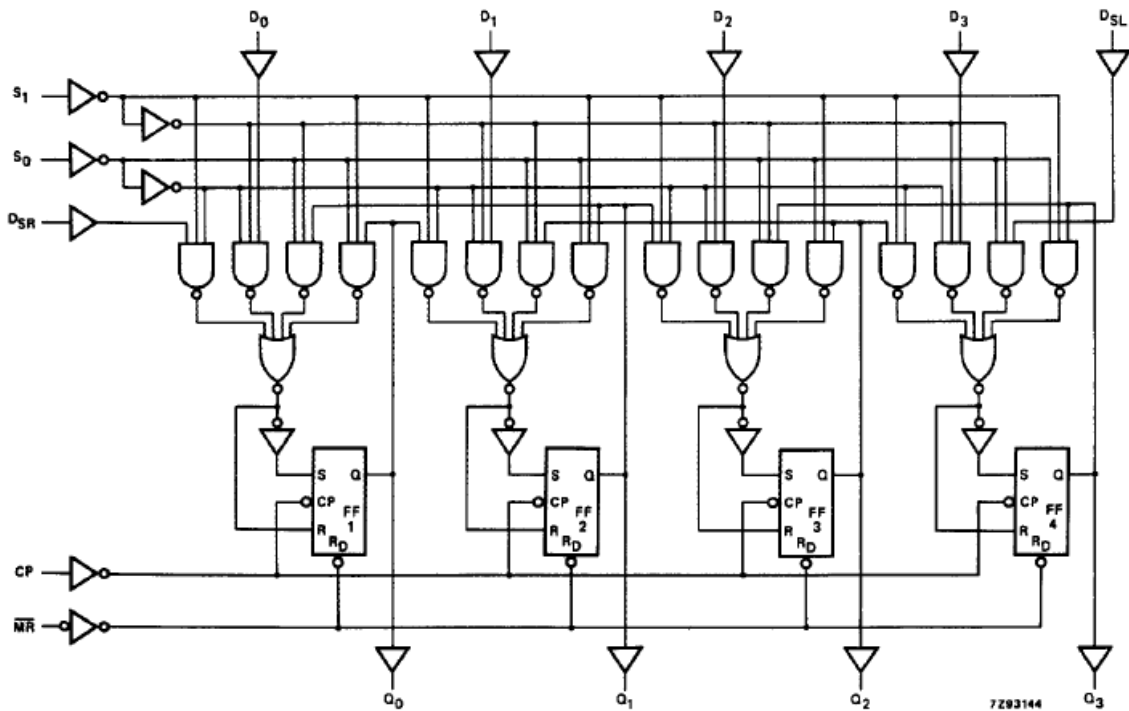
*Draw the modulus-11 asynchronous counter.*

(25 markah/marks)

- (b) Terangkan daftar anjakan semesta yang digunakan flip-flop S-R seperti di dalam Rajah 7.

*Explain the following Universal Shift register that uses S-R flip-flop in Figure 7.*

(50 markah/marks)



Rajah 7  
Figure 7

Definisi pin i/p and o/p daripada gambarajah di atas adalah seperti berikut:

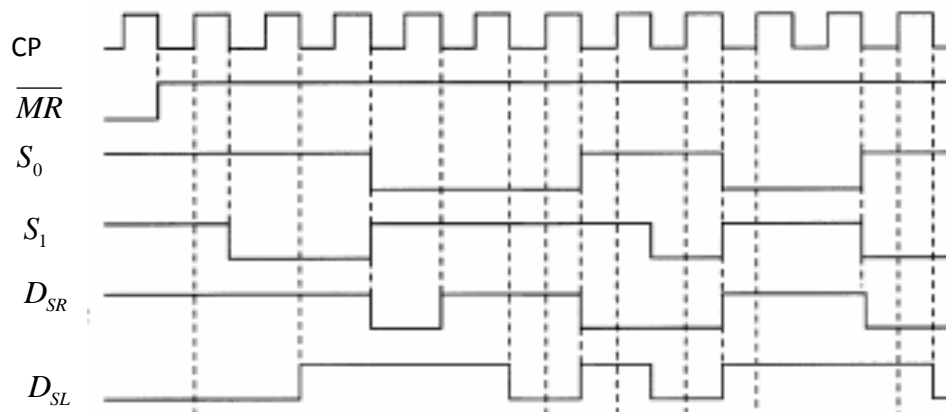
The i/p and o/p pins of above figure are defined as follows:

$\overline{MR}$	asynchronous master reset input (active LOW)
$D_{SR}$	serial data input (shift right)
$D_0$ to $D_3$	parallel data inputs
$D_{SL}$	serial data input (shift left)
GND	ground (0 V)
$S_0, S_1$	mode control inputs
CP	clock input (LOW-to-HIGH edge-triggered)
$Q_0$ to $Q_3$	parallel outputs

- (c) Untuk daftar anjakan semesta yang ditunjukkan di Rajah 7, tentukan keluaran Q dengan input seperti ditunjukkan di Rajah 8. Anggap bahawa  $D_0$ ,  $D_0$ ,  $D_0$  dan  $D_0$  adalah TINGGI.

For the universal shift register, shown in Figure 7, determine the Q outputs with the input shown in Figure 8. Assume  $D_0$ ,  $D_0$ ,  $D_0$  and  $D_0$  are all HIGH.

(25 markah/marks)



Rajah 8  
Figure 8

oooOooo