

UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Tambahan
Sidang Akademik 1991/92

Jun 1992

ZSK 256/3 - Ilmu Elektronik Asas

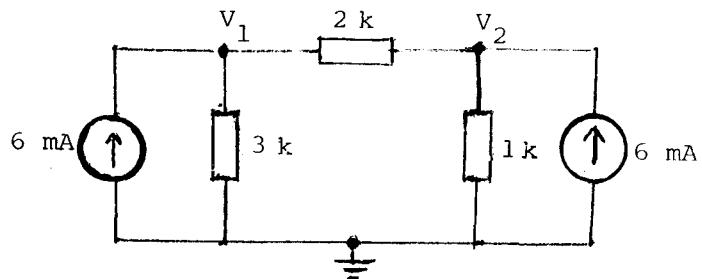
Masa : (3 jam)

Sila pastikan bahawa kertas peperiksaan ini mengandungi
EMPAT muka surat yang bercetak sebelum anda memulakan
peperiksaan ini.

Jawab KESEMUA LIMA soalan.

Kesemuanya wajib dijawab di dalam Bahasa Malaysia.

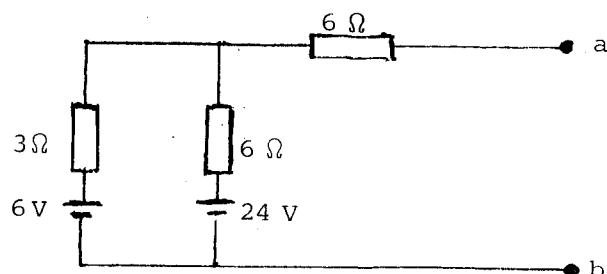
1. (a) Tentukan voltan-voltan V_1 dan V_2 dan arus I bagi litar Gambarajah 1.



Gambarajah 1

(50/100)

- (b) Berdasarkan kepada Gambarajah 2, dapatkan litar setara Thevenin dan Norton pada terminal a,b.



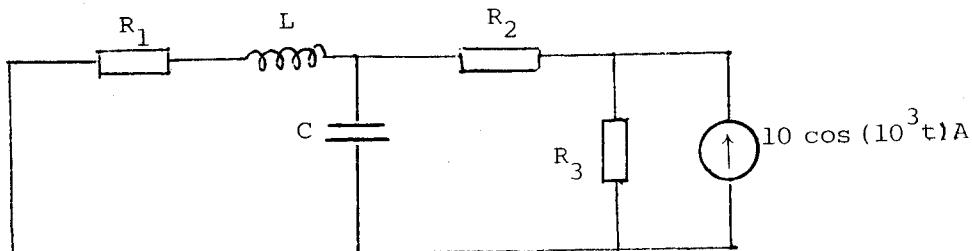
Gambarajah 2

89

(50/100)

... 2/-

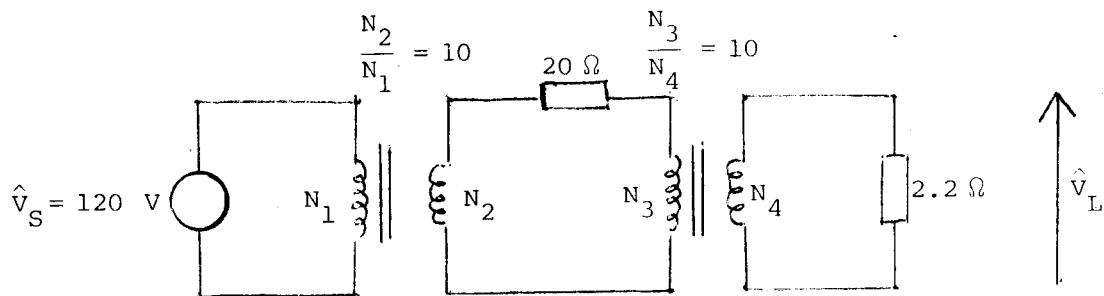
2. (a) Dalam Gambarajah 3, $R_1 = R_2 = R_3 = 5 \Omega$, $L = 5 \text{ mH}$ dan $C = 200 \mu\text{F}$. Tentukan arus $i(t)$ menggunakan fasor dan kaedah pembahagi arus.



Gambarajah 3

(50/100)

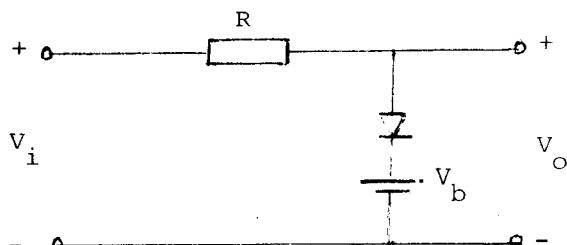
- (b) Menggunakan litar dalam Gambarajah 4, dapatkan nilai \hat{V}_L .



Gambarajah 4

(50/100)

3. (a) Gambarajah 5 menunjukkan suatu litar penyepit. Jika voltan input $V_i = 2V_b \sin \omega t$, lakarkan bentuk isyarat output V_o (anggap diod bersifat ideal) beserta penerangan yang jelas.



90
Gambarajah 5

(50/100)

... 3/-

3. (b) Lakarkan suatu amplifier transistor simpangan dwikutub dengan tatarajah pengeluar-sepunya yang mempunyai titik pincang tidak bergantung kepada nilai β . Jika untuk amplifier ini, $\beta = 50$, $V_{BE} = 0.7 \text{ V}$, $V_E = 0.93 \text{ V}$, $I_C = 100 \text{ mA}$, $V_{CE} = 7.27 \text{ V}$, $V_{CC} = 15 \text{ V}$ dan rintangan setara Thevenin pada terminal tapak ialah 140Ω , tentukan R_C , R_E dan rintangan-rintangan pada terminal tapak.

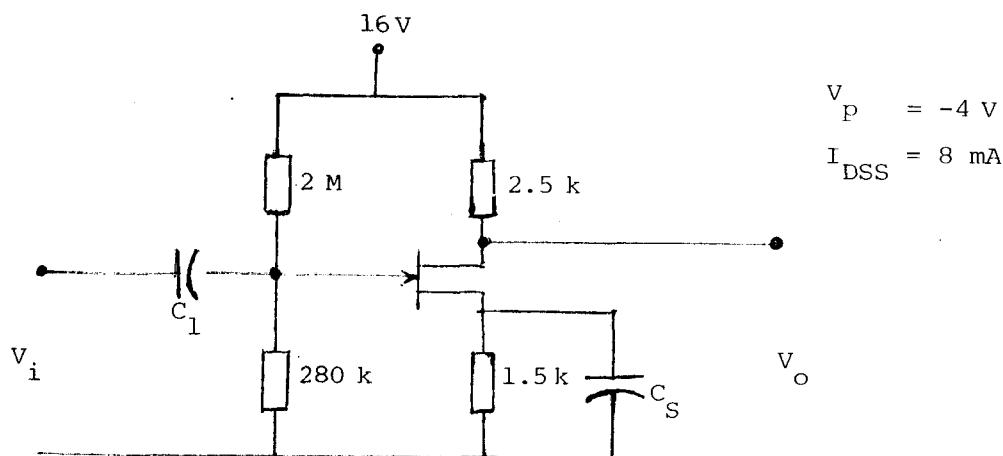
(50/100)

4. (a) Dengan menggunakan litar setara isyarat kecil bagi suatu amplifier transistor simpangan dwikutub dengan tatarajah pengeluar-sepunya, terbitkan ungkapan-ungkapan untuk gandaan arus dan gandaan voltan litar dalam sebutan parameter-parameter hibrid (h).

(40/100)

- (b) Tentukan pincang dc JFET bagi litar dalam Gambarajah 6.

[Gunakan persamaan ciri pindah JFET yang diberi oleh: $I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$]

Gambarajah 6

(60/100)

... 4/-

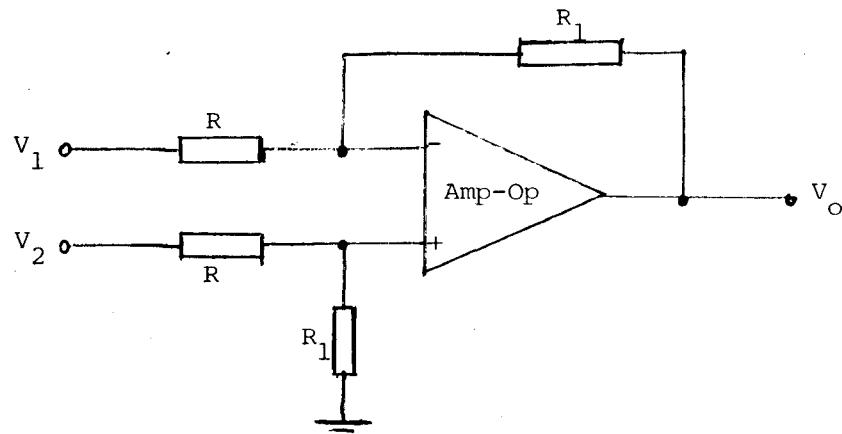
5. (a) Dengan bantuan gambarajah yang sesuai, tunjukkan bagaimana amplifier beroperasi dapat dibina untuk menghasilkan output songsang dan output tak songsang. Terbitkan ungkapan gandaan voltan untuk kedua-dua amplifier tersebut dengan menggunakan konsep bumi maya.

(50/100)

- (b) Berdasarkan litar Gambarajah 7, tunjukkan bahawa voltan output V_o adalah diberi oleh:

$$V_o = \frac{R_1}{R} (V_2 - V_1)$$

(anggap Amp-Op bersifat ideal).



Gambarajah 7

(50/100)