

UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Kedua  
Sidang 1989/90

Mac/April 1990

ZSC 316/3 Ilmu Elektronik II

Masa : [3 jam]

---

Sila pastikan bahawa kertas peperiksaan ini mengandungi TIGA muka surat yang bercetak sebelum anda memulakan peperiksaan itu.

Jawab KESEMUA LIMA soalan.

Kesemuanya wajib dijawab di dalam Bahasa Malaysia.

1. (a) Lakarkan suatu get TTL NOR. Jika  $V_{CC} = 5$  V,  
 $V_{BE,psg} = 0.75$  V,  $V_D = 0.75$  V dan  $V_{CE,tepu} = 0.05$  V,  
ringkaskan operasi get ini dengan memberi jadual benar voltannya sahaja.

(60/100)

Bagaimana get TTL NOR ini dapat diubahsuaikan ke suatu get 2-input 2-lebar AND-OR-SONGSANG.

(10/100)

- (b) Jika arus input yang paling teruk bagi suatu peranti TTL ialah  $I_{TL} = -1.5$  mA,  $I_{IH} = 50 \mu A$  dan fanout ialah 12, berapakah nilai bagi  $I_{OL}$  maksimum dan  $I_{OH}$  maksimum bagi peranti TTL?

(30/100)

2. (a) Lakarkan litar logik bagi suatu penambah lengkap. Seterusnya tunjukkan operasi penambah lengkap dengan memberi persamaan boolean dan jadual benarnya.

(30/100)

- (b) Gunakan peta Karnaugh untuk mendapat ungkapan termudah bagi fungsi  $Y = AB\bar{C}\bar{D} + AB\bar{C}D + \bar{A}B\bar{C}\bar{D} + \bar{A}B\bar{C}D + A\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}D$  jika output  $\bar{A}B\bar{C}\bar{D}$ ,  $\bar{A}B\bar{C}D$ ,  $\bar{A}BC\bar{D}$  dan  $A\bar{B}CD$  adalah tak-peduli. Seterusnya lakarkan litar logiknya dengan menggunakan get NAND sahaja.

(45/100)

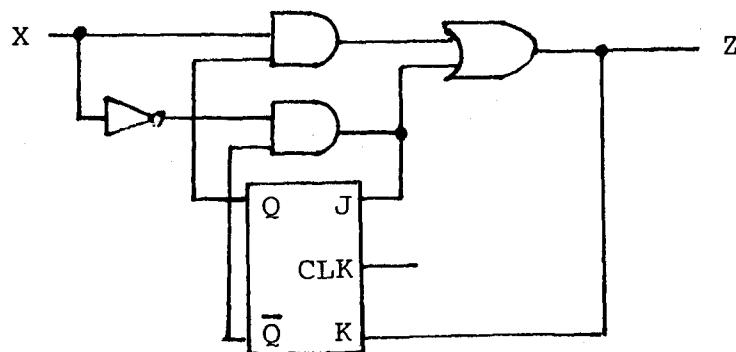
Bagaimana litar logik ini boleh diubah ke suatu litar logik yang mempunyai get NOR sahaja (tunjukkan dengan melakarkan litar logik terhasil sahaja).

(25/100)

3. (a) Lakarkan suatu flip-flop D terpicu-pinggir negatif yang mempunyai praset dan jelas. Beri jadual benar flip-flop tersebut.

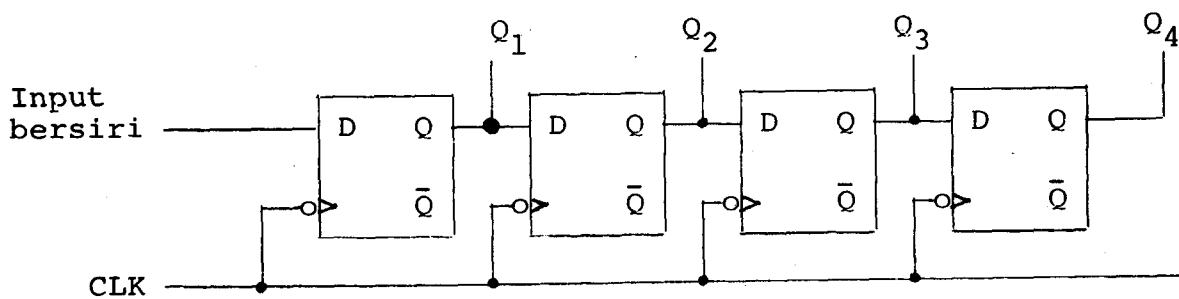
(40/100)

- (b) Di bawah ialah suatu litar jujukan yang terdiri daripada flip-flop JK. Input dan outputnya adalah X dan Z masing-masing. Jujukan input ialah 10110 dan keadaan permulaan adalah  $Q = 0$ . Tentukan jujukan output Z dan jujukan keadaan bagi Q.



(60/100)

4. (a) Lakarkan bentuk gelombang output  $Q_1$ ,  $Q_2$ ,  $Q_3$  dan  $Q_4$  bagi litar di bawah untuk 8 denyutan CLK jika jujukan bagi input bersirinya ialah 1101000. Anggapkan bahawa  $Q_1 = Q_3 = 0$  dan  $Q_2 = Q_4 = 1$  pada permulaan.



(40/100)

- (b) Lakarkan litar logik suatu pembilang sinkronous yang mempunyai 4 flip-flop dan yang dipicu secara pinggir positif. Seterusnya lakarkan rajah masanya dari output  $Q_1$ ,  $Q_2$ ,  $Q_3$  dan  $Q_4$  untuk 10 denyutan jam dengan menganggapkan bahawa pembilang ini dimulakan dengan  $\overline{CLR}$  rendah. (60/100)
5. (a) Lakarkan litar logik suatu pembilang mod-5 dan juga bentuk gelombang outputnya bagi 10 denyutan CLK. (60/100)
- (b) Terangkan operasi suatu RAM statik dengan menggunakan jadual benarnya sahaja. (15/100)
- (c) Berapakah K memori dan garis alamat bagi suatu 8192 x 8 ROM. Apakah julat alamatnya (dalam heksaperpuluhan)? (25/100)

- 0000000 -