

UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Kedua
Sidang Akademik 1998/99

Februari 1999

EEE 126 - Teori Litar

Masa : [3 jam]

ARAHAN KEPADA CALON :

Sila pastikan bahawa kertas peperiksaan ini mengandungi **LAPAN (8)** muka surat bercetak dan **ENAM (6)** soalan sebelum anda memulakan peperiksaan ini.

Jawab **LIMA (5)** soalan.

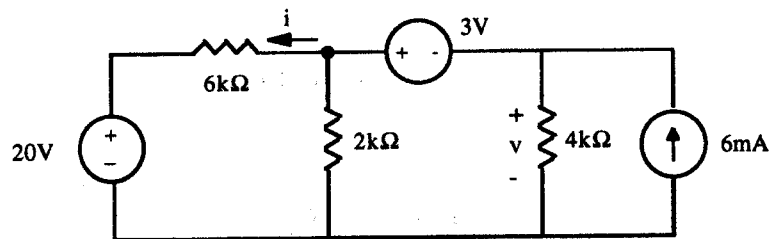
Agihan markah bagi soalan diberikan di sut sebelah kanan soalan berkenaan.

Semua soalan hendaklah dijawab di dalam Bahasa Malaysia. Jika pelajar memilih menjawab di dalam Bahasa Inggeris sekurang-kurangnya satu soalan mesti dijawab di dalam Bahasa Malaysia.

...2/-

1. (a) Untuk litar seperti di dalam Rajah 1, dapatkan v dan i seperti yang ditandakan dalam litar tersebut.

For the circuit shown in Figure 1, obtain v and i as indicated in the circuit.

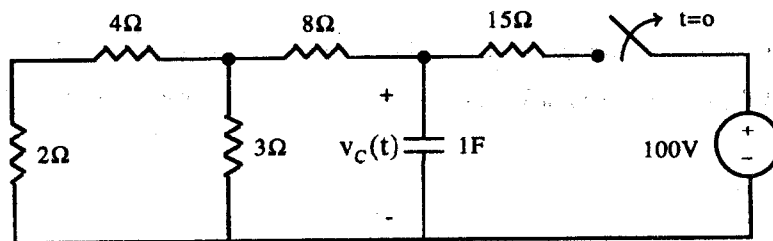


Rajah 1
Figure 1

(50%)

- (b) Andaikan bahawa litar yang ditunjuk dalam Rajah 2 berada pada keadaan mantap dc sejeurus sebelum pembukaan suis. Dapatkan voltan pemuat $v_C(t)$ dalam litar untuk $t > 0$.

Assume that the circuit shown in Figure 2 was in dc steady state just before the opening of the switch. Obtain the capacitor voltage $v_C(t)$ in the circuit for $t > 0$.



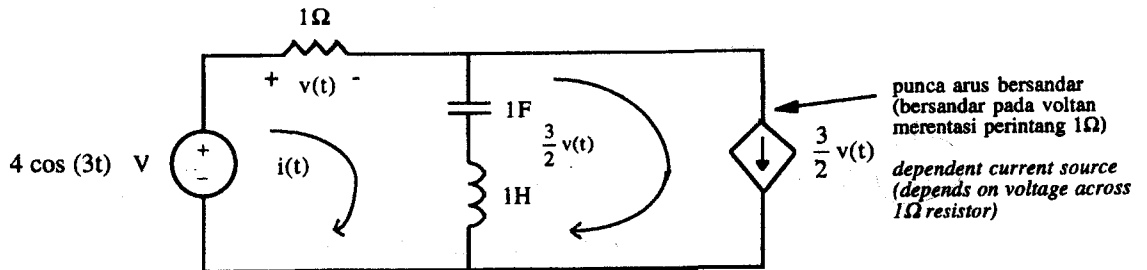
Rajah 2
Figure 2

(50%)

...3/-

2. (a) Dapatkan arus keadaan mantap $i(t)$ (maklum-balas paksaan) dalam litar Rajah 3 dengan menganggap keadaan awal sifar. Berikan juga ulasan tentang kestabilan litar.

Obtain the steady state current $i(t)$ (forced response) in the circuit shown in Figure 3 assuming zero initial states. Also comment on the stability of the circuit.



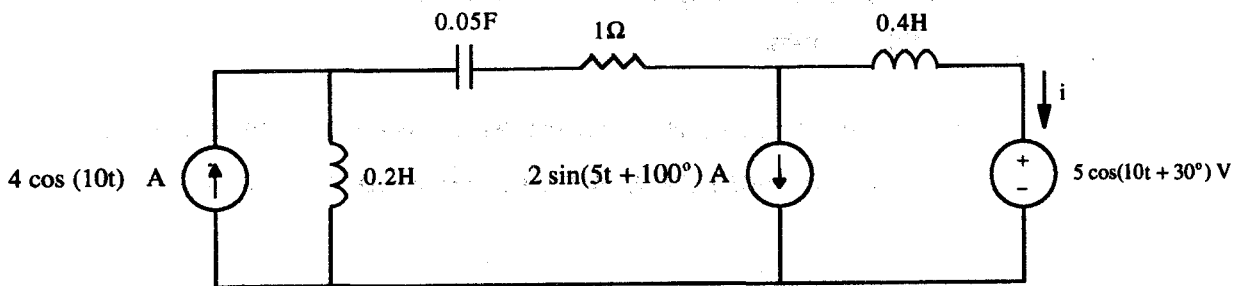
Rajah 3
Figure 3

(50%)

- (b) Dapatkan arus i mengalir menerusi punca voltan dalam litar ac yang diberi dalam Rajah 4.

Obtain the current i flowing through the voltage source in the ac circuit shown in Figure 4.

...4/-

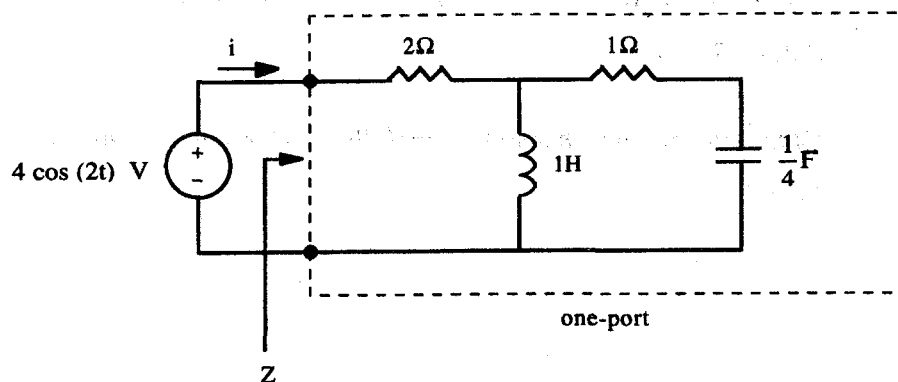


Rajah 4
Figure 4

(50%)

3. (a) Tentukan kuasa purata yang diserap oleh perintang 1Ω , pemuat $\frac{1}{4}$ F dan keseluruhan rangkaian galangan 1-`port' dalam Rajah 5.

Determine the average power absorbed by 1Ω resistor, the $\frac{1}{4}$ F capacitor and the entire one-port impedance network shown in the Figure 5.



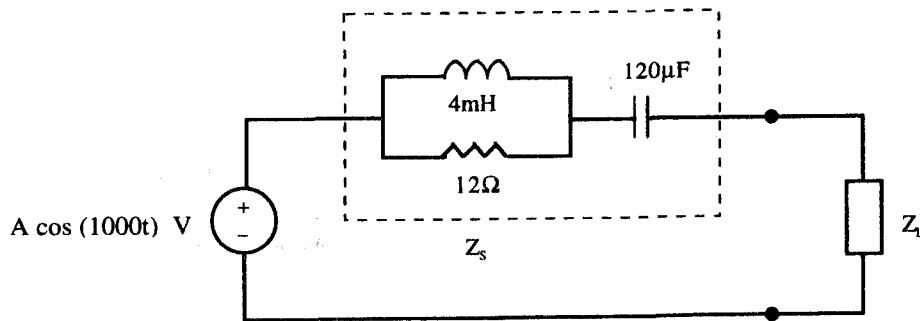
Rajah 5
Figure 5

(50%)

...5/-

- (b) Untuk litar dalam Rajah 6, dapatkan impedans bebanan optimum yang membolehkan pemindahan kuasa maksimum.

For the circuit shown in Figure 6, obtain the optimum load impedance that would allow maximum power transfer.



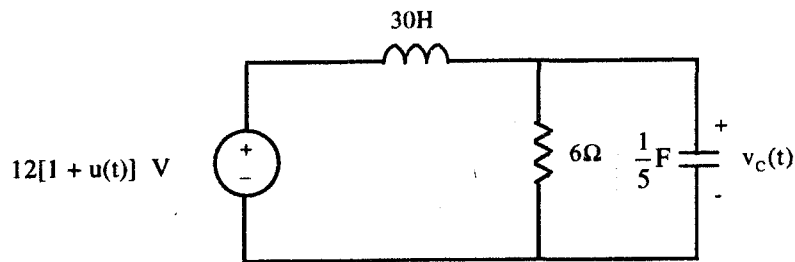
Rajah 6
Figure 6

(50%)

...6/-

4. (a) Dapatkan voltan merentasi $v_c(t)$ capacitor untuk $t > 0$ bagi litar Rajah 7. (Petunjuk-guna jelmaan Laplace).

Obtain the voltage across the capacitor $v_c(t)$ for $t > 0$ in the circuit shown in Figure 7. (Hint: Use Laplace transform).

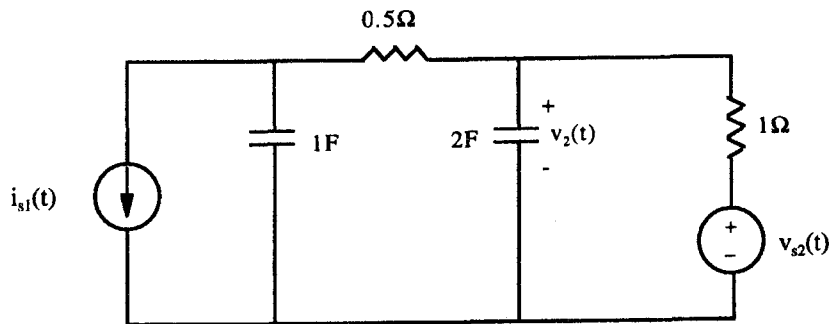


Rajah 7
Figure 7

(50%)

- (b) Cari fungsi pemindahan $H_1(s) = \frac{V_2(s)}{I_{S1}(s)}$ untuk litar Rajah 8.

Find the transfer function $H_1(s) = \frac{V_2(s)}{I_{S1}(s)}$ for the circuit shown in Figure 8.



Rajah 8
Figure 8

(50%)

5. (a) Cari plot Gandaan Bode untuk litar dengan fungsi pemindahan.
Find the uncorrected Bode Gain plots for a circuit with transfer function.

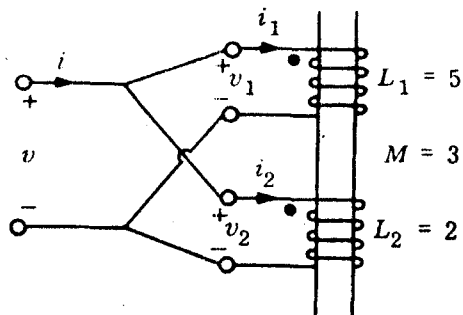
$$H(s) = \frac{200(s^2 + 2s + 16)}{(s + 50)(s + 2500)}$$

(50%)

- (b) Dapatkan aruhan untuk 2 pengaruh yang bersambung selari seperti dalam Rajah 9

Obtain the inductance of the two inductors connected in parallel as shown in Figure 9.

...8/-

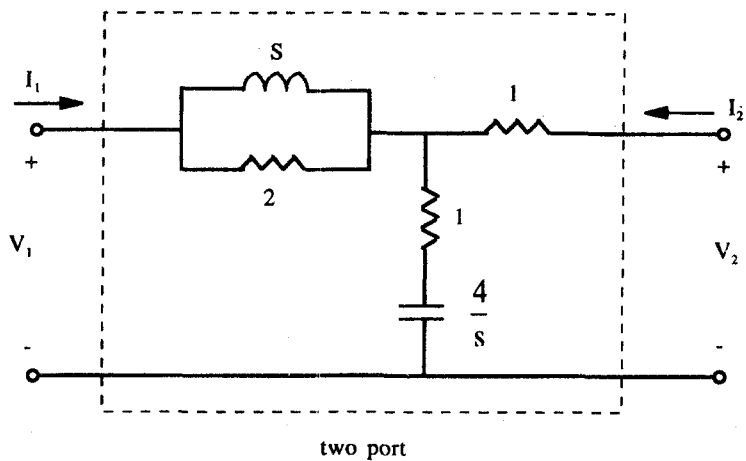


Rajah 9
Figure 9

(50%)

6. Dapatkan parameter hibrid atau parameter-h dan parameter penyebaran atau (ABCD) untuk litar 2 pangkalan dalam Rajah 10.

Obtain the hybrid or h-parameters and transmission or (ABCD) parameters for the two port circuit shown in Figure 10.



Rajah 10
Figure 10

(100%)

ooo0ooo