

UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Pertama
Sidang Akademik 2003/2004

September - Oktober 2003

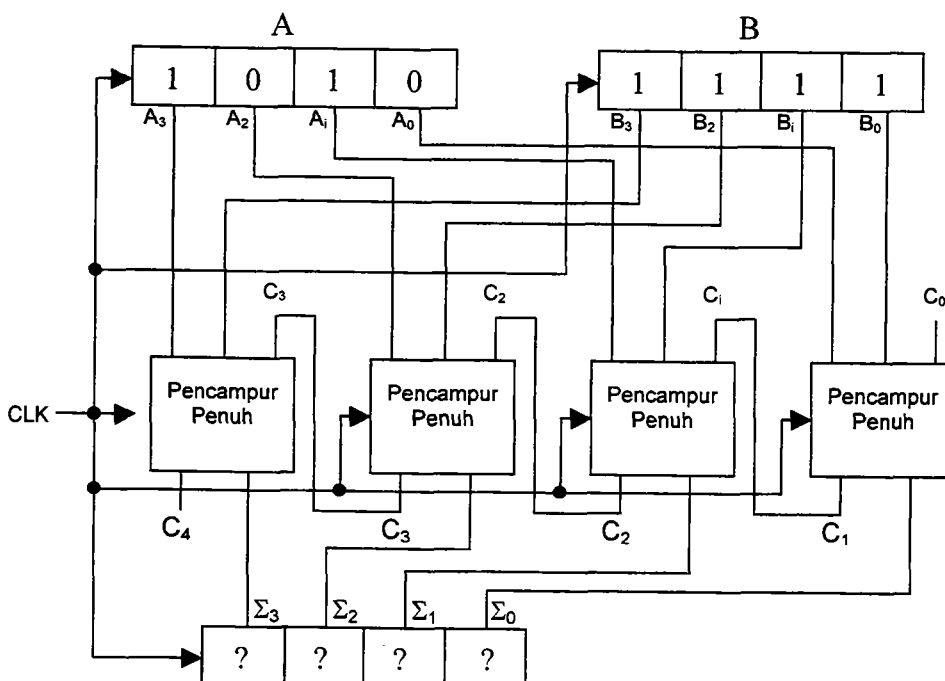
ZCT 206/3 - Elektronik II

Masa : 3 jam

Sila pastikan bahawa kertas peperiksaan ini mengandungi **ENAM** muka surat yang bercetak sebelum anda memulakan peperiksaan ini.

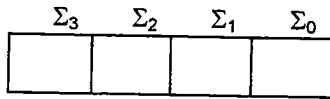
Jawab kesemua LIMA soalan. Semua jawapan mestilah ditulis di ruang yang disediakan. Setiap soalan memberikan markah yang sama iaitu 100 markah. Kesemuanya wajib dijawab dalam Bahasa Malaysia.

- a) Rajah 1 merupakan suatu unit aritmetik yang beroperasi setiap kali denyut jam menurun. Sekiranya alat daftar $A = 1010$ dan $B = 1111$ pada denyut jam pertama dan reset pada denyut jam kedua tentukan nilai hasil tambah, dan pembawa selepas denyut jam pertama dan kedua, serta nilai A dan B selepas denyut jam kedua.



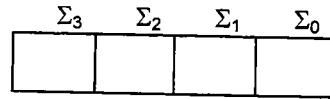
Rajah 1

Selepas denyut Pertama

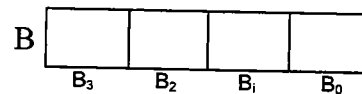
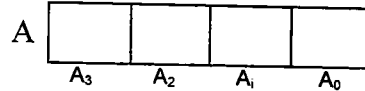


$C_4 = \underline{\hspace{1cm}}$ $C_3 = \underline{\hspace{1cm}}$ $C_2 = \underline{\hspace{1cm}}$ $C_1 = \underline{\hspace{1cm}}$

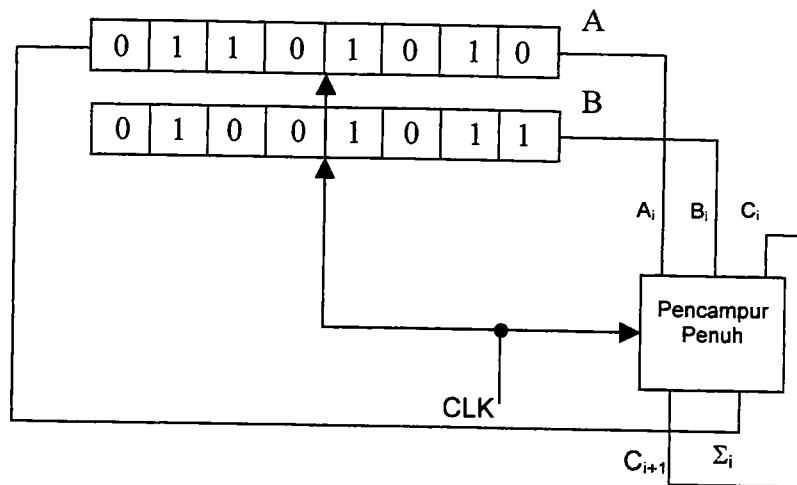
Selepas denyut jam kedua



$C_4 = \underline{\hspace{1cm}}$ $C_3 = \underline{\hspace{1cm}}$ $C_2 = \underline{\hspace{1cm}}$ $C_1 = \underline{\hspace{1cm}}$

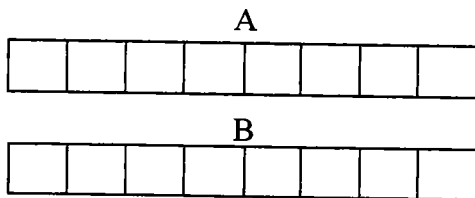


b) Rajah 2 menunjukkan suatu unit aritmetik yang akan mencampur kandungan alat daftar anjak A dan B. Hasil tambahnya akan disimpan di dalam alat daftar A yang mengantikan setiap bit yang dianjakkan ke kanan. Manakala alat daftar B pula merupakan alat daftar cincin. Tentukan kandungan alat daftar A dan B serta keadaan bit pembawa C selepas denyut jam keempat dan kelapan.



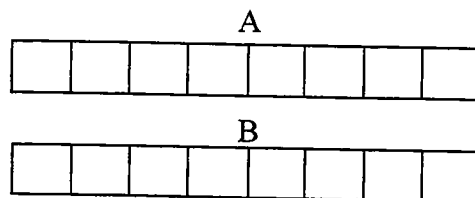
Rajah 2

Selepas denyut jam keempat



$C_5 = \underline{\hspace{2cm}}$

Selepas denyut jam kelapan



$C_9 = \underline{\hspace{2cm}}$

2. Berdasarkan jadual kebenaran yang diberikan dalam Jadual 1, tuliskan ungkapan Boole, lakarkan peta Karnaugh dan permudahkan persamaan Boole, serta lakarkan litar logiknya.

Jadual 1

A	B	C	D	X
0	0	0	0	1
0	0	0	1	0
0	0	1	0	x
0	0	1	1	0
0	1	0	0	x
0	1	0	1	1
0	1	1	0	0
0	1	1	1	x
1	0	0	0	x
1	0	0	1	x
1	0	1	0	1
1	0	1	1	0
1	1	0	0	x
1	1	0	1	x
1	1	1	0	0
1	1	1	1	1

Ungkapan Boole
X=

	AB			
CD	00	01	11	10
00				
01				
11				
10				

Ungkapan Boole dipermudahkan
X=

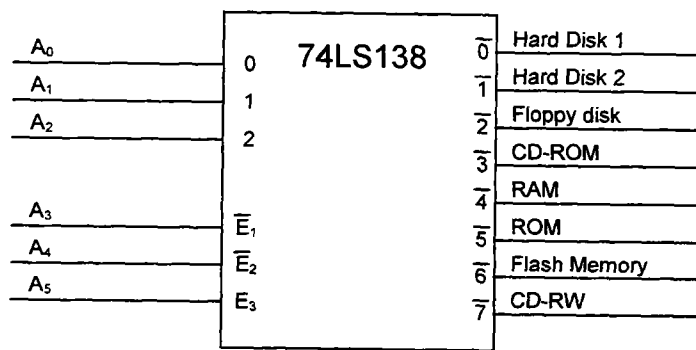
Litar logic

3. Rajah 3 menunjukkan sambungan input dan output IC 74LS138. Berdasarkan Rajah tersebut selesaikan permasalahan berikut:

a) Nyatakan peranti yang boleh memilih output yang dikehendaki dengan mengubah kombinasi inputnya.

.....

b) Lengkapkan kombinasi input dalam jadual 2 untuk membolehkan output yang dinyatakan dipilih.



Rajah 3

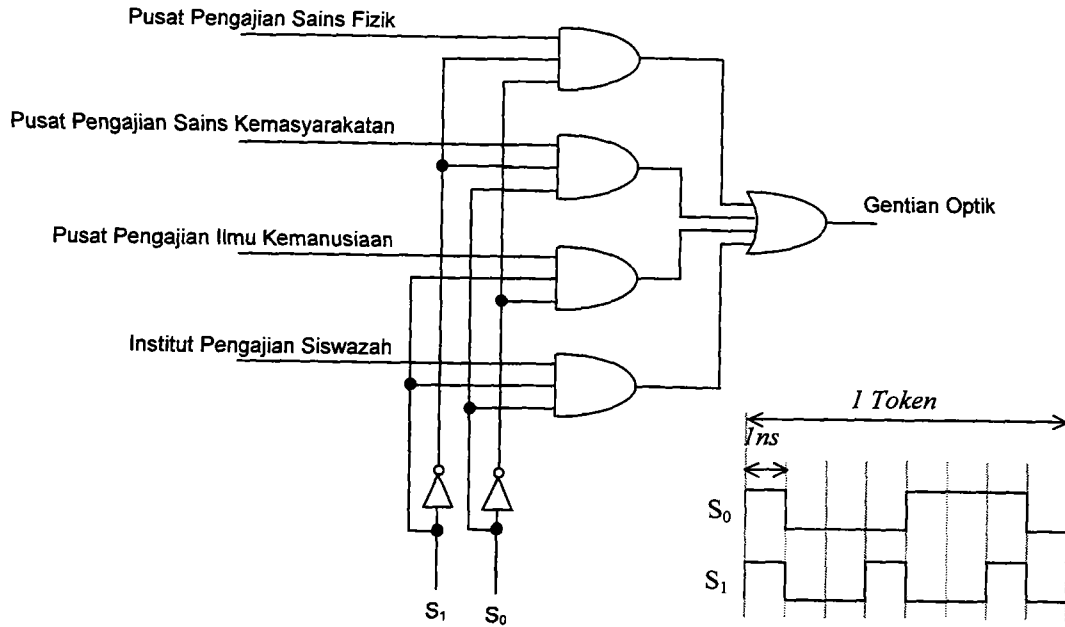
Jadual 2

Output	Input					
	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀
Hard disk 1						
Hard disk 2						
Floppy Disk						
CD-ROM						
RAM						
ROM						
Flash Memory						
CD-RW						

c) Nyatakan keadaan logik output yang dipilih dan yang tidak dipilih bagi peranti LS74138 tersebut.

.....

4. Suatu pemultiplek pembahagi masa digunakan untuk menghantar maklumat internet ke Pusat Pengajian Sains Fizik, Ilmu Kemanusiaan, Sains Kemasyarakatan, dan Institut Pengajian Siswazah melalui satu gentian optik mod tunggal seperti ditunjukkan dalam Rajah 4(a). Diberikan satu kitaran pembahagi masa penghantaran maklumat seperti ditunjukkan dalam dalam Rajah 4(b). Berdasarkan gambarajah tersebut selesaikan permasalahan berikut:



Rajah 4 (a)

Rajah 4 (b)

- a) Kirakan masa yang diberikan bagi penghantaran maklumat ke Pusat Pengajian Sains Fizik dalam satu kitaran itu.

.....

- b) Nyatakan pusat pengajian yang paling sedikit diberikan masa untuk penghantaran maklumat internet dan kirakan masa yang diberikan untuk satu kitaran itu.

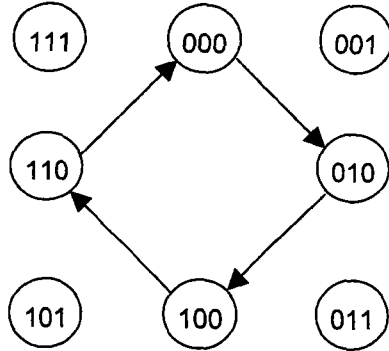
.....

- c) Sekiranya satu kitaran itu dipanggil satu token, berapakah frekuensi token tersebut.

.....

...6/-

5. Rajah 5 menunjukkan gambarajah keadaan transisi suatu pembilang nombor genap. Suatu pembilang berasaskan flip-flop T serta get logik tak, atau, dan dan (jika perlu) hendak direkabentuk. Lengkapkan jadual keadaan transisi, peta Karnaugh, dan tuliskan persamaan Boole serta rekabentuk pembilang tersebut.



Rajah 5 Gambarajah keadaan transisi pembilang

Jadual 3. Jadual keadaan transisi

Keadaan kini			Keadaan berikut			T _c	T _b	T _a
Q _c	Q _b	Q _a	Q _c	Q _b	Q _a			

T_c Q_bQ_a

Q _c	00	01	11	10
0				
1				

T_b Q_bQ_a

Q _c	00	01	11	10
0				
1				

T_a Q_bQ_a

Q _c	00	01	11	10
0				
1				

Ungkapan Boole

T_c =

T_b =

T_a =

Rekabentuk pembilang