

UNIVERSITI SAINS MALAYSIA

Peperiksaan KSCP
Sidang Akademik 1998/99

April 1999

ZCT 106/4 - Elektronik I

Masa : [3 jam]

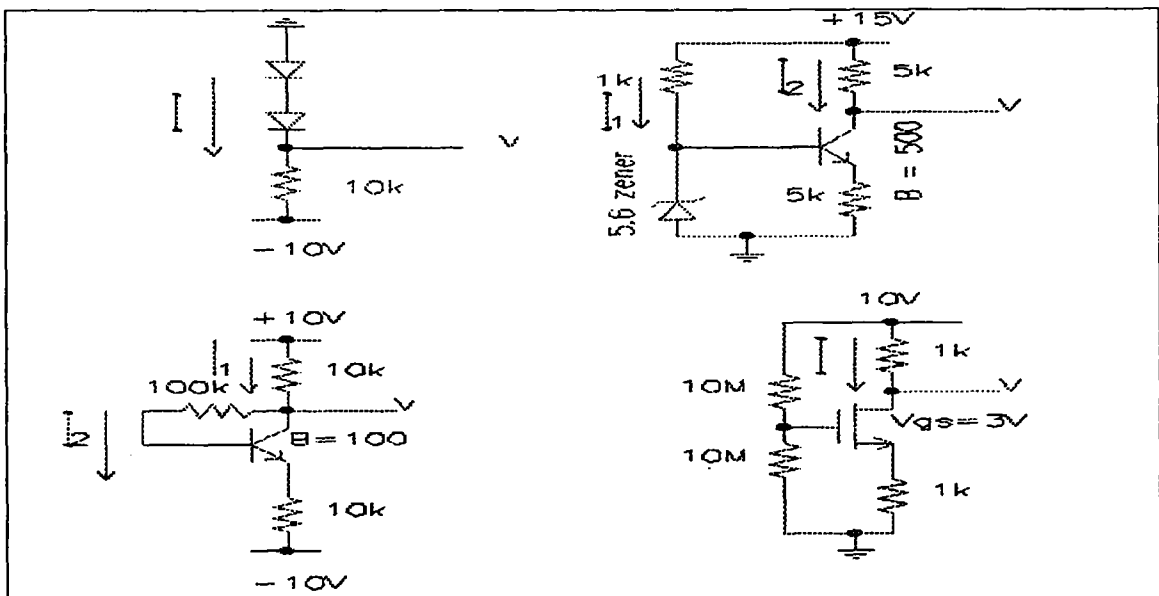
Sila pastikan bahawa kertas peperiksaan ini mengandungi LAPAN muka surat yang bercetak sebelum anda memulakan peperiksaan ini.

Jawab kesemua EMPAT soalan.

Sekarangnya satu soalan daripada Bahagian A wajib dijawab dalam Bahasa Malaysia. Kedua-dua soalan daripada Bahagian B wajib dijawab dalam Bahasa Malaysia.

Bahagian A: Jawab kedua-dua soalan.

1. (a) Tentukan voltan dan arus yang dinyatakan pada setiap litar dalam Rajah 1.a.

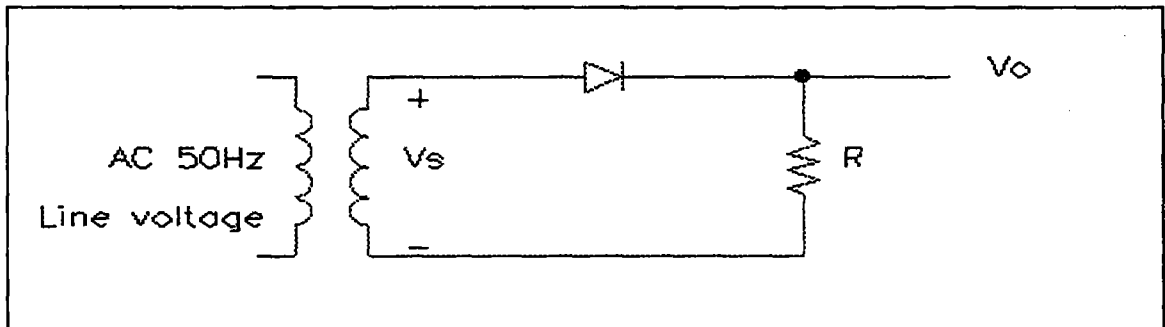


Rajah 1.a

(50/100)

...2/-

- (b) Pertimbangkan litar rektifier gelombang separuh dalam rajah 1b, V_s adalah gelombang sinus dengan Amplitud 10V, $R=1k\Omega$ dan $V_D = 0.7V$.



Rajah 1.b

- (i) Lakarkan bentuk gelombang V_o .
- (ii) Tentukan nilai purata V_o .
- (iii) Tentukan arus puncak di dalam diod
- (iv) Dapatkan PIV diode.
- (v) Kirakan voltak riak puncak-ke-puncak jika kapasitor $1000 \mu F$ disambungkan secara selari dengan R.

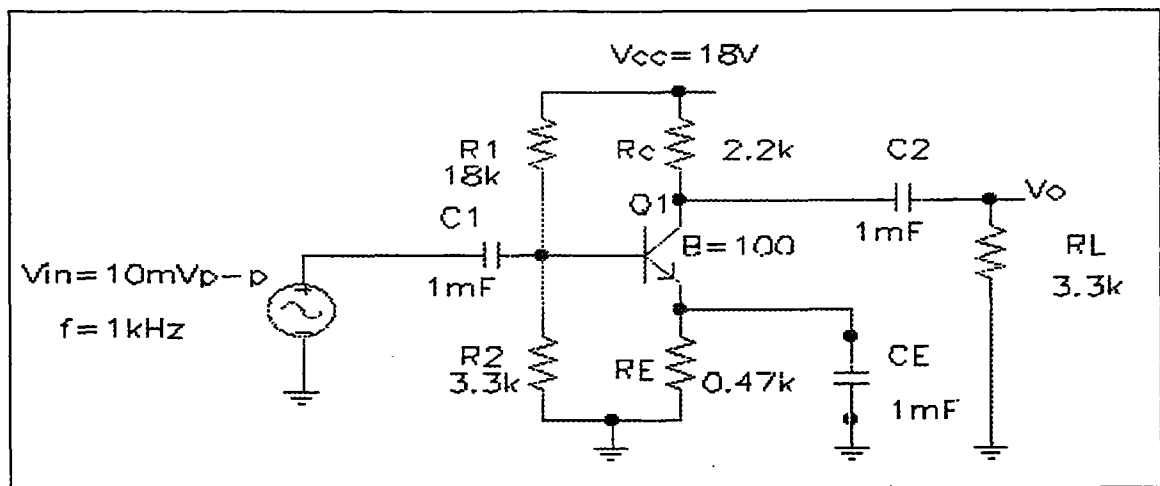
(50/100)

2. (a) (i) Tuliskan formula untuk arus parit bagi transistor NMOS yang beroperasi pada keadaan tepuan.
- (ii) Terbitkan g_m daripada formula (i).
- (iii) Nyatakan hubungan diantara V_{DS} dan V_{GS} dalam keadaan tepuan.
- (iv) Suatu transistor NMOS mempunyai $V_t = 2V$ dan $K = 0.5 \text{ mA/V}^2$. Sekiranya transistor dipincang dengan $V_{GS} = 4V$. Supaya beroperasi dalam keadaan tepuan, apakah hasil arus DC pincangan tersebut? Jika isyarat $0.1 V$ disuperimposisikan ke atas V_{GS} , tentukan peringkatan yang sepadan kepada arus parit. Ulangi untuk isyarat $-0.1 V$. Gunakan keputusan yang diperolehi untuk menganggarkan nilai g_m transistor pada titik pincangan tersebut.

(40/100)

(b) Berdasarkan litar dalam Rajah 2.0:

- (i) Kirakan kuantiti AT berikut;
 $I_B, I_C, I_E, V_B, V_C, V_{CE}$.
- (ii) Kirakan gandaan A_v v_o/v_{in} dan v_o dalam mV.
- (iii) Kirakan $Z_{in(tapak)}$ dan Z_{in} .
- (iv) Sehingga C_E diputuskan kirakan gandaan dan Z_{in} .
- (v) Tukar-gantikan transistor dengan model isyarat kecil hibrid- π , dan lakarkan litar setara amplifier bersama dengan semua model parameter yang dikira.



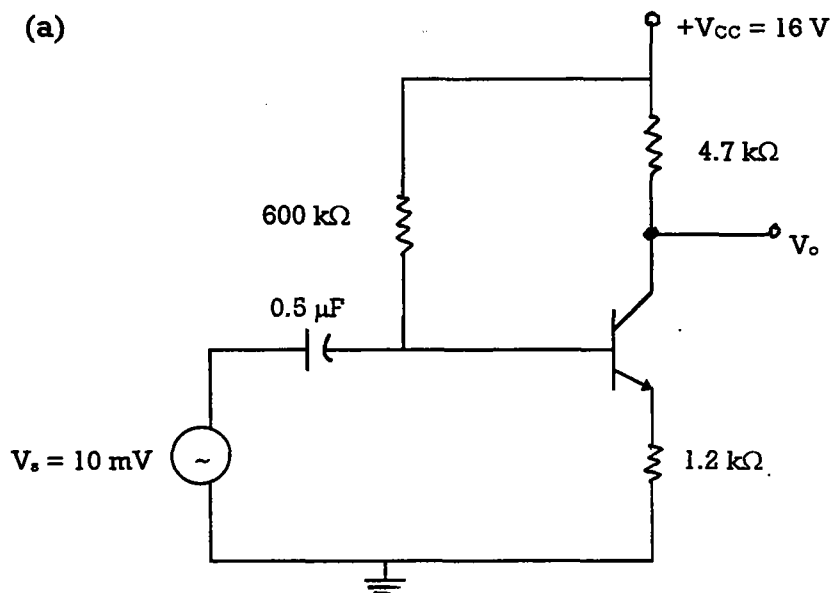
Rajah 2.0

(60/100)

...4/-

Bahagian B: Jawab kedua-dua soalan.

3. (a)



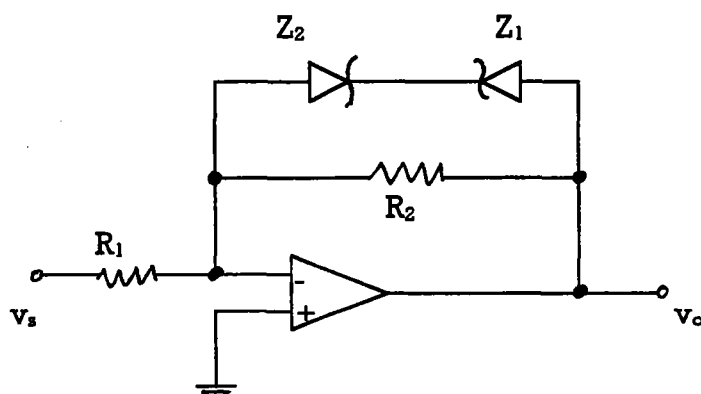
Rajah 3.

Diberi:
untuk BJT, $\beta = 75$

Untuk litar di atas, hitungkan gandaan litar dan impedans-impedans input dan output, dengan suapbalik dan tanpa suapbalik.

(40/100)

(b)



Rajah 4.

Litar dalam rajah 4 di atas menggunakan diod-diod Zener Z_1 dan Z_2 bersiri dengan suatu susunan suapbalik negatif. Jika diod-diod Zener dan amplifier beroperasi adalah unggul, dapatkan hubungan diantara v_o dan v_s . Lakarkan ciri perpindahan untuk litar ini.

(30/100)

...5/-

(c) Rekabentuk suatu litar osilator tetimbang Wien sekitar spesifikasi yang dinyatakan di bawah:

- frekuensi ayunan litar = 25 kHz.
- V_{CC} (voltan bekalan amplifier beroperasi) = ± 15 V.
- arus input kepada amplifier, $I_{in} = 1 \mu A$.
- arus tetimbang (I_{R_4}) = $150 I_{in}$.

[Nyatakan pendekatan dan semua anggapan yang dibuat].

(30/100)

4. (a) (i) Dengan menggunakan dua transistor simpang dwikutub (BJT) yang setara dan komponen-komponen litar yang bersesuaian, lakarkan suatu litar pengatur voltan transistor berpirau. Terangkan secara ringkas tindakan aturan voltan yang dihasilkan oleh litar ini. Jika voltan input tak teratur adalah 40 volt, apakah persamaan untuk output voltan teratur untuk litar ini.

(ii) Rekabentuk suatu litar penjana gelombang segiempat yang mudah untuk operasi pada frekuensi 400 Hz dengan suatu amplitud ± 12 volt.

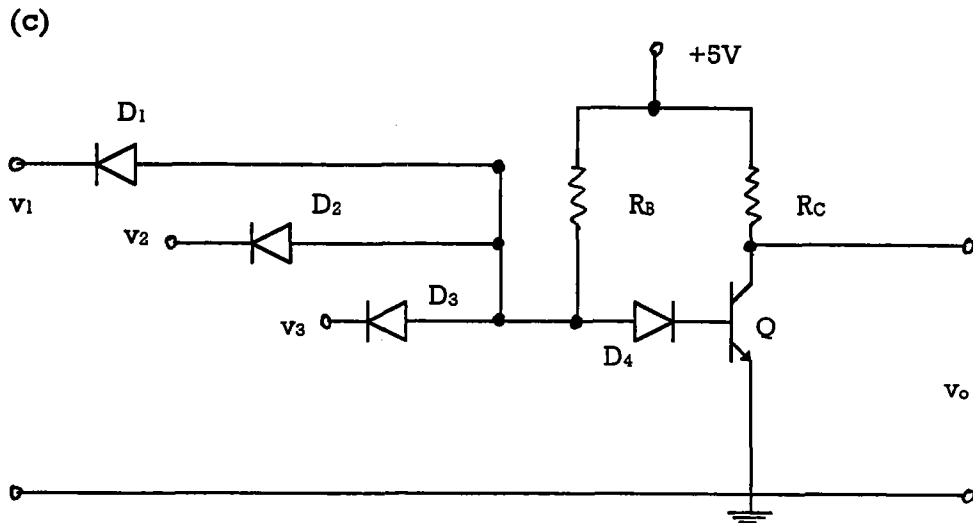
[Pilih komponen-komponen litar dengan nilai-nilai yang bersesuaian.]

(50/100)

(b) Rekabentuk suatu litar, dengan menggunakan tiga amplifier beroperasi dan komponen-komponen bersesuaian, yang outputnya V_o dikaitkan dengan input V_s oleh persamaan pembezaan:

$$0.1 \frac{dv_o}{dt} + v_s + 0.3v_o = 0$$

(25/100)



Rajah 5.

Untuk litar DTL dalam rajah 5 di atas, terang dan bincangkan (dengan berpandukan komponen-komponen litar) jenis get (atau suis) yang dihasilkan pada output v_o .

(25/100)

TERJEMAHAN

Bahagian A: Answer both questions.

1. (a) Find the voltages and currents as indicated in the following circuits shown in Figure 1.a.

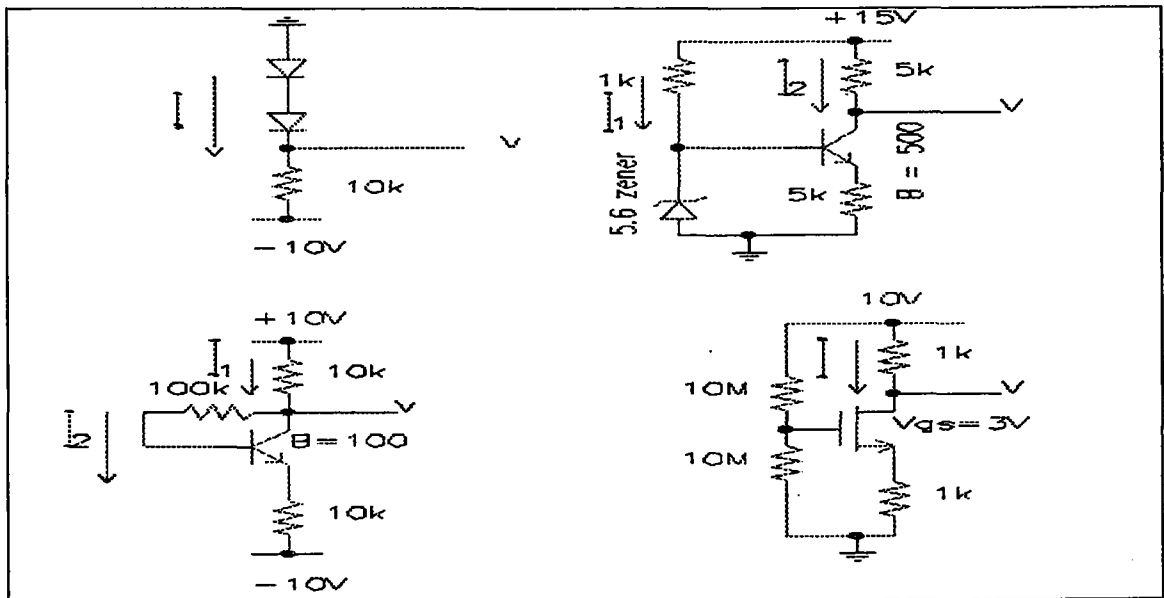


Figure 1.a

(50/100)

- (b) Consider the half-wave rectifier circuit in Figure 1.b, let v_s be a sinusoid with 10-V peak amplitude, $R=1k\Omega$ and $V_D = 0.7V$.

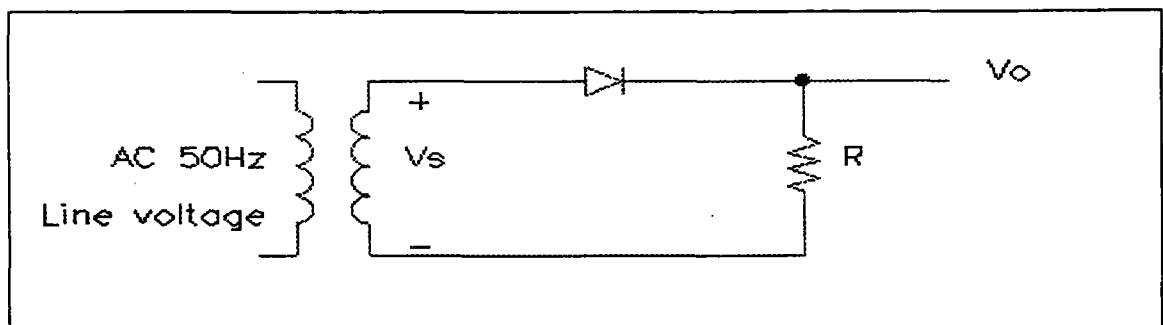


Figure 1.b

...8/-

- (i) Sketch the waveform of v_o .
- (ii) Find the average value of v_o .
- (iii) Find the peak current in the diode.
- (iv) Find the PIV of the diode.
- (v) Calculate the peak-peak ripple voltage if a $1000\mu\text{F}$ capacitor is placed across R.

(50/100)

2. (a) (i) Write a formula for a drain current in an NMOS transistor working in the saturation state.
- (ii) Derive g_m from the formula.
- (iii) State the relation between V_{DS} and V_{GS} in the saturation region
- (iv) Consider an NMOS transistor having $V_t = 2\text{V}$ and $K = 0.5\text{mA/V}^2$. Let the transistor be biased at $V_{GS} = 4\text{V}$. For operation in saturation, what DC bias current I_D results?. If a $+0.1\text{V}$ signal is superimposed on V_{GS} , find the corresponding increment in drain current. Repeat for -0.1V signal. Use these results to estimate g_m of the transistor at this bias point.

(40/100)

(b) For the circuit in Figure 2.0 :

- (i) Calculate the following DC quantities I_B , I_C , I_E , V_B , V_C , V_{CE} .
- (ii) Calculate the AC gain v_o/v_{in} and v_o in mV.
- (iii) Calculate $Z_{in(\text{base})}$ and Z_{in} .
- (iv) Mentally disconnect C_E and calculate the gain and Z_{in} .
- (v) Replace the transistor with its small signal hybrid $-\pi$ model, and draw the amplifier equivalent circuit with all the calculated model parameters.

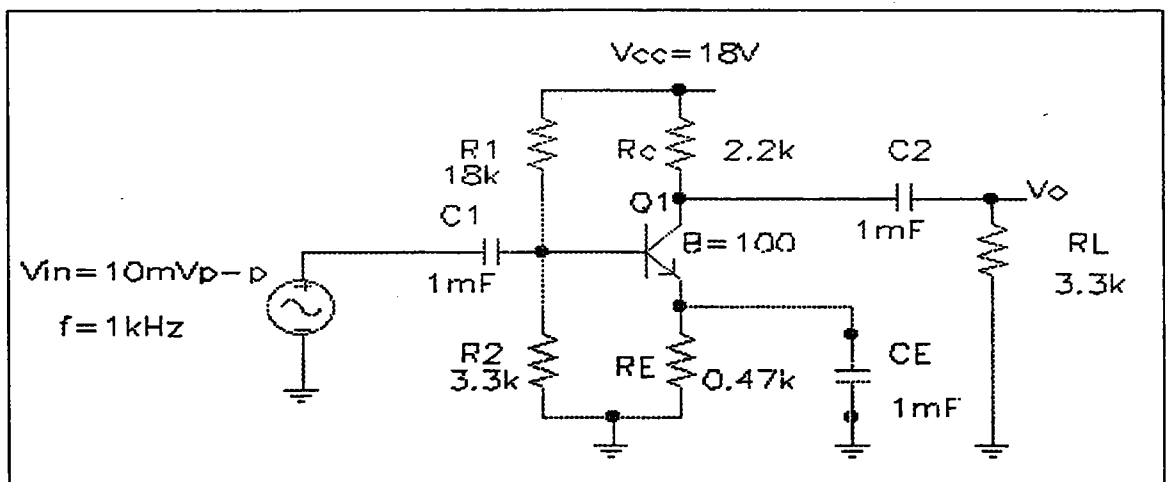


Figure 2.0

(60/100)