

UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Kedua
Sidang Akademik 1999/2000

Februari 2000

ZAT281/4 – Pengantar Mikropemproses

Masa : [3 jam]

Sila pastikan bahawa kertas peperiksaan ini mengandungi ENAMBELAS muka surat yang bercetak sebelum anda memulakan peperiksaan ini.

Jawab kesemua LIMA soalan. Soalan 1 – 4 mesti dijawab di dalam kertas soalan ini di ruang yang disediakan. Ringkasan set arahan mikropemproses 68000 dan jadual kebenaran IC 74LS138 disediakan di Lampiran A sebagai rujukan.

Kesemuanya wajib dijawab dalam Bahasa Malaysia.

1. Pilih satu sahaja jawapan yang terbaik dan tuliskan pilihan anda di ruang jawapan yang disediakan untuk setiap persoalan berikut:-
Setiap jawapan yang salah akan ditolak 2 markah daripada soalan ini sahaja. Markah minimum untuk keseluruhan soalan ini adalah sifar, iaitu anda tidak diberi markah negatif walaupun anda salah semua soalan.

- i) Kandungan alataftar D2 sebelum pelaksanaan arahan MOVE.B #\$5F, D3 ialah \$2020 2020 kandungan nya selepas arahan tersebut ialah
- A. \$0000 005F
 - B. \$0000 0000
 - C. \$2020 5F20
 - D. \$2020 205F
 - E. \$FFFF FF5F

Jawapan:.....

- ii) Kandungan A5 sebelum arahan MOVEA.W #\$8000, A5 ialah \$0000 1000, kandungan A5 selepas pelaksanaan arahan tersebut ialah

- A. \$0000 8000
- B. \$0000 1000
- C. \$FFFF 8000
- D. \$0000 0000
- E. \$8000 1000

Jawapan:.....

...2/-

iii) Nyatakan arahan yang sama dengan `MOVEA.L #ARRAY, A5`

- A. `LEA ARRAY, A5`
- B. `LEA $ARRAY, A5`
- C. `MOVE.L #$ARRAY, A5`
- D. `MOVEM ARRAY, A5`

Jawapan:.....

iv) Arahan berikut akan memindahkan 32-bit data ke alatdaftar D3 kecuali

- A. `MOVE.L #$0000B0D0, D3`
- B. `MOVEM.L (A7)+, D3-D5`
- C. `MOVEQ #$1F, D3`
- D. `MOVEA.L #$20202020, D3`

Jawapan:.....

v) Penyataan yang benar mengenai baris fail perenambelasan rekod-S berikut adalah

`S21340044060C6223900400500538166FC4E75A0`

- I. Alamat muatan ialah `$400440`
- II. Kiraan byte yang betul ialah `$12`
- III. Periksa jumlah yang sebenar ialah `$AA`
- IV. Rekod data dengan garis alamat 24 – bit

- A. I, II, III, IV
- B. I dan II
- C. II, III, dan IV
- D. I, III, dan IV
- E. Tiada kombinasi yang betul

Jawapan:.....

vi) Sekiranya kandungan `A0 = $B0D0 0000`, `D5 = 0000 AAAA`, kandungan `A0` selepas pelaksanaan arahan `LEA 6(A0, D5.L)`, `A0` adalah

- A. `B0D0 0000`
- B. `B0D0 AAA`
- C. `B0D0 AAB0`
- D. `B0D0 0006`
- E. `0000 AAAA`

Jawapan:.....

vii) Sekiranya kandungan $A0 = \$0000\ 1234$, $A5 = \$0000\ 1244$, $A6 = \$0000\ 1234$, $A7 = 0000\ 122E$. Semua arahan berikut mempunyai kesan yang sama kecuali

- A. MOVE D0,(A0)
- B. MOVE D0, 8(A7)
- C. MOVE D0, -(A6)
- D. MOVE D0, (A0)+
- E. MOVE D0, -16(A5)

Jawapan:.....

viii) Jika $D0 = \$0000\ 007A$ dan bendera sifar adalah reset ($Z=0$), arahan berikut akan mereset bendera sifar ($Z=1$).

- I ADDI.B #\\$30, D0
- II CMP.B #'Z', D0 (ASCII Z = 0101 1010)
- III ASR.B #8, D0
- IV ANDI.B #%01111010, D0

- A. I, II, III, IV
- B. I dan II
- C. II, III, dan IV
- D. I, III, dan IV
- E. Tiada kombinasi yang betul

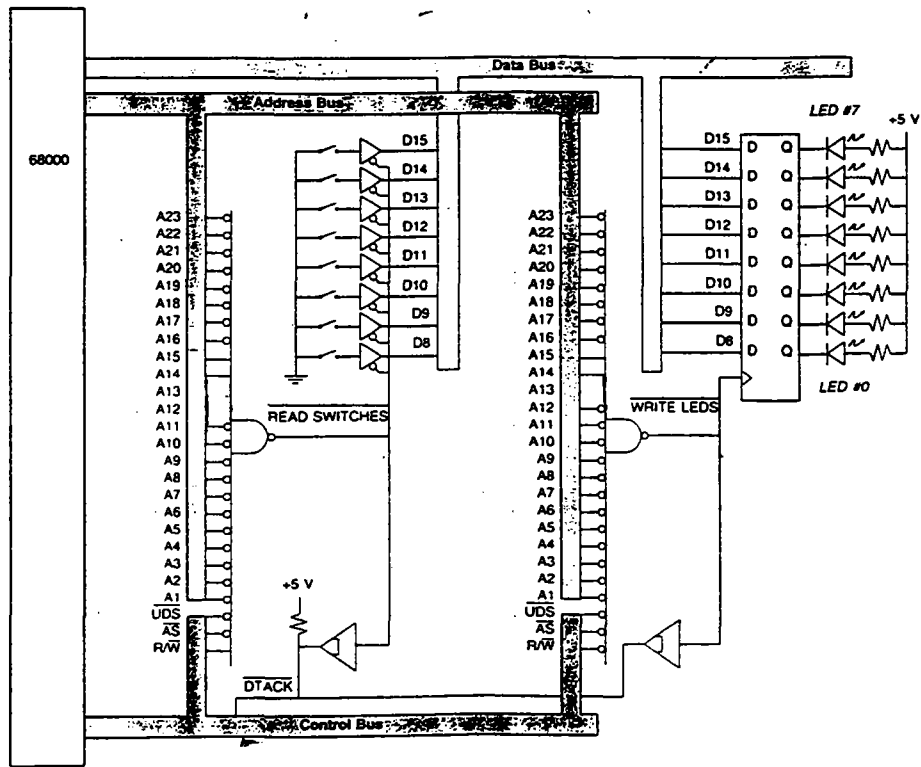
Jawapan:.....

ix) Berdasarkan Rajah 1, arahan berikut akan membaca data daripada suis yang di antara mukakan dengan mikropemproses 68000 dan menyimpan data tentang keadaan suis tersebut ke dalam alataaftar D0.

- I MOVE.B \$00C00000, D0
- II MOVE.B \$00D00000, D0
- III MOVE.B \$00E00000, D0
- IV MOVE.B \$00F00000, D0

- A. I, II, III, IV
- B. I dan II
- C. II, III, dan IV
- D. I, III, dan IV
- E. Tiada kombinasi yang betul

Jawapan:.....



Rajah 1. Litar suatu sistem mikropemproses 68000

x) Berdasarkan Rajah 1, aturcara berikut akan membaca kandungan suis dan memaparkan kandungan suis ke LED.

I	ULANG	MOVE.B	\$00C0000, D0
		MOVE.B	D0, \$00C0000
		BRA	ULANG
II	ULANG	MOVE.B	\$00C0000, D0
		MOVE.B	D0, \$00D00000
		BRA	ULANG
III	ULANG	MOVE.B	\$00F00000, D0
		MOVE.B	D0, \$00E00000
		BRA	ULANG
IV	ULANG	MOVE.B	\$00D00000, D0
		MOVE.B	D0, \$00C00000
		BRA	ULANG

- A. I, II, III, IV
- B. I dan II
- C. II, III, dan IV
- D. I, III, dan IV
- E. Tiada kombinasi yang betul

Jawapan:.....

(100/100)

....5/-

2. Pilih satu sahaja jawapan yang terbaik dan tuliskan pilihan anda di ruang jawapan yang disediakan untuk setiap persoalan berikut:-

Setiap jawapan yang salah akan ditolak 2 markah daripada soalan ini sahaja. Markah minimum untuk keseluruhan soalan ini adalah sifar, iaitu anda tidak di beri markah negatif walaupun anda salah semua soalan.

- i) Pernyataan yang benar berhubung dengan kedua arahan berikut ialah

MOVE.L \$1000, D7

MOVE.L #\$1000, D7

- A. Kedua arahan adalah sama
- B. Kandungan akhir D7 mungkin sama
- C. Kandungan akhir D7 tidak mungkin sama
- D. Kandungan akhir D7 mesti \$1000
- E. Kandungan akhir D7 ialah \$FFFF 1000

Jawapan:.....

- ii) Jika A0 = \$0000 8642 dan D1 = \$0000 ABCD. Arahan berikut akan menjadikan D1 bernilai sama dengan \$0000 8642 kecuali

- A. EXG A0, D1
- B. MOVE.L #\$8642, D1
- C. MOVE.W #\$8642, D1
- D. MOVE.W A0, D1
- E. SUB.L #\$0000258B, D1

Jawapan:.....

- iii) Semua isyarat kawalan berikut adalah isyarat input kecuali

- A. $\overline{\text{DTACK}}$
- B. $\overline{\text{BR}}$
- C. $\overline{\text{BGACK}}$
- D. $\overline{\text{VMA}}$
- E. $\overline{\text{BERR}}$

Jawapan:.....

iv) D5 mengandungi \$AAAA AAAA sebelum pelaksanaan arahan MOVEQ #1,D5. Kandungan D5 selepas pelaksanaan arahan tersebut ialah

- A. \$AAAA AAAA
- B. \$AAAA 0001
- C. \$AAAA AAA1
- D. \$AAAA 0001
- E. \$0000 0001

Jawapan:.....

v) Kandungan A4 adalah \$0001 0000 sebaik sahaja sebelum pelaksanaan arahan MOVE.L \$1, -(A4) dilaksanakan. Kandungannya selepas pelaksanaan arahan tersebut ialah

- A. \$0001 0000
- B. \$0000 0001
- C. \$0001 0001
- D. \$0001 FFFC
- E. \$0000 FFFC

Jawapan:.....

vi) Penyataan berikut adalah benar mengenai mikropemproses 68000

- I mempunyai 64 pin
- II Mempunyai 16 bas data, 24 bas alamat, dan 30 bas kawalan
- III Boleh beroperasi untuk 32-bit
- IV setiap kod arahnya adalah 16-bit

- A. I, II, III, IV
- B. I dan II
- C. II, III, dan IV
- D. I, III, dan IV
- E. Tiada kombinasi yang betul

Jawapan:.....

vii) Kandungan alatdaftar D3 = \$0000 0002, D2 = \$0000 0069, dan bendera sifar dalam keadaan set ($Z = 1$). Arahan yang akan mereset bendera sifar adalah

- I. ASR.B D3, D2
- II. ASL.B #7, D3
- III. EORI.B #\$96, D3
- IV. LSR.B #D2, D3
- V.

- A. I, II, III, IV
- B. I dan II
- C. II, III, dan IV
- D. I, III, dan IV
- E. Tiada kombinasi yang betul

Jawapan:.....

- viii) Pernyataan berikut adalah benar mengenai aturcara dalam Rajah 2, kecuali
- Aturcara berfungsi untuk menentukan nombor terbesar di antara dua byte nombor tanpa tanda.
 - Arahan di baris 11 melaksanakan operasi D1 – D0.
 - Data yang diambil adalah nombor perpuluhan tetapi operasi arithmetik yang dilakukan adalah perenambelasan.
 - Hasil operasi aturcara disimpan di dalam alatdaftar A0 sebelum disimpan disuatu lokasi ingatan RAM.
 - Aturcara ditulis di alamat RAM mulai daripada alamat \$8000.

Jawapan:.....

(100/100)

1	*****			
2	* BESAR SRC			*
3	*****			
4	00400400	KOD	EQU	\$00400400 ;aturcara bermula di \$00400400
5	00400500	DATA	EQU	\$00400500 ;data bermula di \$00400500
6				
7	00400400		ORG	KOD ;aturcara di \$00400400
8	00400400 207C0000	BESAR	MOVEA.L	#BYTE1,A0 ;A0 menunjuk ke byte
	00400404 9000			
9	00400406 1018		MOVE.B	(A0)+,D0 ;dapatkan byte pertama
10	00400408 1218		MOVE.B	(A0)+,D1 ;dapatkan byte kedua
11	0040040A B200		CMP.B	D0,D1 ;byte kedua besar?
12	0040040C 6202		BHI.S	STORE ;ya: simpan
13	0040040E 1200		MOVE.B	D0,D1 ;tidak: tukarganti
14	00400410 1081	SIMPAN	MOVE.B	D1,(A0) ;selesai!
15	00400412 4E4E		TRAP	#11
16				
17	00400500		ORG	DATA
18	00400500 19	BYTE1	DC.B	25 ;data dinyatakan dalam perpuluhan
19	00400501 23	BYTE2	DC.B	35 ;data dinyatakan dalam perpuluhan
20	00400502 00	HASIL	DC.B	0
21	00400503		END	BESAR

Rajah 2. Fail LST suatu aturcara bahasa penghimpunan.

- ix) Jika kandungan A0 = 00400400 dan D0 = 1010FFFF sebelum pelaksanaan arahan MOVE.W \$40(A0), D0. Selepas pelaksanaan arahan tersebut perubahan berikut akan berlaku

- D0 = 1010 70B0 jika data di alamat \$00400440 ialah \$70B0.
- Kandungan A0 tidak berubah.
- D0 = 1010A0B0 jika data di alamat \$00400440 ialah \$A0B0.
- Kandungan data di alamat \$00400400 tidak berubah.

...8/-

- A. I, II, III, IV
- B. I dan II
- C. II, III, dan IV
- D. I, III, dan IV
- E. Tiada kombinasi yang betul

Jawapan:.....

x) Jika D0 = \$0000 0002, D1 = \$0000 000A, bendera sifar akan disetkan menggunakan arahan berikut

- I. ADD.B D0, D1
- II. CMP.B #%00000010, D0
- III. ANDI.B #%11110101, D1
- IV. EORI #\$0A, D1

- A. I, II, III, IV
- B. I dan II
- C. II, III, dan IV
- D. I, III, dan IV
- E. Tiada kombinasi yang betul

Jawapan:.....
(100/100)

3. Rajah 3(a) menunjukkan sebahagian arahan bagi suatu aturcara, manakala Rajah 3(b) merupakan perubahan kepada kandungan ingatan semasa pelaksanaan aturcara Rajah 3(a). Berdasarkan maklumat daripada aturcara dalam Rajah 3(a) dan kandungan ingatan 3(b) selesaikan persoalan berikut:

- i) Arahan JSR SBRTNE berada di alamat
.....
.....
.....
- ii) Kandungan asal A5 ialah
.....
.....
.....
- iii) Kandungan D0 ialah
Manakala kandungan D1 ialah
- iv) Kandungan D7 selepas arahan MOVE.W 8(A5), D7 ialah
.....
.....
.....

...9/-

v) Selepas arahan RTS pembilang program (PC) akan kembali ke alamat

.....

vi) Apakah nilai A5 selepas arahan LINK A5, #-12?

.....


```

        MOVE.W      D0, -(SP)
        MOVE.W      D1, -(SP)
        JSR         SBRTNE
        .
        .
        SBRTNE     LINK      A5, #-12
        .
        .
        MOVE.W      8(A5), D7
        .
        .
        UNLK       A5
        RTS
    
```

Rajah 3(a)

0A0A
0BOB
0440
0040
04A0
0040
2020
00A0
0020
0002
0001
0000

Rajah 3(b)

(100/100)

4. Rajah 4 menunjukkan litar sistem mikropemproses dengan ingatan RAMnya di antara mukakan dengan dengan mikropemproses pada suatu lokasi alamat yang dinyahkodkan oleh penyahkod 74LS138. Berdasarkan Rajah 4 tersebut selesaikan perkara berikut:

i) Saiz ingatan yang boleh diberi oleh mikropemproses 68000 ialah

.....

ii) Bilangan blok ingatan yang dinyahkodkan oleh penyahkod LS138 ialah

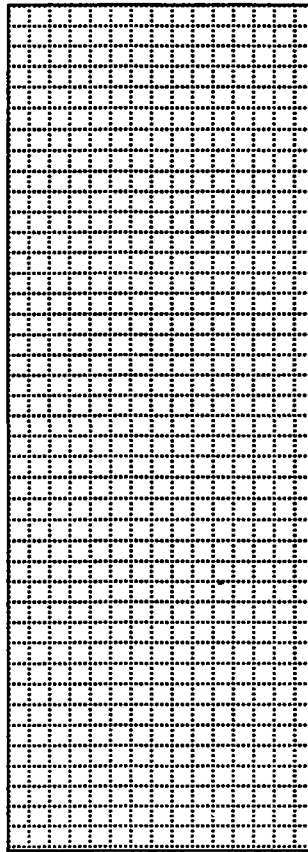
.....

iii) Saiz setiap blok pula ialah

.....

...10/-

- iv) Lengkapi peta ingatan mikropemroses tersebut dengan memberikan alamat awal dan akhir setiap bagi setiap blok.

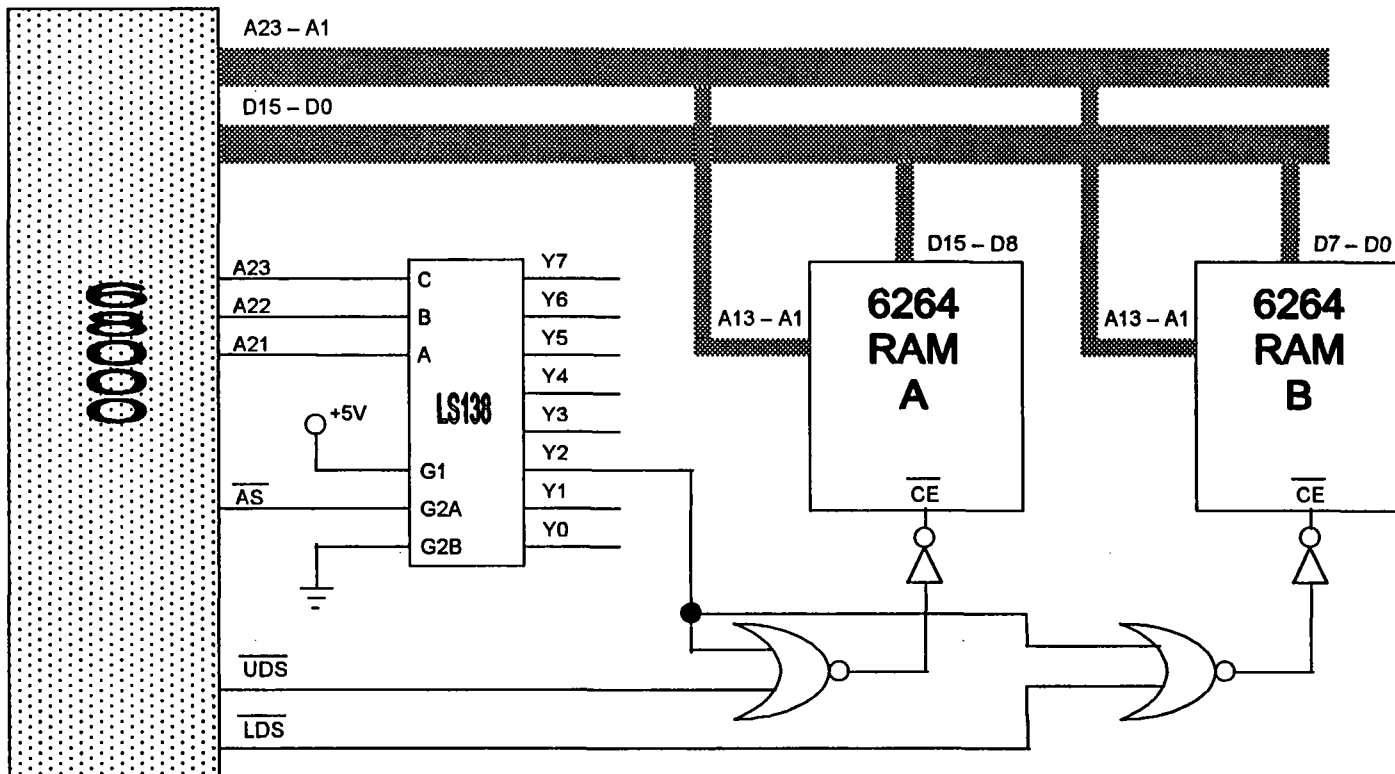


- v) Jumlah keseluruhan ingatan RAM sistem mikropemroses tersebut adalah
.....
.....
- vi) Ingatan RAM tersebut dikatakan terpantul. Bilangan pantulannya ialah
.....
.....
- vii) Tunjukkan bahawa ingatan RAM boleh dicapai pada ingatan \$00400000 hingga \$00400FFF
.....
.....
.....
.....
.....

(100/100)

...11/-

265



Rajah 4 Litar suatu sistem mikropemproses yang berantara muka dengan ingatan RAM

5. Fahamkan aturcara bahasa penghimpunan berikut:

```

*      EXPERIMENT 11
*      SET POT C SEBAGAI OUTPUT UNTUK MENGAWAL MOTOR
*      EXP11.ASM
*      MASUKKAN FAIL IOEQU.INC - BERSAMAAN DENGAN ALAMAT IO

INCLUDE IOEQU.INC
PROGRAM EQU      $400400      KAWASAN ATURCARA RAM
DATA EQU        $400500      KAWASAN DATA RAM

      ORG      DATA
DELTIM DC.L      $80000      NYATAKAN BILANGAN UNTUK MELENGAH

      ORG      PROGRAM      ALAMAT PERMULAAN
START MOVE.B    #$60,PCDDR   SET BIT 5 DAN 6 POT C SEBAGAI OUTPUT
REPEAT MOVE.B   #$40,PCDR    SET MOTOR IKUT JAM
      BSR.S    DELAY        LENGAH
      MOVE.B   #0,PCDR      HENTIKAN MOTOR
      BSR.S    DELAY        LENGAH
      MOVE.B   #$20,PCDR    SET MOTOR LAWAN JAM
      BSR.S    DELAY        LENGAH
      MOVE.B   #$60,PCDR    HENTIKAN MOTOR
      BSR.S    DELAY        LENGAH
      BRA     REPEAT        LAKUKAN SELAMA-LAMANYA

*****
*      SUBRUTIN LENGAH
DELAY MOVE.L    DELTIME,D1   SET LENGAH 0.5 SAAT
NEXT  SUBQ.L   #1,D1        BILANG MENURUN HINGGA SIFAR
      BNE.S    NEXT
      RTS
      END

```

Berdasarkan aturcara tersebut:

- i) Dengan bantuan carta aliran yang sesuai, terangkan apakah yang dilaksanakan oleh keseluruhan aturcara tersebut?
- ii) Nyatakan alamat permulaan aturcara utama, data, dan subrutin ditulis.
- iii) Terangkan bagaimana pelengahan masa dilakukan oleh mikropemproses.
- iv) Tuliskan aturcara yang boleh memusingkan motor mengikut arah jam selama lebih kurang 10 saat, kemudian berhenti selama lebih kurang satu saat, kemudian memusing ikut arah lawan jam lebih kurang 10 saat, dan kemudian kembali kepada sistem monitor.

(100/100)

...13/-

LAMPIRAN A

Mnemonic	Assembler Syntax	Operand Size	Allowable Addressing Modes		Condition Codes
			Source	Destination	X N Z V C
ABCD	ABCD Dy,Dx ABCD -(Ay),-(Ax)	8 8	Dn -(An)	Dn -(An)	. U . U . . U . U .
ADD	ADD <ea>,Dn ADD Dn,<ea>	8, 16, 32 8, 16, 32	All (1) Dn	Dn Alterable
ADDA	ADD <ea>,An	16, 32	All	An	- - - - -
ADDI	ADDI #d,<ea>	8, 16, 32	#d	Data Alterable
ADDQ	ADDQ #d,<ea>	8, 16, 32	#d (2)	Alterable (1)
ADDX	ADDX Dy,Dx ADDX -(Ay),-(Ax)	8, 16, 32 8, 16, 32	Dn -(An)	Dn -(An)
AND	AND <ea>,Dn AND Dn,<ea>	8, 16, 32 8, 16, 32	Data Dn	Dn Alterable	- . . 0 0 - . . 0 0
ANDI	ANDI #d,<ea> ANDI #d,SR (3)	8, 16, 32 8, 16	#d #d	Data Alterable SR	- . . 0 0
ASL	ASL Dx,Dy ASL #d,Dn ASL <ea>	8, 16, 32 8, 16, 32 16	Dn (4) #d (5)	Dn Dn Memory Alterable
ASR	ASR Dx,Dy ASR #d,Dn ASR <ea>	8, 16, 32 8, 16, 32 16	Dn (4) #d (5)	Dn Dn Memory Alterable
Bcc	Bcc <label>	8, 16	If cc, then PC + d → PC		- - - - -
BCHG	BCHG Dn,<ea> BCHG #d,<ea>	8, 32 8, 32	-Dn #d	Data Alterable Data Alterable	- - . - - - - . - -
BCLR	BCLR Dn,<ea> BCLR #d,<ea>	8, 32 8, 32	Dn #d	Data Alterable Data Alterable	- - . - - - - . - -
BRA	BRA <label>	8, 16	PC + d → PC,		- - - - -
BSET	BSET Dn,<ea> BSET #d,<ea>	8, 32 8, 32	Dn #d	Data Alterable Data Alterable	- - . - - - - . - -
BSR	BSR <label>	8, 16	PC → -(SP); PC + d → PC		- - - - -
BTST	BTST Dn,<ea> BTST #d,<ea>	8, 32 8, 32	Dn #d	Data, Except Immediate Data, Except Immediate	- - . - - - - . - -
CHK	CHK <ea>,Dn	16	If Dn < 0 or Dn > (ea), then TRAP	Data	- . U U U
CLR	CLR <ea>	8, 16, 32	Data Alterable		- 0 1 0 0
CMP	CMP <ea>,Dn	8, 16, 32	All (1)	Dn	-
CMPA	CMPA <ea>,An	16, 32	All	An	-
CMPI	CMPI #d,<ea>	8, 16, 32	#d	Data Alterable	-
CMPM	CMPM (Ay)+,(Ax)+	8, 16, 32	(An)+	(An)+	-

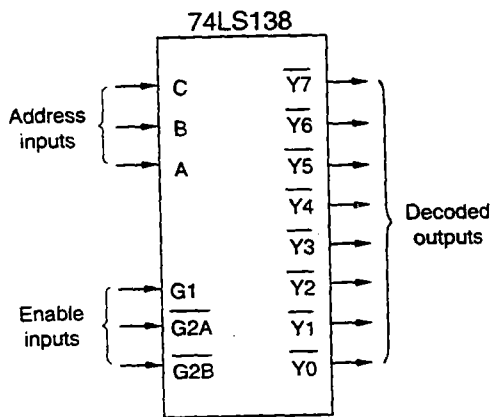
Mnemonic	Assembler Syntax	Operand Size	Allowable Addressing Modes		Condition Codes
			Source	Destination	X N Z V C
DBcc	BDcc Dn,<label>	16	If cc, then Dn - 1 → Dn; if Dn ≠ - 1, then PC + d → PC		- - - - -
DIVS	DIVS <ea>,Dn	16	Data	Dn	- * * * 0
DIVU	DIVU <ea>,Dn	16	Data	Dn	- * * * 0
EOR	EOR Dn,<ea>	8, 16, 32	Dn	Data Alterable	- * * 0 0
EORI	EORI #d,<ea> EORI #d,SR (3)	8, 16, 32 8, 16	#d #d	Data Alterable SR	- * * 0 0 * * * * *
EXG	EXG Rx,Ry	32	Dn or An	Dn or An	- - - - -
EXT	EXT Dn	16, 32	Dn		- * * 0 0
JMP	JMP <ea>		<ea> → PC	Control	- - - - -
JSR	JSR <ea>		PC → -(SP); <ea> → PC	Control	- - - - -
LEA	LEA <ea>,An	32	Control	An	- - - - -
LINK	LINK An,#d	Unsize	An		- - - - -
LSL	LSL Dx,Dy LSL #d,Dn LSL <ea>	8, 16, 32 8, 16, 32 16	Dn (4) #d (5)	Dn Dn Memory Alterable	* * * 0 * * * * 0 * * * * 0 *
LSR	LSR Dx,Dy LSR #d,Dn LSR <ea>	8, 16, 32 8, 16, 32 16	Dn (4) #d (5)	Dn Dn Memory Alterable	* 0 * 0 * * 0 * 0 * * 0 * 0 *
MOVE	MOVE <ea>,<ea> MOVE <ea>,CCR MOVE <ea>,SR (6) MOVE SR,<ea> MOVE USP,An (6) MOVE An,USP (6)	8, 16, 32 16 16 16 32 32	All (1) Data Data SR USP An	Data Alterable CCR SR Data Alterable An USP	- * * 0 0 * * * * * * * * * * - - - - - - - - - - - - - - -
MOVEA	MOVEA <ea>,An	16, 32	All	An	- - - - -
MOVEM	MOVEM <list>,<ea> MOVEM <ea>,<list>	16, 32 16, 32	 Control or (An)+	Control Alterable or -(An)	- - - - - - - - - -
MOVEP	MOVEP Dx,d(Ay) MOVEP d(Ay),Dx	16, 32 16, 32	Dn d(An)	d(An) Dn	- - - - - - - - - -
MOVEQ	MOVEQ #d,Dn	32	#d (7)	Dn	- * * 0 0
MULS	MULS <ea>,Dn	16	Data	Dn	- * * 0 0
MULU	MULU <ea>,Dn	16	Data	Dn	- * * 0 0
NBCD	NBCD <ea>	8		Data Alterable	* U * U *
NEG	NEG <ea>	8, 16, 32	Data Alterable		* * * * *
NEGX	NEGX <ea>	8, 16, 32	Data Alterable		* * * * *
NOP	NOP		PC + 2 - PC		- - - - -
NOT	NOT <ea>	8, 16, 32		Data Alterable	- * * 0 0

Mnemonic	Assembler Syntax	Operand Size	Allowable Addressing Modes		Condition Codes
			Source	Destination	X N Z V C
OR	OR <ea>, Dn OR Dn,<ea>	8, 16, 32 8, 16, 32	Data Dn	Dn Alterable	- * * 0 0 - * * 0 0
ORI	ORI #d,<ea> ORI #d,SR (3)	8, 16, 32 8, 16	#d #d	Data Alterable SR	- * * 0 0 * * * * *
PEA	PEA <ea>	32	Control		- - - - -
RESET (6)	RESET				- - - - -
ROL	ROL Dx,Dy ROL #d,Dn ROL <ea>	8, 16, 32 8, 16, 32 16	Dn (4) #d (5)	Dn Dn Memory Alterable	- * * 0 * - * * 0 * - * * 0 *
ROR	ROR Dx,Dy ROR #d,Dn ROR <ea>	8, 16, 32 8, 16, 32 16	Dn (4) #d (5)	Dn Dn Memory Alterable	- * * 0 * - * * 0 * - * * 0 *
ROXL	ROXL Dx,Dy ROXL #d,Dn ROXL <ea>	8, 16, 32 8, 16, 32 16	Dn (4) #d (5)	Dn Dn Memory Alterable	* * * 0 * * * * 0 * * * * 0 *
ROXR	ROXR Dx,Dy ROXR #d,Dn ROXR <ea>	8, 16, 32 8, 16, 32 16	Dn (4) #d (5)	Dn Dn Memory Alterable	* * * 0 * * * * 0 * * * * 0 *
RTE (6)	RTE		(SP) + → SP; (SP) + → PC		* * * * *
RTR	RTR		(SP) + → CCR; (SP) + → PC		* * * * *
RTS	RTS		(SP) + → PC		- - - - -
SBCD	SBCD Dy,Dx SBCD -(Ay),-(Ax)	8 8	Dn -(An)	Dn -(An)	* U * U * * U * U *
Scc	Scc <ea>	8	If cc, then 1s → (ea); otherwise 0s → (ea)	Data Alterable	- - - - -
STOP (6)	STOP #d	16	#d → SR, then STOP		* * * * *
SUB	SUB <ea>,Dn SUB Dn,<ea>	8, 16, 32 8, 16, 32	All (1) Dn	Dn Alterable	* * * * *
SUBA	SUBA <ea>,An	16, 32	All	An	- - - - -
SUBI	SUBI #d,<ea>	8, 16, 32	#d	Data Alterable	* * * * *
SUBQ	SUBQ #d,<ea>	8, 16, 32	#d (2)	Alterable (1)	* * * * *
SUBX	SUBX Dy,Dx SUBX -(Ay),-(Ax)	8, 16, 32 8, 16, 32	Dn -(An)	Dn -(An)	* * * * *
SWAP	SWAP Dn	16	Dn		- - - - -
TAS	TAS <ea>	8	Data Alterable		- * * 0 0
TRAP	TRAP #<vector>		PC → -(SP); SR → -(SP); #<vector> → PC		- - - - -
TRAPV	TRAPV		If V = 1, then TRAP		- - - - -
TST	TST <ea>	8, 16, 32	Data Alterable		- - - - -
UNLK	UNLK An	Unsize		An	- * * 0 0

Footnotes:
 (1) If the operation size is byte, the address register direct addressing mode is not allowed.
 (2) Immediate operand, with a value from 1 to 8.
 (3) If the operation size is word, the instruction is privileged.
 (4) Source data register contains the shift count. Count = 0 to 63, where 0 produces a count of 64.
 (5) The data is the shift count, 1 to 8.
 (6) This operation is privileged.
 (7) Eight bits of immediate data, which are sign-extended to a 32-bit long operand.

Effective Addressing Mode Categories

Addressing Mode	Addressing Categories				Assembler Syntax
	Data	Memory	Control	Alterable	
Data register direct.	X			X	Dn
Address register direct.				X	An
Register indirect.	X	X	X	X	(An)
Register indirect with postincrement.	X	X		X	(An)+
Register indirect with predecrement.	X	X		X	-(An)
Register indirect with displacement.	X	X	X	X	d(An)
Register indirect with index.	X	X	X	X	d(An,RI)
Absolute short.	X	X	X	X	xxxx
Absolute long.	X	X	X	X	xxxxxxxx
PC relative with displacement.	X	X	X		d
PC relative with index.	X	X	X		d(RI)
Immediate.	X	X			#xxxx



(a)

G1	G2A	G2B	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	x	x	x	x	x	1	1	1	1	1	1	1	1
x	1	x	x	x	x	1	1	1	1	1	1	1	1
x	x	1	x	x	x	1	1	1	1	1	1	1	1
1	0	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	0	1	0	1	1	1	0	1	1	1	1
1	0	0	1	0	0	1	1	1	1	0	1	1	1
1	0	0	1	0	1	1	1	1	1	1	0	1	1
1	0	0	1	1	0	1	1	1	1	1	1	0	1
1	0	0	1	1	1	1	1	1	1	1	1	1	0

(b)

The 74LS138 3-line to 8-line decoder. (a) symbol, (b) truth table.