
UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Kedua
Sidang Akademik 2003/2004

Februari/Mac 2004

JIF 214/216 - Elektronik I

Masa : 3 jam

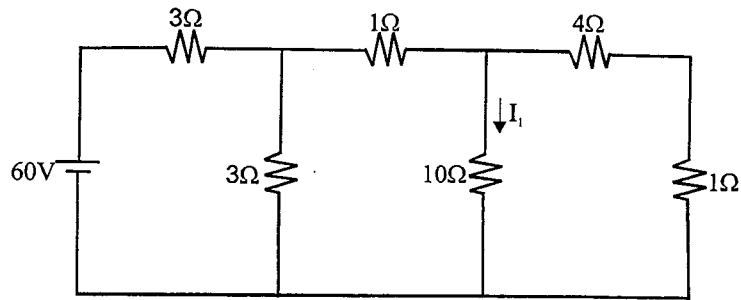
Sila pastikan bahawa kertas peperiksaan ini mengandungi **ENAM** muka surat yang bercetak sebelum anda memulakan peperiksaan ini.

Jawab SEMUA soalan.

Baca arahan dengan teliti sebelum anda menjawab soalan.

Setiap soalan diperuntukkan 100 markah.

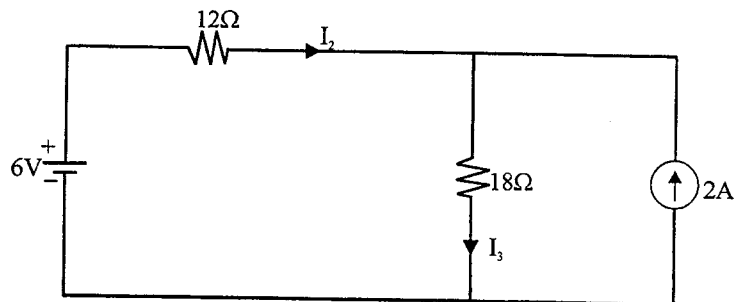
1. (a) Tentukan nilai arus I_1 yang ditunjukkan dalam Rajah 1(a) dengan menggunakan Teorem Thevenin.



Rajah 1(a)

(40 markah)

- (b) (i) Dengan menggunakan teorem superposisi, tentukan arus I_2 dan I_3 dalam Rajah 1(b).

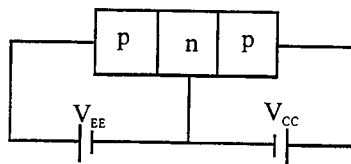


Rajah 1(b)

- (ii) Seterusnya kiralah voltan yang merentasi perintang 18Ω .

(60 markah)

2. (a) Dengan bantuan Rajah 2(a), huraikan kejadian arus bocor dalam transistor BJT.



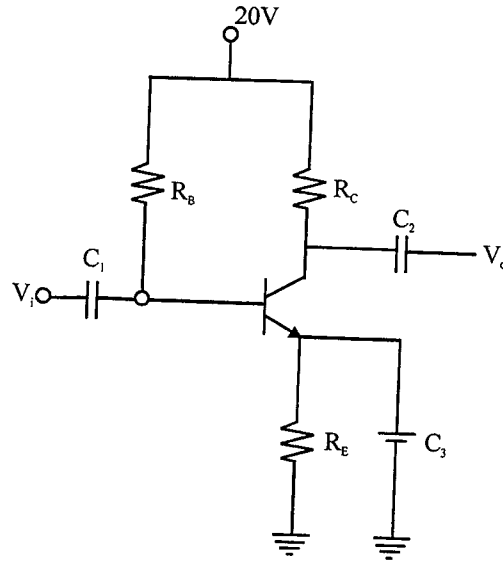
Rajah 2(a)

(50 markah)

...3/-

(b) Rajah 2(b) menunjukkan litar pemincangan transistor.

(i) Nyatakan kaedah pemincangan ini.



Rajah 2(b)

(ii) Tentukan nilai I_B , I_C , V_{CE} dan V_C .

Diberi:

$$R_B = 430 \text{ k}\Omega$$

$$R_C = 2 \text{ k}\Omega$$

$$R_E = 1 \text{ k}\Omega$$

$$V_{BE} = 0.7 \text{ V}$$

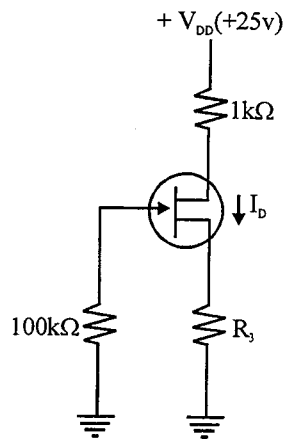
$$\beta = 50$$

$$C_1 = C_2 = 10 \times 10^{-6} \text{ F}$$

$$C_3 = 40 \times 10^{-6} \text{ F}$$

(50 markah)

3. (a)



Rajah 3(a)

(i) Namakan kaedah pemincangan dalam Rajah 3(a). Mengapakah kaedah pemincangan ini kadangkala kurang sesuai?

(20 markah)

(ii) Huraikan secara ringkas kaedah memincang pembahagi voltan (voltage-divider bias) bagi JFET.

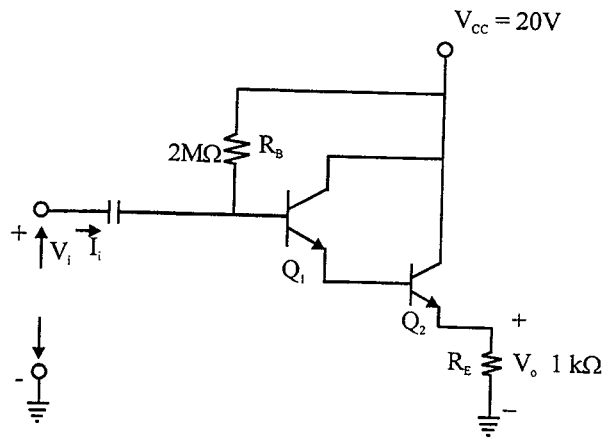
(20 markah)

(b) Rajah 3(b) menunjukkan tatarajah Darlington. Huraikan kelebihan pasangan Darlington.

(30 markah)

Berikan litar setara hybrid au. Anggaplah $h_{ie} \approx 0$ dan $\frac{1}{h_{oe}} \gg R_L$ dan ciri-ciri transistor Q₁ dan Q₂ adalah sama.

...5/-



Rajah 3(b)

Seterusnya dapatkan untung arus A_i .

(30 markah)

4. (a) (i) Bincangkan secara ringkas beberapa faedah menggunakan amplifier suapbalik negatif.

(40 markah)

(ii) Hitungkan

- (a) untung voltan, A_f
- (b) impedans input
- (c) impedans output

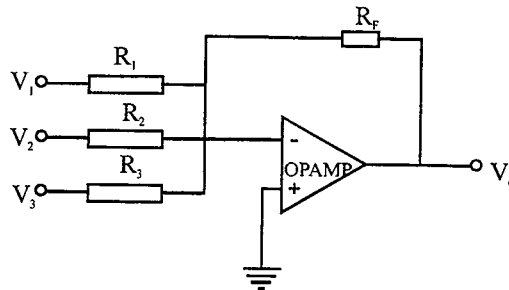
bagi suatu amplifier suapbalik siri voltan jika amplifier itu (tanpa suapbalik) mempunyai nilai-nilai berikut:

- frekuensi penggalan atas = 100kHz
- frekuensi penggalan bawah = 100 Hz
- faktor suapbalik $\beta = 0.2$.

(30 markah)

- (b) Tunjukkan bahawa voltan output bagi litar dalam Rajah 4 boleh ditulis sebagai

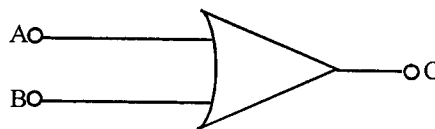
$$V_0 = - \left(V_1 \frac{R_f}{R_1} + V_2 \frac{R_f}{R_2} + V_3 \frac{R_f}{R_3} \right)$$



Rajah 4

(30 markah)

5. (a) Rajah 5(a) menunjukkan pintu elektronik yang mengandungi dua input. Penuhkan jadual kebenaran di bawah.



A	B	C
0	0	
0	1	
1	0	
1	1	

Rajah 5(a)

(20 markah)

- (b) Permudahkan ekspresi Boolean $y = \bar{B}(A+C) + C(\bar{A} + B) + AC$ dan seterusnya lukiskan litar logik untuk ekspresi yang telah dipermudahkan.

(40 markah)

- (c) Bincangkan perkembangan terkini dalam pembuatan litar terkamil.

(40 markah)