
UNIVERSITI SAINS MALAYSIA

First Semester Examination
Academic Session 2008/2009

November 2008

ZCT 206/3 – Electronics II
[Elektronik II]

Duration: 3 hours
[Masa : 3 jam]

Please ensure that this examination paper contains **NINE** printed pages before you begin the examination.

*[Sila pastikan bahawa kertas peperiksaan ini mengandungi **SEMBILAN** muka surat yang bercetak sebelum anda memulakan peperiksaan ini.]*

Instruction: Answer any **FIVE** (5) questions. Question 1 - 3 and 4 - 6 must be answered in two separate answer books. Students are allowed to answer all questions in Bahasa Malaysia or in English.

Arahan: Jawab mana-mana **LIMA** (5) soalan. Soalan 1 - 3 dan 4 - 6 mestilah dijawab dalam dua buku jawapan yang berasingan. Pelajar dibenarkan menjawab semua soalan sama ada dalam Bahasa Malaysia atau Bahasa Inggeris.]

...2/-

1. (a) (i) Convert the decimal fraction 0.0789_{10} to binary by using repeated multiplication-by-2 method
 [Tukarkan pecahan perpuluhan 0.0789_{10} kepada perdua dengan menggunakan kaedah pendaraban 2]
 (Note: Accuracy must be up to 7 binary points)
 [(Nota: Kejituan mesti sehingga 7 tempat perdua)] (10/100)
- (ii) Convert the decimal numbers, 378_{10} and 689_{10} , to binary coded decimal (BCD), and perform the addition.
 [Tukar nombor perpuluhan, 378_{10} dan 689_{10} , kepada perpuluhan berkod perdua (BCD), dan laksanakan penambahan.] (10/100)
- (b) Using Boolean algebra, prove that
 [Dengan menggunakan algebra Boolean, buktikan]
- (i) $A + \bar{A}B = A + B$
- (ii) $(A + B)(A + C) = A + BC$
- Note: Steps must be shown clearly.
 [(Nota: Langkah-langkah mesti ditunjukkan dengan jelas.)] (20/100)
- (c) The Boolean expression is given as $X = (A + BC)(\bar{B} + \bar{C})$
 [Ungkapan Boolean diberi sebagai $X = (A + BC)(\bar{B} + \bar{C})$]
- (i) Draw the logic circuit,
 [Lukiskan litar logik,]
- (ii) Construct the truth table, and find the value of X for all the possible values of the variables.
 [Binakan jadual kebenaran, dan dapatkan nilai X untuk semua nilai pembolehubah yang mungkin.] (30/100)

- (d) The Boolean expression is given as $A + B[AC + (B + \overline{C})D]$
 [Ungkapan Boolean diberi sebagai $A + B[AC + (B + \overline{C})D]$]
- (i) Convert the expression to sum-of-product (SOP) form.
 [Tukarkan ungkapan kepada bentuk jumlah produk (SOP).]
- (ii) Convert SOP expression in (i) to standard SOP form.
 [Tukarkan ungkapan SOP dalam (i) kepada bentuk SOP piawai.]
- (iii) Convert the standard SOP expression in (ii) to standard product-of-sum (POS) form.
 [Tukarkan ungkapan SOP piawai dalam (ii) kepada bentuk produk jumlah (POS) piawai.]
- (30/100)

2. (a) Simplify the following Boolean expressions:
 [Permudahkan ungkapan-ungkapan Boolean berikut:]

(i) $\overline{AB + AC} + \overline{A} \overline{B} C$

(ii) $[A \overline{B}(C + BD) + \overline{A} \overline{B}]C$

Note: Steps must be shown clearly.

[Nota: Langkah-langkah mesti ditunjukkan dengan jelas.]

(25/100)

- (b) The product terms are mapped on a Karnaugh map as shown in Figure 1,
 [Sebutan-sebutan produk dipetakan ke peta Karnaugh seperti ditunjukkan dalam Rajah 1]

		CD			
		00	01	11	10
AB	00	1			1
	01	1	1		1
	11	1	1		1
	10	1		1	1

Figure 1 [Rajah 1]

- (i) Determine the proper groupings in the Karnaugh map.
[Tentukan kumpulan-kumpulan yang sesuai dalam peta Karnaugh.]
- (ii) Determine the product terms of each grouping in the Karnaugh map, and write the resulting minimum SOP expression.
[Tentukan sebutan produk untuk setiap kumpulan dalam peta Karnaugh, dan tuliskan ungkapan SOP minimum yang dihasilkan.]
 (25/100)

- (c) Using Karnaugh map, minimize the following sum of products (SOP) expression:
[Dengan menggunakan peta Karnaugh, minimumkan ungkapan jumlah produk (SOP) yang berikut:]

$$X = \bar{A}\bar{B}\bar{C}D\bar{E} + \bar{A}\bar{B}C\bar{D}E + \bar{A}\bar{B}CDE + \bar{A}\bar{B}C\bar{D}\bar{E} + \bar{A}BC\bar{D}\bar{E} + \bar{A}\bar{B}C\bar{D}E + \bar{A}\bar{B}CDE + \bar{A}\bar{B}C\bar{D}\bar{E} + \bar{A}\bar{B}CDE + \bar{A}\bar{B}C\bar{D}\bar{E} + \bar{A}\bar{B}CDE + \bar{A}\bar{B}C\bar{D}\bar{E} + \bar{A}\bar{B}CDE + \bar{A}\bar{B}C\bar{D}\bar{E} + \bar{A}\bar{B}CDE + \bar{A}\bar{B}C\bar{D}\bar{E}$$

(50/100)

3. (a) (i) Draw and show that NAND gate can be used to produce NOT, AND, OR and NOR functions.
[Lukis dan tunjukkan bahawa NAND get boleh digunakan untuk menghasilkan fungsi-fungsi NOT, AND, OR dan NOR.]
 (15/100)
- (ii) Redraw the logic diagram shown in Figure 2 by using appropriate dual symbols, and develop the output expression.
[Lukis semula gambar logik yang ditunjukkan dalam Rajah 2 dengan menggunakan simbol dua, dan dapatkan ungkapan output.]

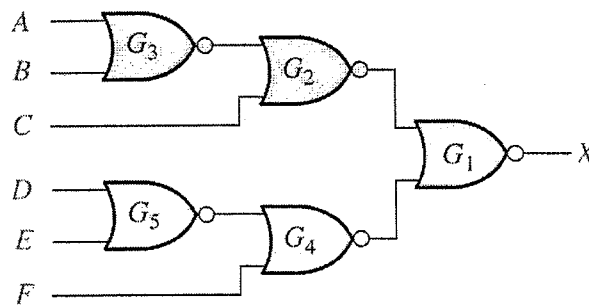


Figure 2 [Rajah 2]

(20/100)

...5/-

- (b) Figure 3 shows the combination logic circuit;
 [Rajah 3 menunjukkan litar logik kombinasi;]

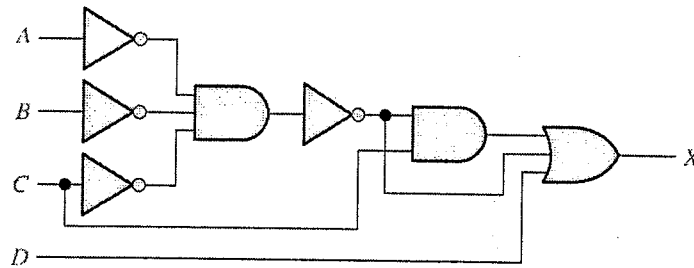


Figure 3 [Rajah 3]

- (i) Write the output expression of the circuit
 [Tuliskan ungkapan output bagi litar tersebut]
- (iii) Reduce the logic circuit to a minimum form.
 [Kurangkan litar logik kepada bentuk minimum.]

(20/100)

- (c) With reference to the circuit and input waveforms in Figure 4.
 [Merujuk kepada litar dan bentuk gelombang input dalam Rajah 4.]

- (i) Write the output expression for Y1, Y2, Y3, Y4, and X.
 [Tuliskan ungkapan output bagi Y1, Y2, Y3, Y4, dan X.]
- (ii) Determine the output waveform at Y1, Y2, Y3, Y4, and X.
 [Tentukan bentuk gelombang output pada Y1, Y2, Y3, Y4, dan X.]

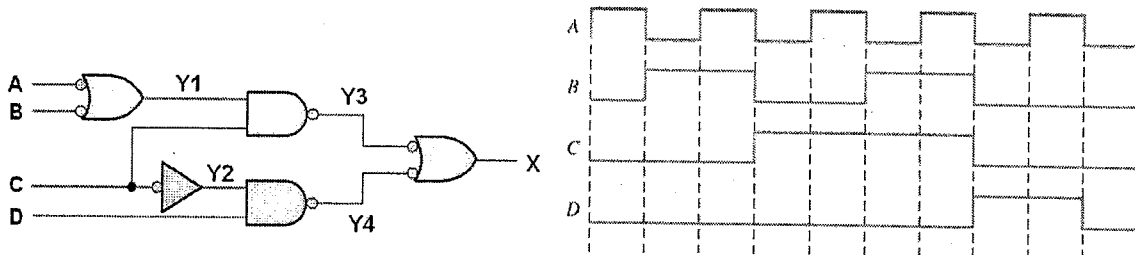


Figure 4 [Rajah 4]

[(Note for (c).(ii). : For better presentation of the answers, you are advised to draw the output waveform for each point by using graph paper.)]

[(Nota bagi (c).(ii). : Untuk mempersembahkan jawapan dengan lebih kemas, anda dinasihatkan supaya menggunakan kertas graf untuk melukiskan bentuk gelombang output bagi setiap tempat.)]

(45/100)

4. (a) Table 1 shows a truth table of a combination logic,
[Jadual 1 menunjukkan jadual kebenaran suatu logik bergabung,]
- (i) by using AND, OR, and XOR gates, draw the circuit.
[dengan menggunakan get DAN, ATAU, EKS-ATAU, lakarkan litarnya]
(30/100)
- (ii) Name the circuit
[Namakan litar berkenaan]
(10/100)
- (iii) Explain how the function of the circuit can be used in Pentium microprocessor.
[Terangkan bagaimana fungsi litar berkenaan boleh digunakan di dalam mikropemproses Pentium]
(10/100)

Table 1. Truth table of combination logic
[Jadual 1. Jadual kebenaran logik kombinasi]

Input			Output	
A	B	C	X	Y
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

(b) Figure 5 shows a combination logic circuit used in an optical communication switch system.
 [Rajah 5 menunjukkan litar logik bergabung yang digunakan di dalam suis sistem komunikasi optik.]

(i) Name the circuit
 [Namakan litar berkenaan]

(10/100)

(ii) Determine the output data waveform on D_0 to D_3 if the input V_i is applied to the circuit.
 [Tentukan bentuk gelombang data output pada D_0 hingga D_3 jika input V_i dikenakan kepada litar berkenaan.]

(40/100)

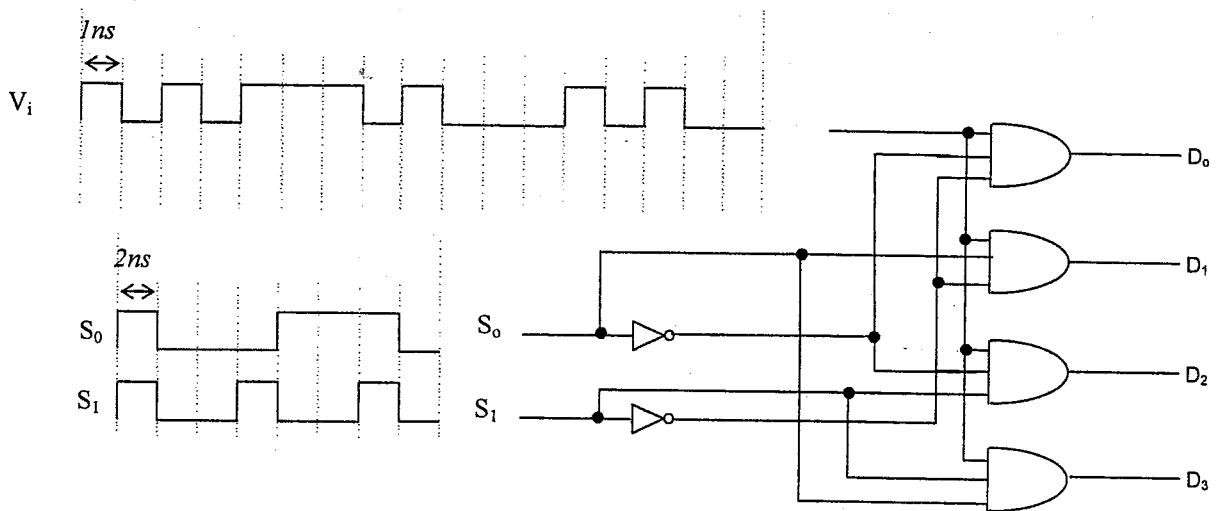


Figure 5. Combination logic circuit with its inputs signal
 [Rajah 5. litar logik kombinasi dengan isyarat input masing-masing]

5. Figure 6 shows a modulo-16 counter with parallel synchronous carry. Reset input R for every flip-flop function are as given in Table 2.
 [Rajah 6 merupakan suatu pembilang modulo-16 dengan pembawa sinkronus selari. Input reset R untuk setiap flip-flop berfungsi seperti dalam Jadual 2.]

(a) Name the flip-flop and logic gates used in the counter circuit.
 [Namakan jenis flip-flop dan get logik yang digunakan dalam litar pembilang.]

(10/100)

...8/-

- (b) Determine the bit number of the counter.
 [Tentukan bilangan bit pembilang tersebut.] (10/100)
- (c) What is the function of R in the flip-flop?
 [Apakah fungsi R dalam flip-flop?] (10/100)
- (d) Draw 16 clock cycles, and then draw the signals that can be seen at $J_0, Q_0, J_1, Q_1, J_2, Q_2, J_3, Q_3,$ and C_0 .
 [Lakarkan 16 kitaran Jam, serta lakarkan isyarat yang dapat dilihat di $J_0, Q_0, J_1, Q_1, J_2, Q_2, J_3, Q_3,$ dan C_0 .] (50/100)
- (e) Explain, how modulo-32 counter can be made from the counter in Figure 6.
 [Terangkan, bagaimana pembilang modulo-32 boleh dibina daripada pembilang dalam Rajah 6.] (20/100)

Table 2 (Jadual 2)

R	J	K	Q_{n+1}
0	0	1	0
0	1	0	1
0	1	1	\bar{Q}_n
0	0	0	Q_n
1	x	x	0

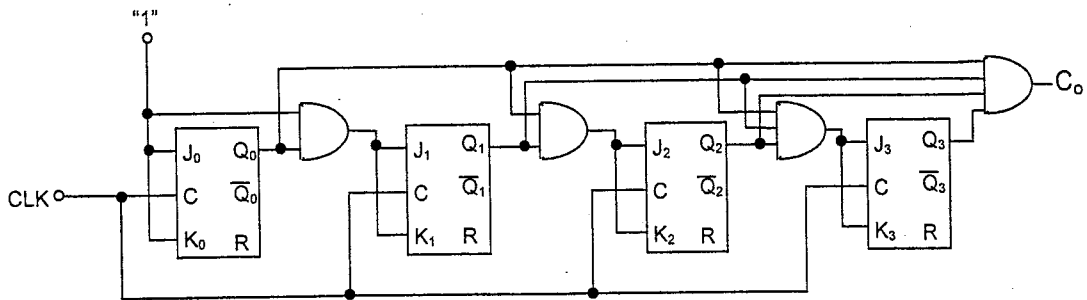


Figure 6 (Rajah 6)