

UNIVERSITI SAIN MALAYSIA

Peperiksaan Kursus Semasa Cuti Panjang
Sidang Akademik 1998/99

April 1999

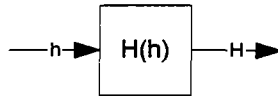
CSY201 – Reka Bentuk Logik Berdigit

Masa : [3 jam]

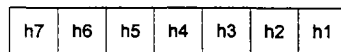
ARAHAN KEPADA CALON:

- Sila pastikan bahawa kertas peperiksaan ini mengandungi **EMPAT** soalan di dalam **LAPAN** muka surat yang bercetak sebelum anda memulakan peperiksaan ini.
- Jawab **SEMUA** (4) soalan dalam Bahasa Malaysia.
- Anda boleh membawa ke dalam bilik peperiksaan nota bertulis/bercetak atas sehelai kertas saiz A4. Bahan bertulis/bercetak yang lain tidak dibenarkan dibawa masuk ke dalam bilik peperiksaan.

1. Anda dikehendaki mereka bentuk sistem pengesan-pembetulan ralat berasaskan kod Hamming 7-bit. Sistem ini akan menerima perkataan Hamming h sebagai input, dan menjanakan perkataan H selepas pembetulan.

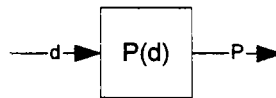


- (a) Kod Hamming 7-bit mempunyai struktur perkataan seperti berikut:-



yang terdiri daripada bit data d_i dan bit pariti p_n . Jelaskan kedudukan mana perlu diisi oleh bit data dan pariti. Senaraikan semua kumpulan pariti dan keahliannya (bit data tertentu) yang terkandung dalam skema Hamming 7-bit.

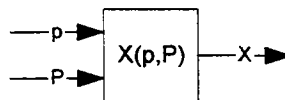
Anggalkan bit-bit data d sebagai input kepada blok penjana pariti P_n , iaitu:-



Tulis fungsi Boolean untuk semua bit pariti yang dalam perkataan Hamming H yang dijanakan, iaitu $P_n(d)$. Fungsi ini mestilah dalam bentuk yang mudah diimplementasikan menggunakan komponen-komponen logik yang didapati dalam makmal.

(4 markah)

- (b) Bit pariti p_n yang diterima patut dibandingkan dengan bit pariti P_n yang dijanakan. Sub-sistem yang diperlukan adalah seperti berikut:-

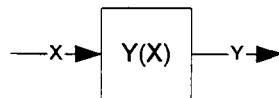


dan perlu menjanakan isyarat X yang aktif apabila terdapat perbezaan antara p_n dengan P_n dalam kedudukan yang sama. Tulis fungsi Boolean yang diperlukan dalam bentuk yang mudah diimplementasikan.

(4 markah)

- (c) Jelaskan kebolehan skema Hamming ini untuk mengesan dan membetulkan ralat 1-bit. Senaraikan semua kombinasi X_n dan jelaskan implikasinya daripada segi kedudukan bit yang mengandungi ralat.

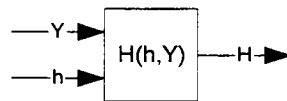
Bangunkan sub-sistem penentu kedudukan ralat seperti berikut:-



dengan output berstruktur $Y = (Y_7Y_6Y_5Y_4Y_3Y_2Y_1)$ yang sama lebarnya dengan perkataan Hamming. Berapakah bit output Y yang patut aktif serentak pada bila-bila masa? Anda dibenarkan menggunakan komponen SSI dan MSI.

(6 markah)

- (d) Ralat Y_i boleh digabungkan dengan perkataan Hamming h_i pada kedudukan sama untuk menghasilkan perkataan Hamming H_i yang telah diperbetulkan ralatnya. Jelaskan pemetaan $H(h)$ sekiranya terdapat/tiada kesilapan bit pada kedudukan tersebut.



Tuliskan fungsi Boolean yang diperlukan untuk sub-sistem di atas dalam bentuk yang mudah diimplementasikan.

(5 markah)

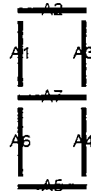
- (e) Bincangkan kebolehan skema Hamming 7-bit untuk mengesan ralat 2-bit. Lakukan analisis ke atas kumpulan pariti bagi kes-kes berikut:-

- kesilapan dalam 2 bit data
- kesilapan dalam 1 bit data dan 1 bit pariti
- kesilapan dalam 2 bit pariti

dan jelaskan (bagi setiap kes) tindakan sistem pengesan-pembetulan ralat yang dibangunkan dalam bahagian (a) hingga (d). Adakah ini menghasilkan perkataan Hamming yang betul?

(6 markah)

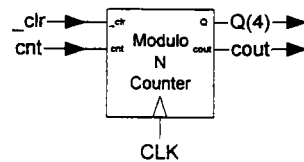
2. (a) Lakar gambar rajah keadaan untuk pembilang (ke atas) modulo-10 dengan input pemboleh-bilang (count-enable atau *cnt*) 1-bit. Input kawalan ini digunakan untuk membenarkan mesin ini untuk menghasilkan keadaan seterusnya dalam jujukan pembilang. Mesin anda juga perlu membekalkan output-bawaan (carry-out atau *cout*) yang aktif hanya untuk keadaan yang paling besar nilainya. (4 markah)
- (b) Tulis jadual keadaan bagi mesin paling ringkas yang berkeupayaan melakukan semua operasi dalam bahagian (a). Seterusnya janakan ungkapan logik terminimal untuk semua input FF and juga output *c-out*. (7 markah)
- (c) Tunjuk apa yang berlaku kepada keadaan tak-terspesifikasi, kemudian ubahsuaikan gambar rajah keadaan dalam bahagian (a). Adakah mesin reka bentuk anda mempamerkan ciri swabetul (self-correcting)? (4 markah)
- (d) Tunjuk bagaimana output komponen yang dibangunkan dalam bahagian (a) dan (b) boleh digunakan untuk mengaktifkan paparan (display) 7-segmen.



Tulis pemetaan daripada bit keadaan pembilang modulo-10 ke segmen A_5 dan A_6 . Kemudian janakan ungkapan logik yang terminimal untuk segmen yang dinyatakan.

(5 markah)

- (e) Jelaskan bagaimana beberapa blok pembilang modulo-n (nyatakan n untuk setiap blok) boleh digabungkan untuk menghasilkan pemasa (timer) digital dengan format output **mm : ss**, di mana nilai *mm* dan *ss* patut bernilai dalam julat [00, 59].

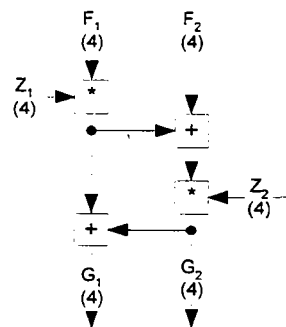


(5 markah)

3. Gambar rajah di bawah mewakili operasi perkataan (word) 4-bit di mana:-

$$a+b \equiv a+b \pmod{2^4}$$

$$a*b \equiv a*b \pmod{2^4+1}$$



dan merupakan blok fungsian asas bagi pengenkrip data.

- (a) Sediakan reka bentuk gabungan yang paling ringkas bagi fungsi +, dengan menggunakan komponen SSI dan MSI yang bersesuaian. Gunakan simbol (a, b) sebagai input 4-bit, dan x sebagai output 4-bit dalam julat [0, F]

(4 markah)

- (b) Aritmetik modular mempunyai ciri-ciri berikut:-
 $a+b \text{ mod } n = [(a \text{ mod } n) + (b \text{ mod } n)] \text{ mod } n$
 $a*b \text{ mod } n = [(a \text{ mod } n) * (b \text{ mod } n)] \text{ mod } n$

yang memudahkan penghitungan hasil darab modular.

Perwakilan data bagi fungsi * memerlukan input tak-bertanda 4-bit (a, b) dan output y dalam julat [0, F], dengan 2^4 diwakili sebagai simbol heks 0. Untuk kes di mana $a \neq 0$ atau $b \neq 0$, algoritma berikut boleh digunakan:-

```

if (a ≠ 0) then (p = a) else (p = 10)
if (b ≠ 0) then (q = b) else (q = 10)

while (q ≠ 0)
{
  if (p ≥ 11) then (p = p-11)
  p = p+p
  q = q-1
}

```

dengan pemboleh ubah perantaraan (p, q) sebagai nombor bertanda 6-bit dalam julat [-20, 1F], dengan nombor negatif dalam perwakilan pelengkap-2.

Bangunkan kenyataan *if* pertama yang mengaitkan input luaran a dan daftar (register) p, dan juga litar pengesan-sifar yang diperlukan untuk pengujian syarat dalam kenyataan tersebut.

(4 markah)

- (c) Bangunkan litar gabungan yang diperlukan untuk menguji syarat ($p \geq 11$) dalam gelung *while*. Penyelesaian anda patut menjana isyarat kawalan 1-bit sekiranya ($p \geq 11$) adalah benar.

(5 markah)

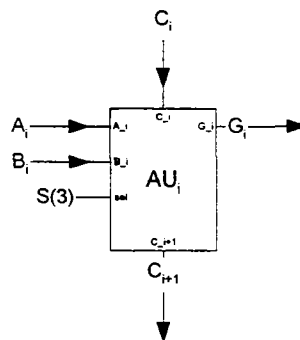
- (d) Petakan algoritma dalam (b) kepada carta ASM, dengan menyatakan semua isyarat kawalan yang diperlukan. Gunakan bilangan keadaan yang paling terminimal.

(6 markah)

- (e) Lakarkan gambar rajah keadaan yang setara bagi carta ASM daripada (d). Dapatkan ungkapan Boolean bagi semua input FF yang diperlukan. Anggapkan bahawa anda boleh menggunakan jenis FF yang biasa didapati dalam makmal.

(6 markah)

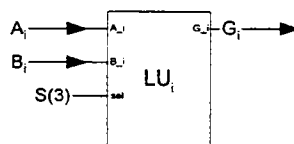
4. (a) Sediakan reka bentuk peringkat (stage) ke-i sesuatu Unit Aritmetik (AU) dengan input sistem 1-bit (A_i , B_i) dan output G_i . Bit bawaan (carry) C_i adalah isyarat perantaraan yang membolehkan penyambungan peringkat AU; dan S pula adalah input kawalan 3-bit yang digunakan untuk memilih antara operasi campur, tolak dan sebagainya.



Gunakan komponen SSI dan MSI yang bersesuaian, dan tunjukkan semua sambungan data dan kawalan kepada persekitaran luar. Huraikan semua operasi aritmetik berkaitan dengan kombinasi input kawalan.

(5 markah)

- (b) Gambar rajah blok di bawah merujuk kepada peringkat ke-i Unit Logik (LU). Kenapakah LU tidak memerlukan sambungan antara peringkat seperti yang ada dalam AU?



Tunjukkan bagaimana AU dari (a) dan LU boleh digabungkan untuk membentuk ALU multi-peringkat.

Apakah kelebihan-bit bagi perkataan pemilih S untuk Unit Fungsian yang terhasil?

(5 markah)

(c) Tunjukkan bagaimana selak (latch) tak-segerak (asynchronous) boleh digunakan untuk membentuk sel ingatan dengan ciri-ciri berikut.-

- Talian data dwi-arah 1-bit untuk input dan output
- Input pengaktifan sel 1-bit S
- Input pemilih fungsi 1-bit R/W

(4 markah)

(d) Tunjukkan bagaimana tatasusunan (array) sel sedemikian boleh digabungkan untuk membentuk sistem ingatan $8 \times n$ dengan ciri-ciri berikut:-

Bas data dwi-arah n-bit
Bas alamat 3-bit
Input pemilih fungsi 1-bit R/W
Input pengaktifan cip CS

Gunakan komponen SSI dan MSI yang bersesuaian. Jelaskan bagaimana ciri dwi-arah data membolehkan reka bentuk cip yang lebih ekonomikal tanpa menjejaskan fungsian.

(5 markah)

(e) Lanjutkan penyelesaian daripada (d) untuk membentuk Fail Daftar $8 \times n$ yang boleh menulis perkataan input D dan membaca perkataan output (A, B). Ubahsuaikan semua spesifikasi dalam (d) secara munasabah.

(6 markah)