
UNIVERSITI SAINS MALAYSIA

Peperiksaan Kursus Semasa Cuti Panjang
Sidang Akademik 2007/2008

Jun 2008

EEE 132 – PERANTI ELEKTRONIK

Masa: 3 jam

Sila pastikan bahawa kertas peperiksaan ini mengandungi SEPULUH muka surat yang bercetak sebelum anda memulakan peperiksaan ini.

Kertas soalan ini mengandungi ENAM soalan.

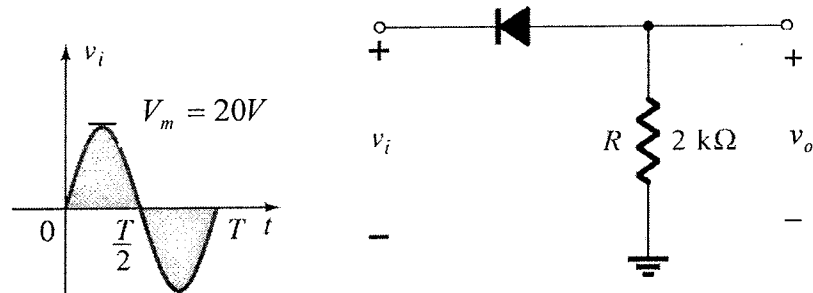
Jawab LIMA soalan.

Mulakan jawapan anda untuk setiap soalan pada muka surat yang baru.

Agihan markah bagi setiap soalan diberikan di sudut sebelah kanan soalan berkenaan.

Jawab semua soalan dalam bahasa Malaysia atau bahasa Inggeris atau kombinasi kedua-duanya.

1.



Rajah 1(a)
Figure 1(a)

(a) Dari rangkaian dalam Rajah 1(a).
From the network in Figure 1(a).

(i) Lakarkan keluaran v_o .

Sketch the output v_o .

(10%)

(ii) Tentukan aras voltan dc keluaran bagi diod yang unggul dan praktikal. Berapa peratuskah kejatuhan voltan?

Determine dc level of the output voltage for ideal diode and practical diode. How much is the voltage drop?

(15%)

(iii) Jika V_m dinaikkan ke 200V tentukan aras voltan dc keluaran bagi diod yang unggul dan praktikal. Berapa peratuskah kejatuhan voltan?

If the V_m is increased to 200V determine dc level of the output voltage for ideal diode and practical diode. How much is the voltage drop?

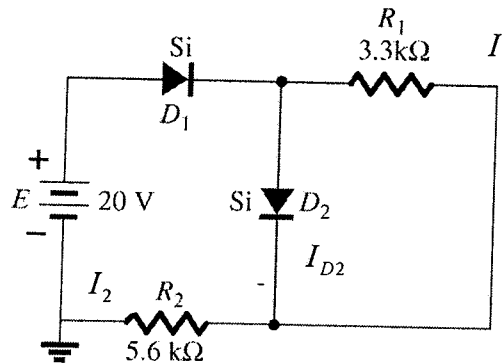
(15%)

...3/-

- (b) Dari rangkaian dalam Rajah 1(b), tentukan nilai-nilai arus I_1 , I_2 dan I_{D2} .

From network in Figure 1(b), determine the currents I_1 , I_2 and I_{D2} .

(40%)

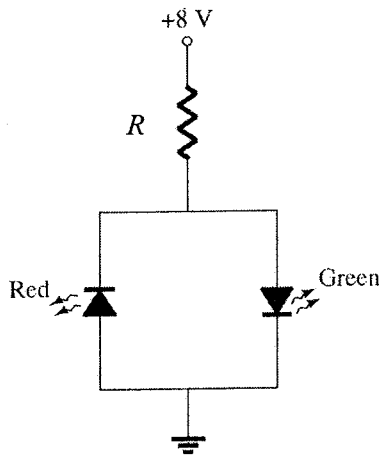


Rajah 1(b)
Figure 1(b)

- (c) Dua LED digunakan untuk mengesan polariti seperti ditunjukkan dalam Rajah 1(c). Positif ditunjukkan oleh LED hijau dan negatif oleh LED merah. Dapatkan nilai R supaya 20mA yang boleh mengalir ke dalam diod yang hidup. Kedua-dua diod mempunyai voltan runtuh pincang 3V dan voltan purata menghidupkan diod ialah 2V .

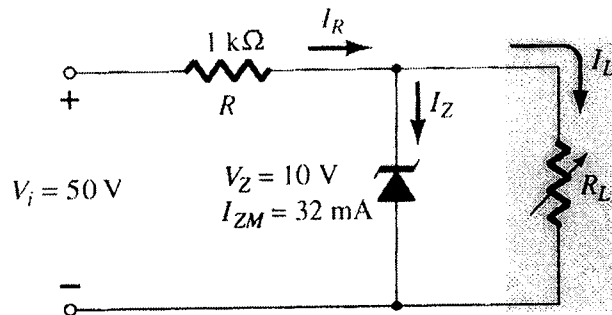
Two LEDs are used for polarity detection as shown in Figure 1(c). Positive is indicated by the green LED and negative is by the red. Find R to ensure that 20mA flows through the "on" diode. Both diodes have a reverse breakdown voltage of 3V and an average turn-on voltage of 2V .

(20%)



Rajah 1(c)
Figure 1(c)

2.



Rajah 2(a)
Figure 2(a)

- (a) Rajah 2(a) ialah rangkaian penghad. Tentukan julat R_L dan I_L supaya menghasilkan nilai V_{RL} yang kekal kepada 10V. Berapakah nilai kuasa maksimum digunakan oleh diod Zener?

Figure 2(a) is a limiter network. Determine the range of R_L and I_L that will result in V_{RL} being maintained at 10V. What is the maximum power consumed by the Zener diode?

(nota $R_{L\min} = \frac{RV_Z}{V_i - V_Z}$ dan $R_{L\max} = \frac{V_Z}{I_{L\min}}$)

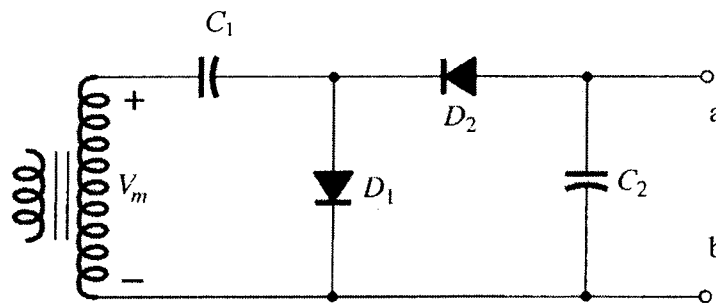
(note that $R_{L\min} = \frac{RV_Z}{V_i - V_Z}$ and $R_{L\max} = \frac{V_Z}{I_{L\min}}$)

(40%)

- (b) Dari Rajah 2(b), analisa dan tentukan voltan pada terminal ab.

From Figure 2(b), analyze and determine the voltage at terminal ab.

(30%)

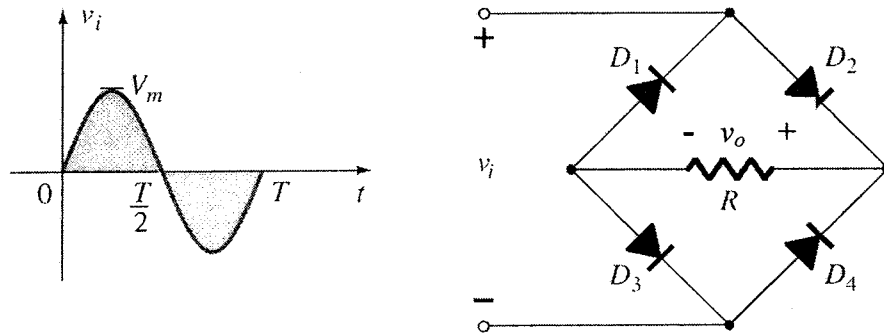


Rajah 2(b)
Figure 2(b)

- (c) Jika voltan masukan v_i litar Rajah 2(c) ialah berbentuk sinus, analisa voltan keluaran v_o pada R. Berapakah voltan dc pada keluarannya dan PIV bagi diod unggul dan praktikal?. Nilai voltan V_m sama dengan 10V dan voltan lutut diod sama dengan 0.7V.

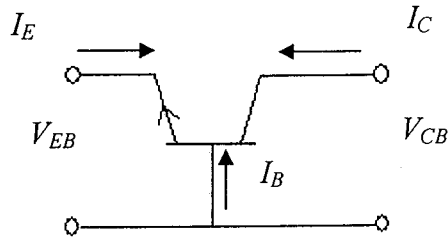
If the input of the circuit in Figure 2(c) is a sinusoidal voltage v_i analysis the output voltage v_o at R. What is the dc voltage of the output and PIV for the ideal and practical diode?. The peak voltage V_m is taken to be 10V and the knee voltage for the diodes is 0.7V.

(30%)

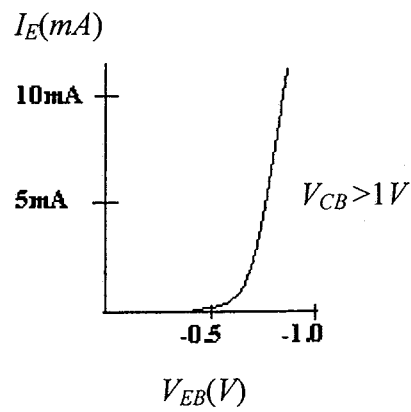


Rajah 2(c)
Figure 2(c)

3.



Rajah 3 Tapak sepunya transistor tatarajah.
Figure 3 A transistor in the common-base configuration



Rajah 4 Ciri Pemancar
Figure 4 Emitter Characteristics

- (a) Transistor NPN seperti di dalam Rajah 3 memiliki ciri pemancar seperti di dalam Rajah 4. Sekiranya arus pemancar adalah -5mA dan voltan pemungut tapak, V_{CB} adalah 15V , anggaran voltan pemancar tapak, V_{EB} . Sekiranya nisbah pindah arus, α adalah 0.96 dan arus pemotong pemungut, I_{CEO} adalah 0.015mA , kirakan arus pemungut.

The NPN Transistor of Figure 3 has the emitter characteristics of Figure 4. If the emitter current is -5mA and the collector-base voltage, V_{CB} is 15V , estimate the emitter-base voltage, V_{EB} . If forward current transfer ratio, α is 0.96 and the collector cutoff current, I_{CEO} is 0.015mA , estimate the collector current.

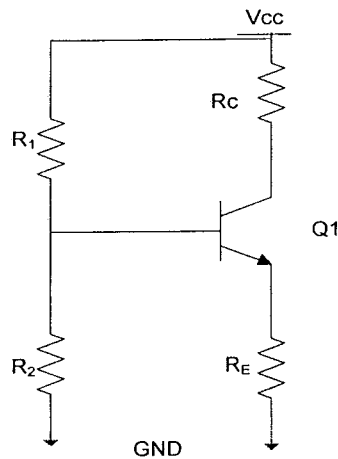
(30%)

- (b) Terbitkan nisbah pindah arus, arus potong bagi pemungut dan ciri-ciri pemungut bagi pemungut sepunya dengan menggunakan ciri-ciri I-V diod dan hukum Kirchhoff.

Using the diode I-V curve characteristics and Kirchhoff's law, for common emitter configuration, derive the current-transfer ratio, collector cut-off current and collector characteristics.

(70%)

4.



Rajah 5 Transistor bersama litar pincangan
Figure 5 Transistor with simple biasing circuitry

- (a) Berdasarkan Rajah 5, apakah tujuan R_1 dan R_2 dalam litar?

Referring to Figure 5, what is the purpose of R_1 and R_2 in the circuit?

(25%)

- (b) Merujuk pada Rajah 5, kirakan arus tapak, arus pemungut dan V_{CE} apabila semua perintang adalah $1\text{ k}\Omega$. Sekiranya hanya R_1 nilai diubah ke $9\text{ k}\Omega$, apa yang berlaku pada pincangan. Ciri-ciri transistor adalah $\alpha=0.98$, $I_{CBO} = 0$, $V_{cc} = 4\text{ V}$ dan $V_{BE} = 0.7\text{ V}$.

For the circuit in Figure 5, let $\alpha=0.98$, $I_{CBO} = 0$, $V_{cc} = 4\text{ V}$ and $V_{BE} = 0.7\text{ V}$. If all resistors are the same, find base current, collector current and V_{CE} when the resistor value is $1\text{ k}\Omega$, if R_1 is changed to $9\text{ k}\Omega$ while the others remain the same, does transistor is biased properly?

(75%)

...9/-

5. (a) Satu penguat JFET get-sepunya adalah ditunjukkan dalam Rajah 6. Jika $I_{DSS} = 10 \text{ mA}$, $V_p = 4 \text{ V}$, $V_{DD} = 15 \text{ V}$, $R_1 = R_2 = 10 \text{ k}\Omega$, $R_D = 500 \Omega$ dan $R_S = 2 \text{ k}\Omega$, tentukan (i) V_{GSQ} (ii) I_{DQ} dan (iii) V_{DSQ} .

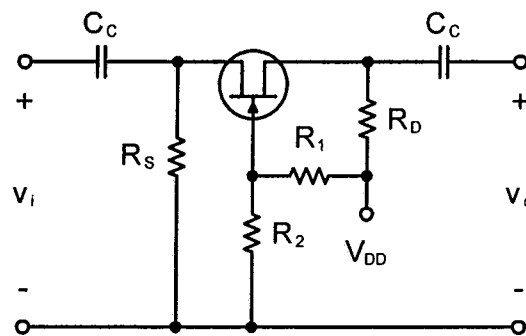
A common-gate JFET amplifier is shown in Figure 6. If $I_{DSS} = 10 \text{ mA}$, $V_p = 4 \text{ V}$, $V_{DD} = 15 \text{ V}$, $R_1 = R_2 = 10 \text{ k}\Omega$, $R_D = 500 \Omega$ and $R_S = 2 \text{ k}\Omega$, determine (i) V_{GSQ} (ii) I_{DQ} and (iii) V_{DSQ} .

(60%)

- (b) Lukis plot rangkap pindah bagi JFET, D-MOSFET dan E-MOSFET saluran-n. Terangkan dengan jelas 3 perbezaan ketara di antara plot-plot ini.

Draw the transfer function plots of the n-channel JFET, D-MOSFET and E-MOSFET. Explain 3 significant differences between the plots.

(40%)



Rajah 6
Figure 6

6. (a) Bagi konfigurasi D-MOSFET terpinjang sendiri seperti yang ditunjukkan dalam Rajah 7, tentukan (i) I_{DQ} , (ii) V_{GSQ} , (iii) V_{DS} dan (iv) V_D . Diberikan: $I_{DSS} = 6 \text{ mA}$ dan $V_p = 4 \text{ V}$.

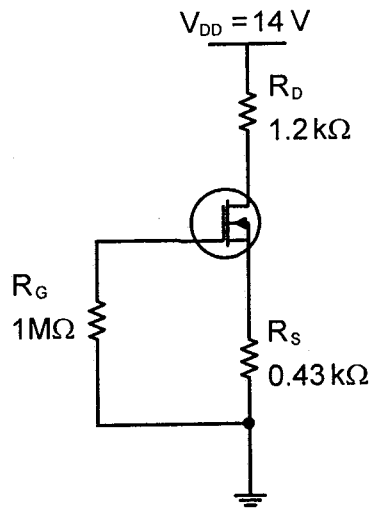
For the self-bias D-MOSFET configuration shown in Figure 7, determine (i) I_{DQ} , (ii) V_{GSQ} , (iii) V_{DS} and (iv) V_D . Given: $I_{DSS} = 6 \text{ mA}$ and $V_p = 4 \text{ V}$.

(60%)

- (b) Lukis keluarga ciri salir bagi satu E-MOSFET saluran-p dan labelkan 3 kawasan operasi transistor tersebut pada rajah ini. Terangkan perlakuan transistor dalam setiap kawasan operasi.

Draw the family of drain characteristics of a p-channel E-MOSFET and label the 3 operating regions of the transistor on this diagram. Explain the behavior of the transistor in each region of operation.

(40%)



Rajah 7
Figure 7

oooOooo