
UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Kedua
Sidang Akademik 2008/2009

April - Mei 2009

EEE 130 – ELEKTRONIK DIGIT I

Masa: 3 jam

Sila pastikan bahawa kertas peperiksaan ini mengandungi DUA BELAS muka surat yang bercetak sebelum anda memulakan peperiksaan ini.

Kertas soalan ini mengandungi ENAM soalan.

Jawab **LIMA** soalan.

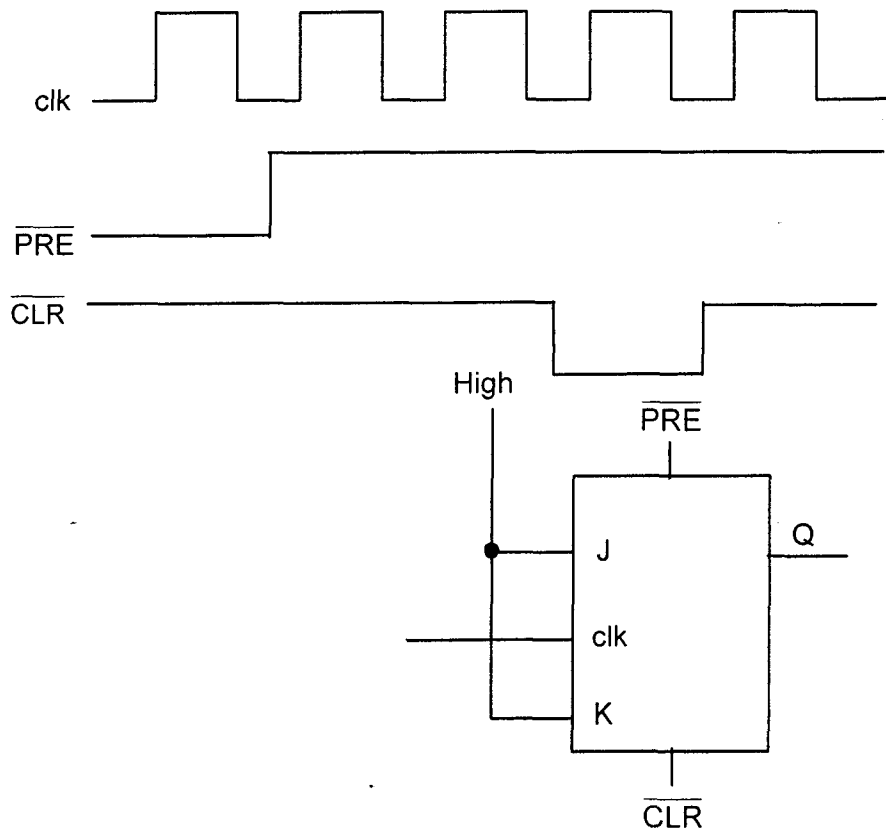
Mulakan jawapan anda untuk setiap soalan pada muka surat yang baru.

Agihan markah bagi setiap soalan diberikan di sudut sebelah kanan soalan berkenaan.

Jawab semua soalan dalam bahasa Malaysia atau bahasa Inggeris atau kombinasi kedua-duanya.

1. (a) Tentukan keluaran Q dalam Rajah 1. Andaikan Q pada keadaan awal berada pada logik rendah.

Determine the Q output in Figure 1. Assume that Q is initially low.



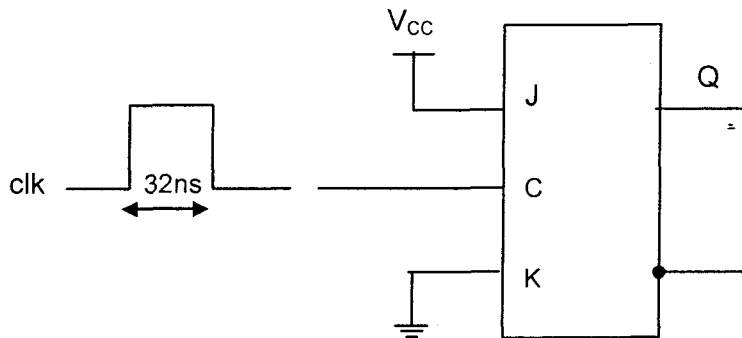
Rajah 1
Figure 1

(30%)

...3/-

- (b) Flip-flop dalam Rajah 2 berada dalam keadaan rendah. Tunjukkan hubungan antara keluaran Q dan denyut jam jika lengah perambatan t_{PLH} (jam ke Q) ialah 8 ns.

The flip-flop in Figure 2 is initially low. Show the relation between the Q output and the clock pulse if propagation delay t_{PLH} (clock to Q) is 8 ns.



Rajah 2
Figure 2

(30%)

- (c) (i) Lukis gambarajah keadaan untuk pembilang modulus 13.
Draw the state diagram of modulus 13 counter.
- (ii) Lukis gambarajah blok untuk pembilang modulus 13.
Draw a block diagram of modulus 13 counter.

(40%)

2. (a) Tulis kod verilog untuk merekabentuk flip-flop JK pinggir positif bersama masukan tak segerak preset dan clear.

Write the verilog code to design positive edge JK flip-flop with asynchronous preset and clear inputs.

(30%)

- (b) Pembilang binari tak segerak menggunakan flip-flop yang memicu pada pinggir positif jam. Apakah bilangannya jika

A binary asynchronous counter uses flip-flops that trigger on the positive edge of the clock. What will be the count if

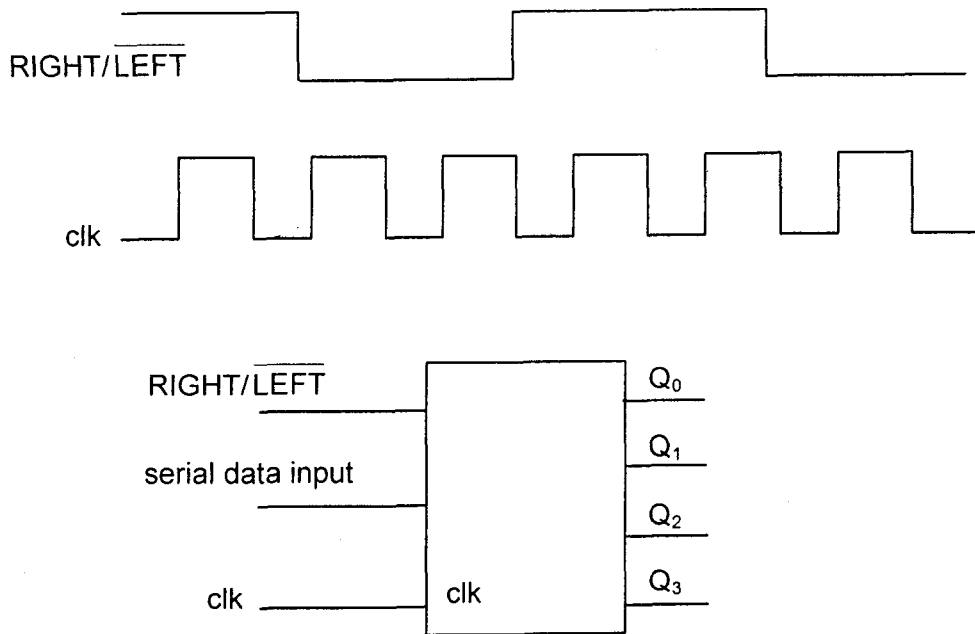
- (i) Keluaran normal bagi flip-flop disambungkan kepada jam.
The normal outputs of the flip-flops are connected to the clock.

- (ii) Pelengkap keluaran bagi flip-flop disambungkan kepada jam.
The complement outputs of the flip-flops are connected to the clock.

(40%)

- (c) Tentukan bentuk gelombang bagi daftar anjak dalam Rajah 3 selepas setiap denyut jam untuk bentuk gelombang kawalan masukan RIGHT/ $\overline{\text{LEFT}}$ yang diberi dalam Rajah 3. Andaikan $Q_0 = 1, Q_1 = 1, Q_2 = 0$ dan $Q_3 = 1$ dan data masukan sesiri adalah RENDAH.

Determine the waveform of the shift register of Figure 3 after each clock pulse for the given RIGHT/ $\overline{\text{LEFT}}$ control input waveform in Figure 3. Assume that $Q_0 = 1, Q_1 = 1, Q_2 = 0$ and $Q_3 = 1$ and that the serial data-input line is LOW.



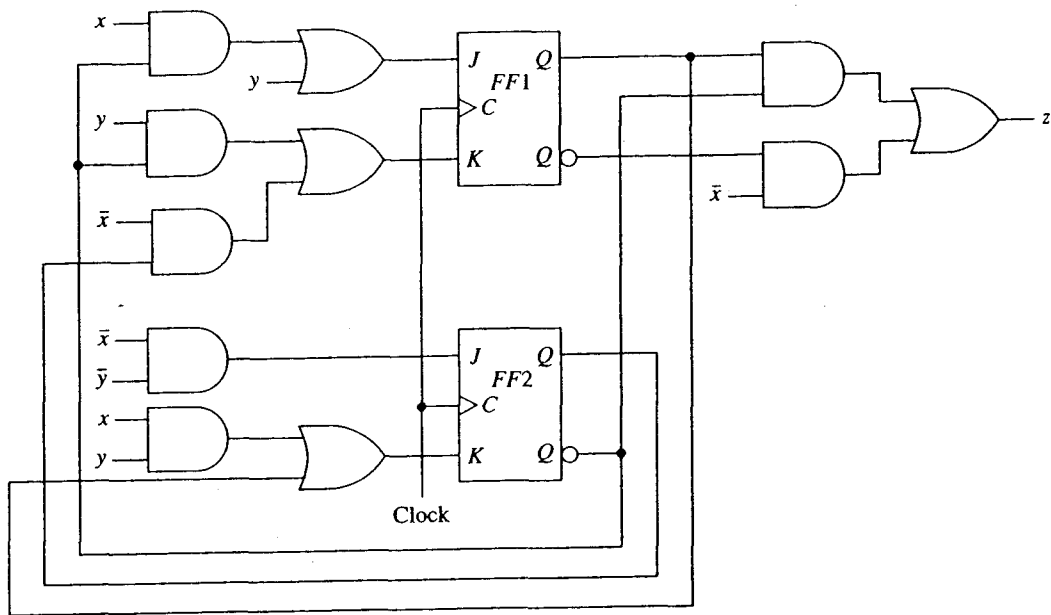
Rajah 3
Figure 3

(30%)

...6/-

3. (a) Untuk rangkaian jujukan segerak yang ditunjukkan dalam Rajah 4, bina jadual rangsangan, jadual peralihan, jadual keadaan dan gambarajah keadaan.

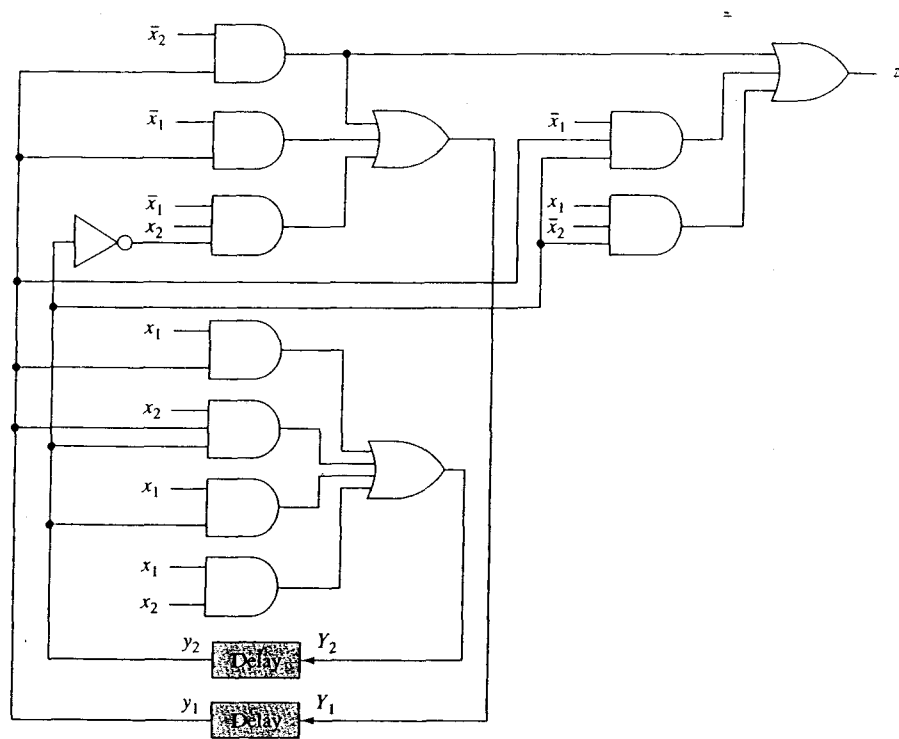
For the synchronous sequential network shown in Figure 4, construct the excitation table, transition table, state table and state diagram.



Rajah 4
Figure 4

(50%)

- (b) (i) Analisis rangkaian jujukan tak bergerak yang ditunjukkan dalam Rajah 5.
Analyze the asynchronous sequential network shown in Figure 5.
- (ii) Apakah keluaran jika x_1 adalah 0 dan x_2 adalah 1.
What are the outputs if x_1 is 0 and x_2 is 1.



Rajah 5
Figure 5

(50%)

...8/-

4. (a) Penambahan adalah sangat penting dalam operasi aritmetik dengan nombor bertanda. Kenapa? Terangkan jawapan anda dengan menggunakan operasi penolakan.

Addition is very important in arithmetic operations with signed numbers. Why? Briefly explain your answer using subtraction operation.

(10%)

- (b) Carikan bentuk perduaan bagi dua nombor perpuluhan berikut; 100 dan 25. Kemudian tunjukkan dengan jelas pembahagian 100 dengan -25 dalam perduaan.

Get the binary form of these two decimal numbers; 100 and 25. Then show the details of dividing 100 by -25 in binary.

(10%)

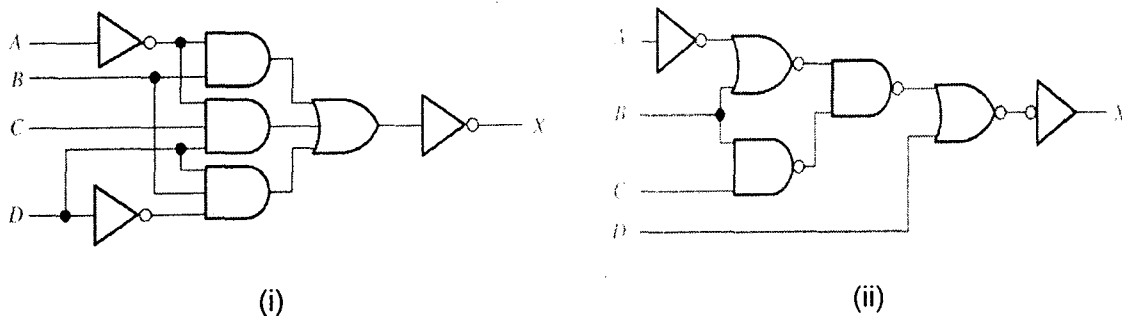
- (c) Carikan pariti-genap dan pariti ganjil kod Hamming untuk data 11001.

Determine the even-parity and odd-parity Hamming code for the data bits 11001.

(20%)

- (d) Tuliskan persamaan bagi litar-litar logik di dalam Rajah 6(i) dan (ii) di bawah:

Write the expressions for the logic circuits given in Figure 6(i) and (ii) below:



Rajah 6
Figure 6

- (e) Ringkaskan persamaan Boolean di (d)(i) dan (ii), dan kemudian lukiskan litar logik ringkas tersebut.

Simplify the Boolean expressions in (d)(i) and (ii), and then draw the simplified logic circuit.

(20%)

- (f) Aplikasikan litar di (d)(i) dengan menggunakan get NAND.

Implement the circuit in (d)(i) using only NAND gates.

(20%)

- (g) Aplikasikan litar di (d)(i) dengan menggunakan get NOR.

Implement the circuit in (d)(i) using only NOR gates.

(20%)

5. (a) SOP dan POS adalah bentuk bagi persamaan Boolean. Apakah makna terma-terma ini?

SOP and POS are the forms of Boolean expression. What are these terms stand for?

(20%)

- (b) Dapatkan bentuk piawai SOP bagi persamaan berikut:

Get the standard SOP form of the following equation:

$$X = \bar{B}(CD + \bar{C}) + C\bar{D}(\overline{A+B} + AB)$$

(15%)

- (c) Ringkaskan persamaan di atas menggunakan peta Karnaugh.

Simplify the equation given above using Karnaugh map.

(20%)

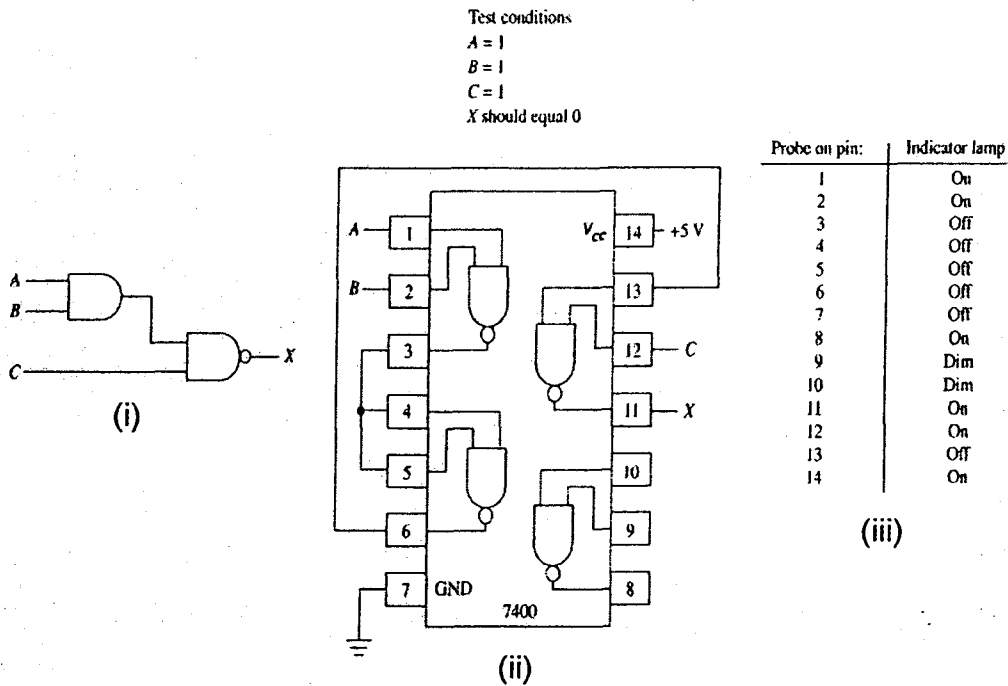
... 10/-

- (d) Carikan bentuk POS daripada peta Karnaugh tersebut.
Determine its POS form from the Karnaugh map.
(20%)
- (e) Lukiskan litar logik di (b) dan (c). Terangkan apakah kebaikan selepas meringkaskan litar logik yang asal.
Draw the logic circuits in (b) and (c). Explain what the advantages are after we simplify the original logic circuit.
(15%)
- (f) Lukiskan litar logik di (d).
Draw the logic circuit in (d).
(10%)

6. (a) Litar logik dalam Rajah 7(a)(i) dilaksanakan dengan membuat sambungan kepada IC 7400 seperti ditunjukkan dalam Rajah 7(a)(ii). Prob logik digunakan untuk menentukan isyarat pada setiap pin dan didapati seperti yang tertera di dalam jadual Rajah 7(a)(iii). Kenal pasti semua pin dengan output yang salah. Pin apakah yang menyumbang kepada punca masalah? Apakah kemungkinan punca masalahnya?

The logic circuit of Figure 7(a)(i) is implemented by making connections to the 7400 IC as shown in Figure 7(a)(ii). A logic probe is used to determine the signals at each pin and they are as indicated in the table of Figure 7(a)(iii). Identify all pins with incorrect outputs. Which pin is the main contributor to the problem? What could be the problem?

(25%)



Rajah 7(a)
 Figure 7(a)

- (b) Paparan tujuh segmen biasanya digunakan oleh mesin kira untuk memaparkan setiap digit, seperti yang ditunjukkan di dalam Rajah 7(b). Bina sebuah litar logik yang menghasilkan HIGH (1) apabila kod BCD 4-bit ditukarkan kepada nombor yang menyalakan segmen teratas sebelah kanan. Gunakan pembolehubah-pembolehubah A (MSB), B, C dan D (LSB) untuk mewakili setiap binari 4 bit.

Seven-segment displays are commonly used in calculators to display each digit, as shown in Figure 7(b). Design a logic circuit that produces a HIGH (1) whenever a 4-bit BCD code translates to a number that uses the upper right segment. Use variables A (MSB), B, C and D (LSB) to represent each 4-bit binary.

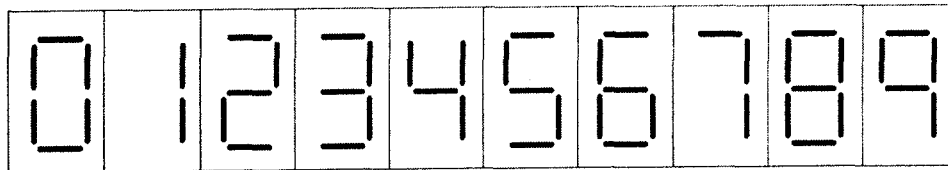


Figure 7(b)
Rajah 7(b)

(75%)

ooooOoooo