

UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Kedua
Sidang Akademik 1994/95

April 1995

EEE 229 - Mikropemproses I

Masa : [3 jam]

ARAHAN KEPADA CALON :

Sila pastikan bahawa kertas peperiksaan ini mengandungi **LIMA (5)** muka surat beserta Lampiran (2 muka surat) bercetak dan **ENAM (6)** soalan sebelum anda memulakan peperiksaan ini.

Jawab mana-mana **LIMA (5)** soalan sahaja.

Agihan markah bagi soalan diberikan di sut sebelah kanan sebagai peratusan daripada markah keseluruhan yang diperuntukkan bagi soalan berkenaan.

Jawab semua soalan di dalam Bahasa Malaysia.

...2/-

1. Senarai komponen bagi suatu sistem 8085 asas diberikan dalam Lampiran I.
 - (a) Lakarkan gambarajah skematik bagi sistem tersebut dengan menggunakan komponen yang telah disenaraikan.

(30%)
 - (b) Tuliskan satu aturcara ringkas untuk memulakan ("initialise") sistem berkenaan.

(30%)
 - (c) Suatu selak 8-bit ('positive edge triggered') hendak digunakan sebagai port output bagi sistem 8085 di atas. Port tersebut perlu diletakkan di dalam ruang alamat I/O. Alamat port terdiri dari bit-bit A0-A7 dan alamat sebenar boleh dipilih dengan menggunakan satu suis DIP. Tunjukkan bagaimana port tersebut dilaksanakan.

(40%)

2.
 - (a) Tuliskan satu aturcara penghimpun 8085 yang membaca data dari port DATA. Semua data yang dibaca dibuang selagi data '01H' tidak diterima. Apabila diterima, data '01H' tersebut disimpan di alamat BUFST. Data berikutnya terus dibaca dan semua disimpan secara berturutan bermula dari alamat BUFST+1, sehinggalah data '08H' diterima. Selepas itu aturcara berkenaan berhenti.

(50%)
 - (b) Tuliskan aturcara yang mengukur tempoh satu denyut ("pulse") yang dikeluarkan oleh penjana. Denyut berkenaan disampel sebagai bit 7 pada port input 03H. Nilai yang diukur (milisaat yang paling hampir), dikeluarkan ke port output 06H. Andaikan bahawa lebar denyut adalah < 256 milisaat. Sebutkan andaian-andaian lain.

(50%)

...3/-

3. (a) Huraikan arkitektur dalaman mikropemproses 8085. (30%)
- (b) Lakarkan dua gambarajah pemasaan ('timing diagram') yang menunjukkan kelebihan menggunakan selak 'positive level triggered' untuk menyahmultipleks bus alamat/data 8085, dibandingkan dengan mengguna selak 'negative edge triggered'. Bolehkah selak 'positive edge triggered' digunakan? (30%)
- (c) Kemudahan untuk memasukkan mikropemproses ke dalam keadaan tunggu ('wait state') adalah berguna apabila hendak mengesan ralat ('troubleshoot') pada perkakasan yang diantaramukakan kepadanya. Berikan satu litar mudah yang dapat menjalankan mikropemproses 8085 langkah demi langkah ('single-step'). (40%)
4. (a) Huraikan langkah-langkah yang diambil oleh mikropemproses apabila menerima sampukan. (20%)
- (b) Flip-flop permintaan sampukan perlu dikosongkan ('clear') apabila mikropemproses mula-mula dihidupkan ataupun setelah reset. Mengapa dan bagaimana ianya dilakukan? (50%)

...4/-

- (c) (i) Tuliskan rutin servis sampukan yang menokok satu pembilang 16-bit setiap kali ianya dipanggil. Nyatakan semua andaian.
- (ii) Sekiranya suatu sampukan itu diservis menerusi input INTR, lakarkan gambarajah logik bagi litar luaran yang diperlukan.

(30%)

5. (a) Suatu 'keypad' 8 - butang perlu diantramukakan ke sistem 8085. Tunjukkan bagaimana cip 74LS148 'priority encoder' boleh digunakan untuk mengekod 'keypad' tersebut.

(30%)

- (b) Suatu aturcara kawalan memerlukan subrutin yang dapat mengimbas ('scan') suatu matriks 8 x 8 suis had ('limit switches') dan memindahkan imej keadaan setiap suis tersebut ke penimbal 8 - bait yang terletak di dalam ingatan. Perkakasannya terdiri dari satu port keluaran 8-bit yang disambung ke baris matriks dan satu port input 8-bit yang disambung ke lajur. Baris atas disambung ke bit D0 port output, manakala lajur yang kanan sekali disambung ke bit D0 port input. Kemudiannya, barisan dipacu dan lajur dikesan. Setiap lajur disambung dengan perintang 'pullup', dan setiap suis mempunyai diod pengasingan ('isolation diode').

Berikan carta alir dan aturcara lengkap bagi subrutin tersebut.

(70%)

...5/-

6. (a) Lakarkan skematik asas bagi suatu sistem pengumpulan data 8 - saluran yang berasaskan mikropemproses 8085. Semua isyarat penting perlu ditunjukkan. Beri penerangan ringkas tentang perkakasan dan perisian sistem tersebut.

(40%)

- (b) (i) Lakarkan gambarajah blok yang menunjukkan perkakasan asas untuk menghasilkan suatu penjana bentuk gelombang digit 12-bit yang berasaskan 8085.

(20%)

- (ii) Bagi sistem di atas, terangkan dengan jelas bagaimana bentuk gelombang sinus dihasilkan.

(20%)

- (iii) Sekiranya bentuk gelombang sinus di atas terdiri dari 16-sampel bagi satu kitar, dan mikropemproses beroperasi pada kadar 2 MHz, anggarkan frekuensi maksimum yang dapat dijanakan.

(20%)

- oooOooo -

Lampiran 1

Senarai Komponen

INTEL 8085 Microprocessor

74LS373

74LS138

8Kx8 Static RAM (e.g 6264)

8Kx8 EPROM (e.g 2764)

8255 PPI (x1)

8251 USART

Baud Rate Generator (e.g 4702)

RS232 buffer (e.g MAX232)

Appropriate Crystals

LAMPIRAN II

8085A

8080A/8085A INSTRUCTION SET INDEX
Table 5-1

Instruction	Code	Bytes	T States		Machine Cycles
			8085A	8080A	
ACI DATA	CE data	2	7	7	F R
ADC REG	1000 1SSS	1	4	4	F
ADC M	8E	1	7	7	F R
ADD REG	1000 0SSS	1	4	4	F
ADD M	86	1	7	7	F R
ADI DATA	C6 data	2	7	7	F R
ANA REG	1010 0SSS	1	4	4	F
ANA M	A6	1	7	7	F R
ANI DATA	E6 data	2	7	7	F R
CALL LABEL	C0 addr	3	18	17	S R R W W*
CC LABEL	DC addr	3	9/18	11/17	S R/S R R W W*
CM LABEL	FC addr	3	9/18	11/17	S R/S R R W W*
CMA	2F	1	4	4	F
CMC	3F	1	4	4	F
CMP REG	1011 1SSS	1	4	4	F
CMP M	8E	1	7	7	F R
CNC LABEL	D4 addr	3	9/18	11/17	S R/S R R W W*
CNZ LABEL	C4 addr	3	9/18	11/17	S R/S R R W W*
CP LABEL	F4 addr	3	9/18	11/17	S R/S R R W W*
CPE LABEL	EC addr	3	9/18	11/17	S R/S R R W W*
CPI DATA	FE data	2	7	7	F R
CPD LABEL	E4 addr	3	9/18	11/17	S R/S R R W W*
CZ LABEL	CC addr	3	9/18	11/17	S R/S R R W W*
DAA	27	1	4	4	F
DAD RP	00RP 1001	1	10	10	F B B
DCR REG	00SS S101	1	4	5	F*
DCR M	35	1	10	10	F R W
DCX RP	00RP 1011	1	6	5	S*
DI	F3	1	4	4	F
EI	F8	1	4	4	F
HLT	76	1	5	7	F B
IN PORT	D8 data	2	10	10	F R I
INR REG	00SS S100	1	4	5	F*
INR M	34	1	10	10	F R W
INX RP	00RP 0011	1	6	5	S*
JC LABEL	DA addr	3	7/10	10	F R/F R R †
JM LABEL	FA addr	3	7/10	10	F R/F R R †
JMP LABEL	C3 addr	3	10	10	F R R
JNC LABEL	D2 addr	3	7/10	10	F R/F R R †
JNZ LABEL	C2 addr	3	7/10	10	F R/F R R †
JP LABEL	F2 addr	3	7/10	10	F R/F R R †
JPE LABEL	EA addr	3	7/10	10	F R/F R R †
JPO LABEL	E2 addr	3	7/10	10	F R/F R R †
JZ LABEL	CA addr	3	7/10	10	F R/F R R †
LDA ADDR	3A addr	3	13	13	F R R R
LOAX RP	000X 1010	1	7	7	F R
LHLD ADDR	2A addr	3	16	16	F R R R R

Instruction	Code	Bytes	T States		Machine Cycles
			8085A	8080A	
LXI RP,DATA16	00RP 0001 data16	3	10	10	F R R
MOV REG,REG	010D 0SSS	1	4	5	F*
MOV M,REG	0111 0SSS	1	7	7	F W
MOV REG,M	010D D110	1	7	7	F R
MVI REG,DATA	000D D110 data	2	7	7	F R
MVI M,DATA	36 data	2	10	10	F R W
NOP	00	1	4	4	F
ORA REG	1011 0SSS	1	4	4	F
ORA M	86	1	7	7	F R
ORI DATA	F6 data	2	7	7	F R
OUT PORT	D3 data	2	10	10	F R O
PCHL	E9	1	6	5	S*
POP RP	11RP 0001	1	10	10	F R R
PUSH RP	11RP 0101	1	12	11	S W W*
RAL	1F	1	4	4	F
RAR	1F	1	4	4	F
RC	D8	1	6/12	5/11	S/S R R*
RET	C9	1	10	10	F R R
RIM (8085A only)	20	1	4	-	F
RLC	07	1	4	4	F
RM	F8	1	6/12	5/11	S/S R R*
RNC	D0	1	6/12	5/11	S/S R R*
RNZ	C0	1	6/12	5/11	S/S R R*
RP	F0	1	6/12	5/11	S/S R R*
RPE	E8	1	6/12	5/11	S/S R R*
RPO	E0	1	6/12	5/11	S/S R R*
RRC	0F	1	4	4	F
RST N	11XX X111	1	12	11	S W W*
RZ	C8	1	6/12	5/11	S/S R R*
SBB REG	1001 1SSS	1	4	4	F
SBB M	9E	1	7	7	F R
SBI DATA	DE data	2	7	7	F R
SHLD ADDR	22 addr	3	16	16	F R R W W
SIM (8085A only)	30	1	4	-	F
SPHL	F9	1	6	5	S*
STA ADDR	32 addr	3	13	13	F R R W
STAX RP	000X 0010	1	7	7	F W
STC	37	1	4	4	F
SUB REG	1001 0SSS	1	4	4	F
SUB M	96	1	7	7	F R
SUI DATA	D6 data	2	7	7	F R
XCHG	EB	1	4	4	F
XRA REG	1010 1SSS	1	4	4	F
XRA M	AE	1	7	7	F R
XRI DATA	EE data	2	7	7	F R
XTHL	E3	1	16	18	F R R W W

Machine cycle types:

- F Four clock period instr fetch
- S Six clock period instr fetch
- R Memory read
- I I/O read
- W Memory write
- O I/O write
- B Bus idle
- X Variable or optional binary digit
- DDD Binary digits identifying a destination register B = 000, C = 001, D = 010 Memory = 110
- SSS Binary digits identifying a source register E = 011, H = 100, L = 101 A = 111
- RP Register Pair BC = 00, HL = 10
DE = 01, SP = 11

*Five clock period instruction fetch with 8080A.

†The longer machine cycle sequence applies regardless of condition evaluation with 8080A.

•An extra READ cycle (R) will occur for this condition with 8080A.

*All mnemonics copyrighted © Intel Corporation 1976.