
UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Kedua

Sidang Akademik 2007/2008

April 2008

EEE 230 – ELEKTRONIK DIGIT II

Masa : 3 Jam

Sila pastikan kertas peperiksaan ini mengandungi **SEPULUH** muka surat beserta **EMPAT** muka surat LAMPIRAN bercetak sebelum anda memulakan peperiksaan ini.

Kertas soalan ini mengandungi **ENAM** soalan.

Jawab **LIMA** soalan.

Mulakan jawapan anda untuk setiap soalan pada muka surat yang baru.

Agihan markah diberikan di sudut sebelah kanan soalan berkenaan.

Jawab semua soalan dalam Bahasa Malaysia atau Bahasa Inggeris.

1. Satu sistem digit mempunyai lima masukan (A, B, C, D dan E) dan satu keluaran, F. Pada asalnya, sistem digit tersebut hanya membenarkan keluarannya mempunyai dua keadaan sahaja iaitu 0 dan 1. Sistem tersebut diwakili oleh persamaan Boolean berikut:

One digital system has five inputs (A, B, C, D and E) and one output, F. Originally, the system only allows the output to have only two states; 0 and 1. The system is defined by the following Boolean expression:

$$F(A, B, C, D, E) = B'D'E + A'C'D'E + A'B'CE + BC'DE' + A'B'CD' + AB'CD'$$

Selepas satu pengubahsuaian, sistem tersebut membenarkan keluaran, F mempunyai 3 keadaan iaitu 0, 1 dan 'tak-hirau'. Semua keluaran asal sistem dikekalkan kecuali enam 'minterm' yang ditukarkan ke keadaan 'tak-hirau' iaitu $m_1, m_5, m_8, m_9, m_{10}$ dan m_{31} . Dengan menggunakan kaedah Entered-Variable K-Maps (pembolehubah E sebagai pembolehubah masukan), dapatkan persamaan Boolean teringkas untuk sistem yang telah diubahsuai. Tunjukkan semua langkah yang terlibat. Lengkapkan jadual kebenaran pada Lampiran A. Sertakannya bersama buku jawapan.

After one modification, the system allows the output, F to have 3 states; 0, 1 and 'don't care'. All the outputs remain unchanged except for six minterms which are changed to 'don't care'. The minterms are $m_1, m_5, m_8, m_9, m_{10}$ and m_{31} . By using Entered-Variable K-Maps method (E as entered-variable), find the simplest Boolean expression for the modified system. Clearly show all the steps involved. Complete the truth table in Appendix A. Attach it with your answer script.

(100%)

2. (a) (i) Bina satu penyahkod 5-kepada-32 menggunakan empat 74x138 penyahkod 3-kepada-8 pada Lampiran B. Sila gunakan N0 (LSB), N1, N2, N3, N4 (MSB) sebagai masukan dan OP0 ... OP31 sebagai keluaran. Hantar Lampiran B bersama-sama buku jawapan.

Construct one 5-to-32 decoder by using four 74x138 3-to-8 decoders in Appendix B. Please use N0 (LSB), N1, N2, N3, N4 (MSB) as inputs and OP0 ... OP31 as outputs. Attach and submit Appendix B with your answer script.

- (ii) Kemudian, dengan menggunakan penyahkod 5-kepada-32 yang dibina dalam (i), implementasikan fungsi berikut:

Then, by using the constructed 5-to-32 decoder in (i), implement the following function:

$$f(w, x, y, z) = \sum m(1,5,9,12,15) + \sum d(0,4,6)$$

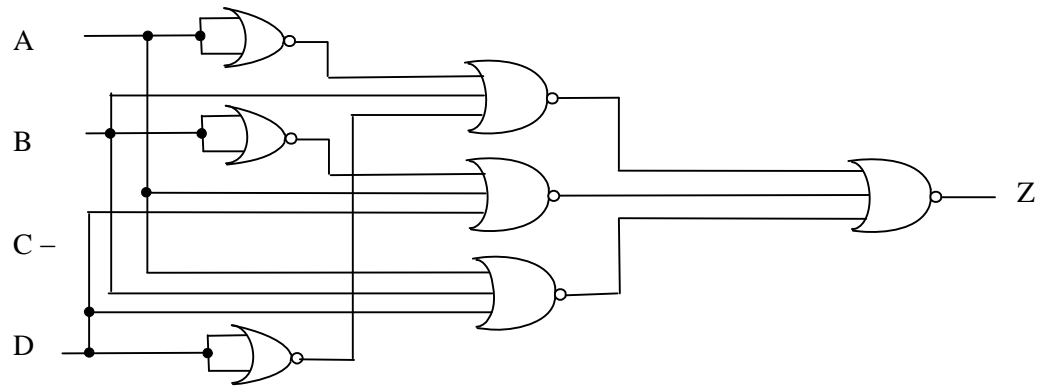
(40%)

- (b) Implementasikan litar yang ditunjukkan di dalam Rajah 2 menggunakan:

Implement the circuit as shown in Figure 2 by using:

- (i) Litar NAND-NAND
NAND-NAND circuit
- (ii) Pemultipleks 8:1
8:1 multiplexer

(60%)



Rajah 2
Figure 2

3. (a) (i) Huraikan kelebihan litar penambah bawa lihat-kehadapan berbanding penambah bawa riak.

Explain the advantage of carry lookahead adder as compared to ripple carry adder.

- (ii) Dapatkan persamaan untuk semua keluaran (*Sum, S_i , Carry, C_i , Carry Propagate, P_i dan Carry Generate, G_i*) satu litar penambah bawa lihat-kehadapan 2 bit ($A_1A_0+B_1B_0$). Kemudian, implementasikan menggunakan 16L8 PAL seperti yang ditunjukkan di dalam Lampiran C. Hantar Lampiran C bersamasama buku jawapan.

*Find the expression for all outputs (*Sum, S_i , Carry, C_i , Carry Propagate, P_i and Carry Generate, G_i*) of a 2-bit carry lookahead adder ($A_1A_0 + B_1B_0$). Then, implement using 16L8 PAL as shown in Appendix C. Attach and submit Appendix C with your answer script.*

(65%)
...5/-

- (b) Lukiskan gambarajah blok untuk penambah/penolak 4-bit dengan pengesanan lebihan menggunakan gambarajah blok penambah penuh.

Draw a block diagram for 4-bit adder/subtractor with overflow detector by using block diagrams of full adder.

(35%)

4. (a) Rajah 4(a) menunjukkan satu litar flip-flop AB yang dibina daripada flip-flop T. Dapatkan:

Figure 4(a) shows one circuit of new flip-flop called flip-flop AB which is built from T flip-flop. Find:

- (i) Jadual Fungsi Lengkap (Terdiri daripada masukan A dan B serta keluaran Q dan Q^+).

Detailed Function Table (Consists of inputs A and B and outputs Q and Q^+).

- (ii) Persamaan ciri

Characteristic equation.

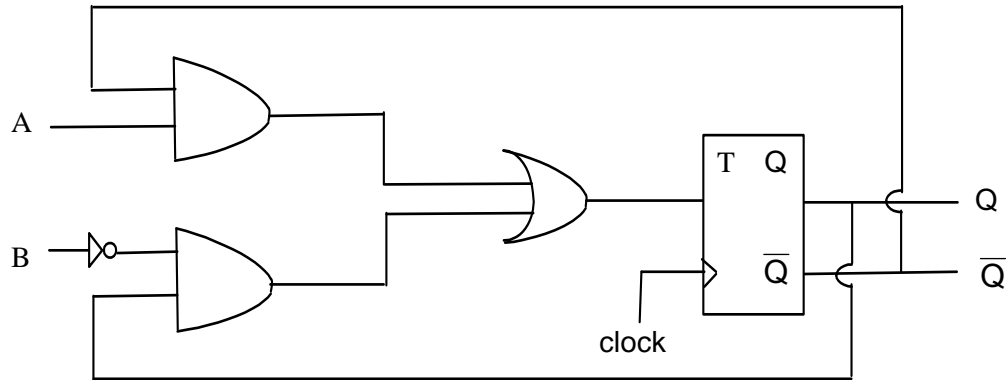
- (iii) Jadual 'excitation'

Excitation table.

- (iv) Kemudian, bina flip-flop AB daripada flip-flop D.

Then, develop the AB flip-flop from D flip-flop.

(50%)

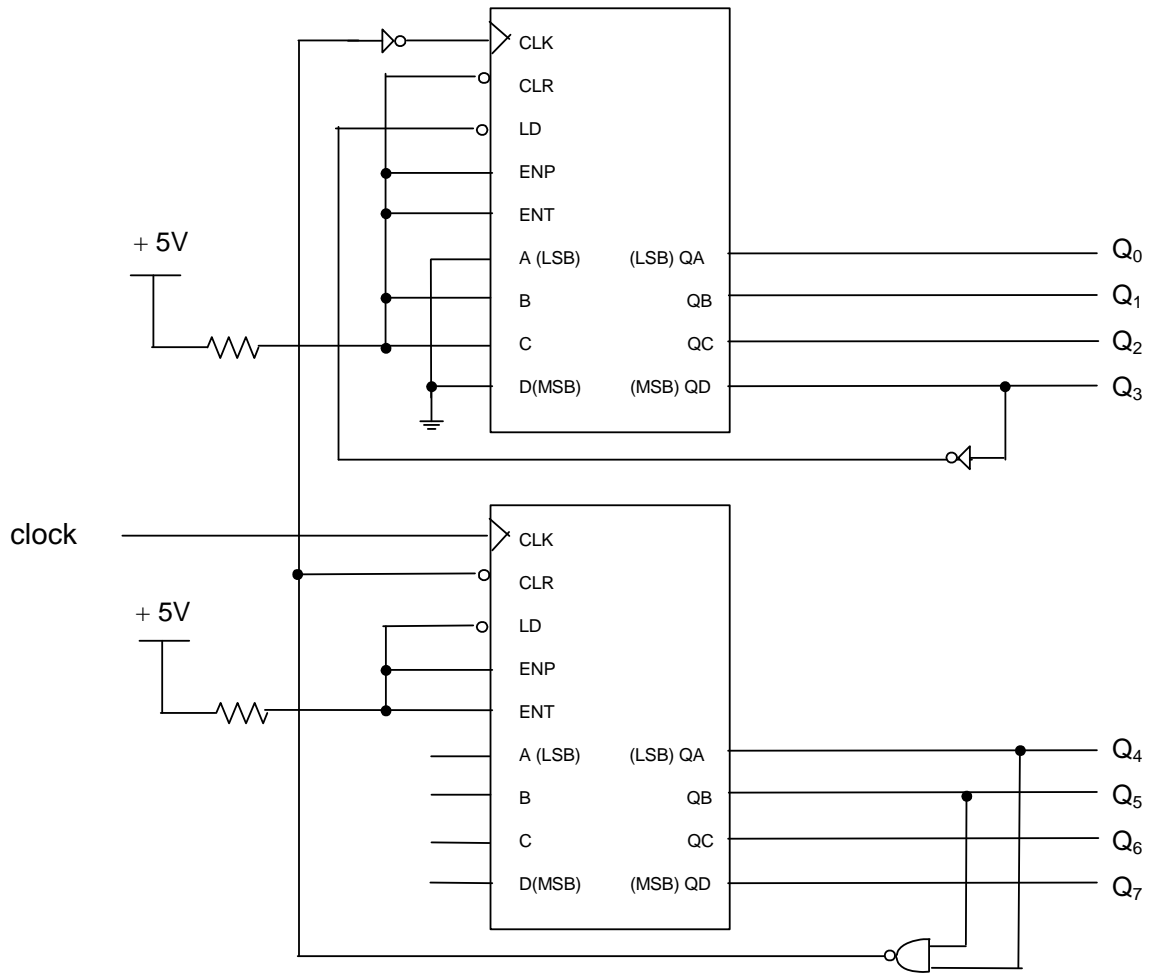


Rajah 4(a)
Figure 4(a)

- (b) Lengkapkan gambarajah fasa pada Lampiran D bagi keluaran Q_0, \dots, Q_7 untuk sistem yang ditunjukkan di dalam Rajah 4(b). Keadaan awal untuk setiap keluaran adalah seperti yang ditunjukkan di dalam Lampiran D. Anggap tiada lengah. Hantar Lampiran D bersama-sama buku jawapan.

Sketch the phase diagram in Appendix D for outputs Q_0, \dots, Q_7 of the system as shown in Figure 4(b). The initial states for each output is as shown in Appendix D. Assume no delay. Attach Appendix D with your answer script.

(50%)



Rajah 4(b)
Figure 4(b)

5. Bina satu sistem pengesanan jujukan bit Mealy untuk 10110 atau 10101. Sila ikut langkah-langkah berikut:

Develop a Mealy bit sequence detector for 10110 or 10101. Please follow the following steps:

- (i) Tunjukkan gambarajah keadaan yang lengkap.
Show a complete state diagram.
- (ii) Tunjukkan jadual keadaan yang lengkap.
Show a complete state table.
- (iii) Minimumkan jadual keadaan jika boleh. Gunakan carta pembabitan untuk membuktikan jawapan anda.

Minimize the state table (if any). Use implication chart to prove your answer.

- (iv) Jika sistem tersebut dibina menggunakan satu flip-flop SR (MSB), satu flip-flop T dan satu flip-flop D (LSB), dapatkan persamaan-persamaan keadaan selepas dan keluaran.

If the system is built using one SR flip-flop (MSB), one T flip-flop and one D flip-flop (LSB), find the expressions for the next state and output.

(100%)

6. Dengan menggunakan kaedah 'reverse engineering', dapatkan fungsi bagi litar yang ditunjukkan di dalam Rajah 6. Sila ikut langkah-langkah berikut:

By using reverse engineering method, determine the function of the circuit as shown in Figure 6. Please follow the following steps:

- (i) Dapatkan persamaan-persamaan peralihan.

Find the transition equations.

- (ii) Bina jadual peralihan keadaan.

Construst the state transition table.

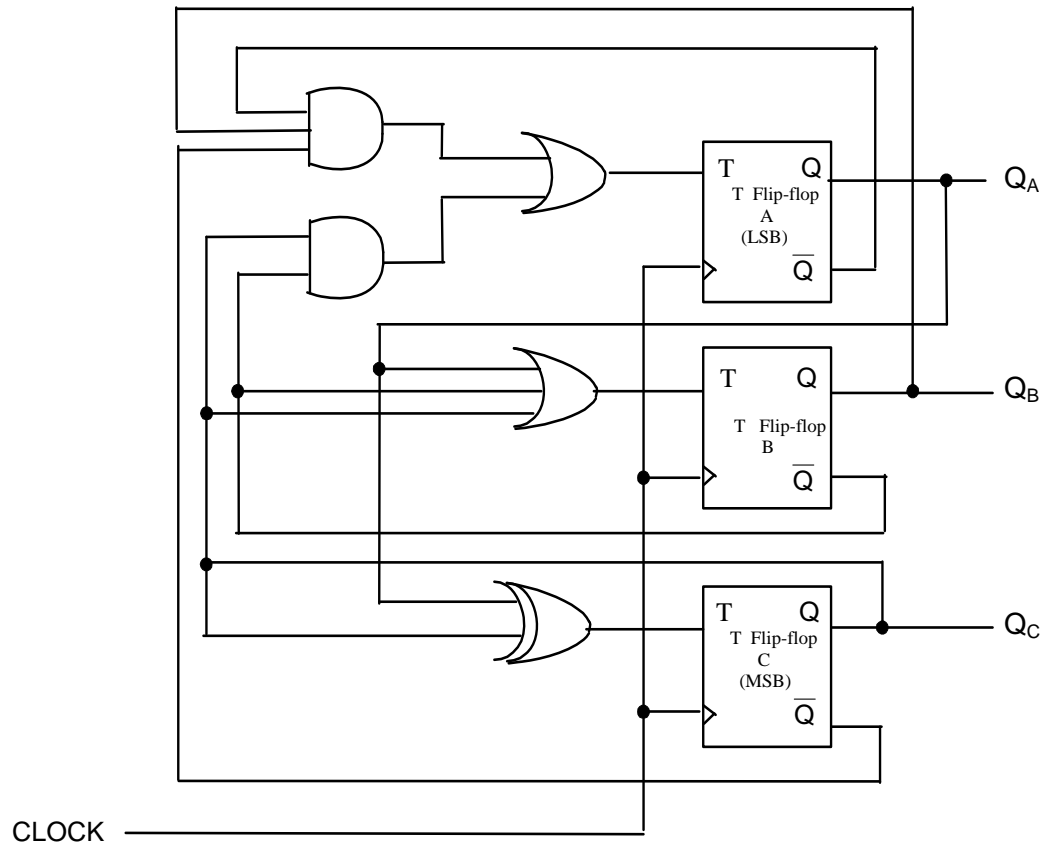
- (iii) Lukiskan gambarajah peralihan keadaan.

Draw the state transition diagram.

- (iv) Nyatakan fungsi sistem dengan tepat.

State the exact function of the system.

(100%)



Rajah 6
Figure 6

000000

Lampiran A
Appendix A

[EEE 230]

minter m	A	B	C	D	E	F	$F_i.E'+F_j.E$	Map entry
	0	0	0	0	0			
	0	0	0	0	1			
	0	0	0	1	0			
	0	0	0	1	1			
	0	0	1	0	0			
	0	0	1	0	1			
	0	0	1	1	0			
	0	0	1	1	1			
	0	1	0	0	0			
	0	1	0	0	1			
	0	1	0	1	0			
	0	1	0	1	1			
	0	1	1	0	0			
	0	1	1	0	1			
	0	1	1	1	0			
	0	1	1	1	1			
	1	0	0	0	0			
	1	0	0	0	1			
	1	0	0	1	0			
	1	0	0	1	1			
	1	0	1	0	0			
	1	0	1	0	1			
	1	0	1	1	0			
	1	0	1	1	1			
	1	1	0	0	0			
	1	1	0	0	1			
	1	1	0	1	0			
	1	1	0	1	1			
	1	1	1	0	0			
	1	1	1	0	1			
	1	1	1	1	0			
	1	1	1	1	1			

Lampiran B
Appendix B

[EEE 230]

Lampiran C
Appendix C

[EEE 230]